Facultad de Ingeniería
Comisión Académica de Posgrado

Formulario de Aprobación Curso de Posgrado

Asignatura: Algoritmos y Arquitecturas para procesamiento de señales digitales

Profesor de la asignatura : Prof. Lirida Naviner Full Professor, Institut Mines-Telecom, Télécom ParisTech/CNRS-LTCI, Department Communications and Electronics, Paris, France.

Profesor Responsable Local : Prof. Fernando Silveira, Grado 5, Instituto de Ingeniería Eléctrica

Otros docentes de la Facultad: Ing. Francisco Veirano, Grado 2, Instituto de Ingeniería Eléctrica

Programa(s): Maestría y Doctorado en Ingeniería Eléctrica

Instituto ó Unidad: IIE
Departamento ó Area: Electrónica

Horas Presenciales: 12

Nº de Créditos: 4

Público objetivo y Cupos:

Público objetivo: Estudiantes de posgrado en Ingeniería Eléctrica con interés en diseño digital.

Objetivos:
Profundizar en el diseño de circuitos digitales para procesamiento de señales. En particular estudiar el diseño de bloques básicos para estas tareas (sumadores, multiplicadores, divisores, etc)

Conocimientos previos exigidos:
Diseño de electrónica digital básica y algebra booleana.

Conocimientos previos recomendados:
Conocimiento de lenguajes de descripción hardware (VHDL o Verilog).

Metodología de enseñanza:

- Horas clase (teórico - práctico): 12
- Horas consulta: 0
- Horas evaluación: 0
    - Subtotal horas presenciales: 12
- Horas estudio: 18
- Horas resolución ejercicios/prácticos: 0
- Horas proyecto final/monografía: 30
    - Total de horas de dedicación del estudiante: 60

Forma de evaluación:
Realización de proyecto final que involucre aplicar las técnicas vistas en el curso y presentar un breve reporte de los resultados obtenidos.

Temario:
*Fundamentos de lógica sincrónica
*Sumadores de dos operandos
*Sumadores multi operandos y multiplicadores
*Divisores y raiz cuadrada

Bibliografía:
Digital Computer Arithmetic Datapath Design Using Verilog HDL (Author James E. Stine)ISBN 978-1-4419-8931-4, Edition Springer 2004.

Datos del curso

Fecha de inicio y finalización: Abril 2019

Horario y Salón: Laboratorio de Software del IIE