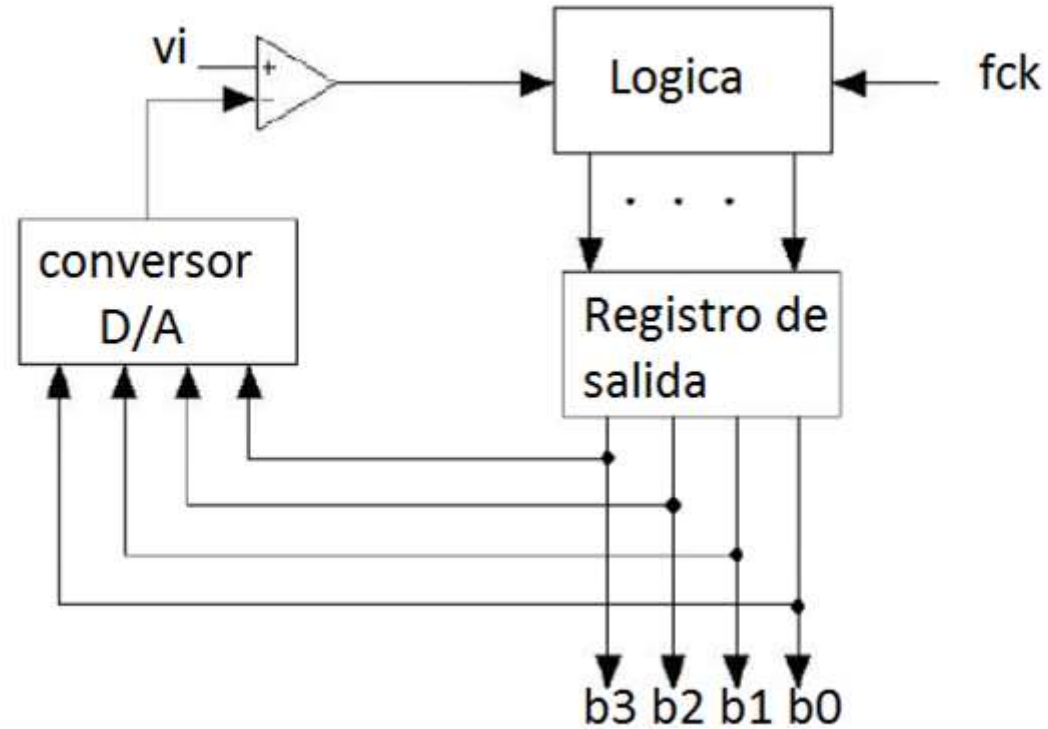
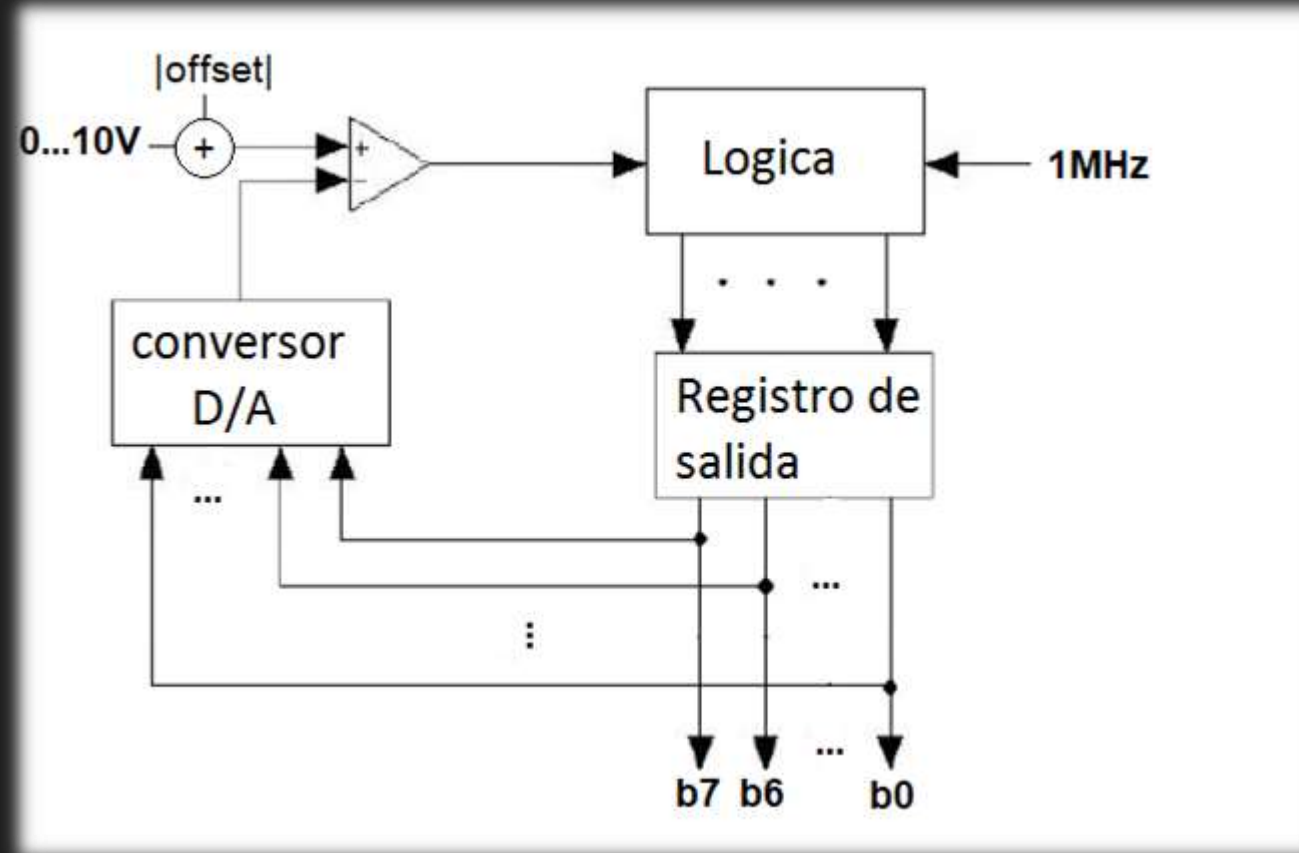


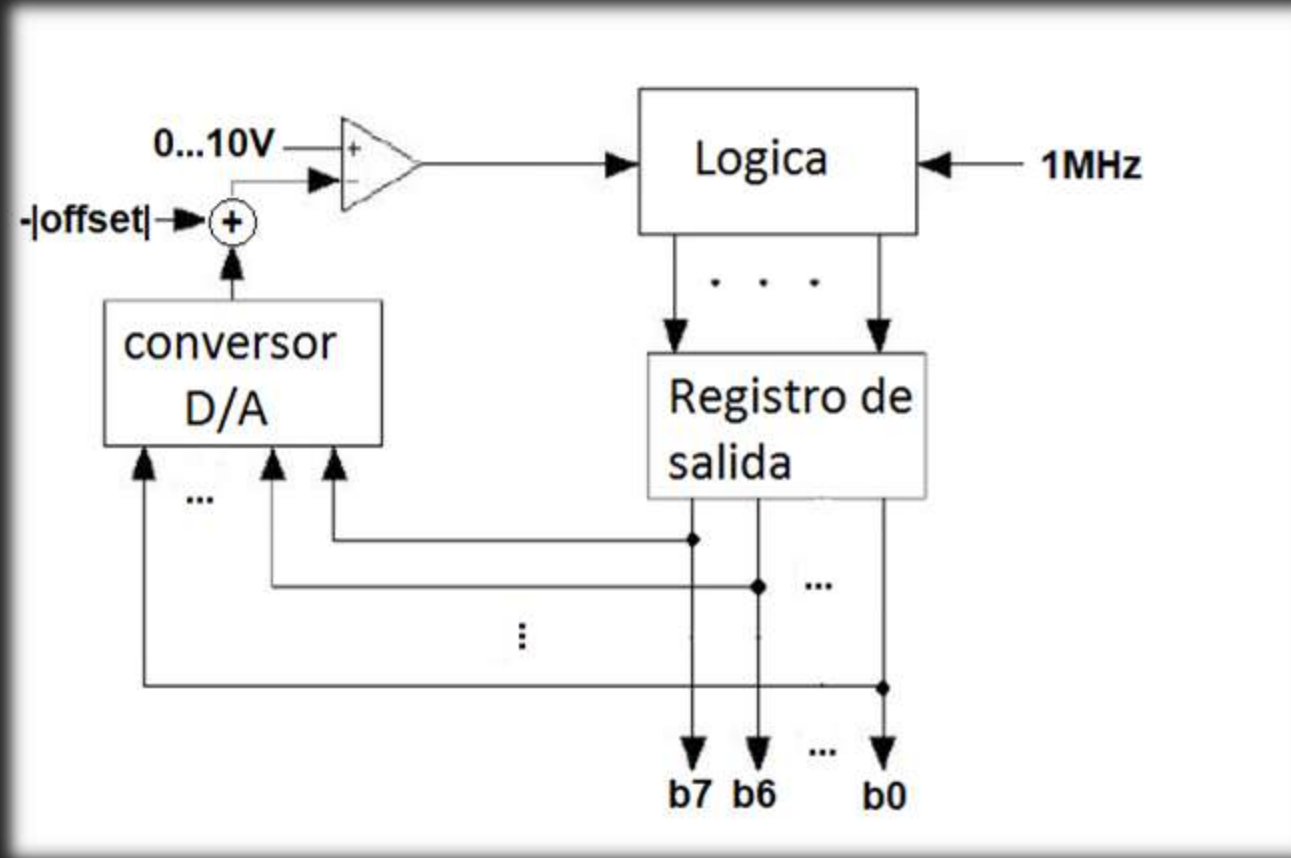
# Ejercicio 6 – Conv. Aprox. Sucesivas (a)



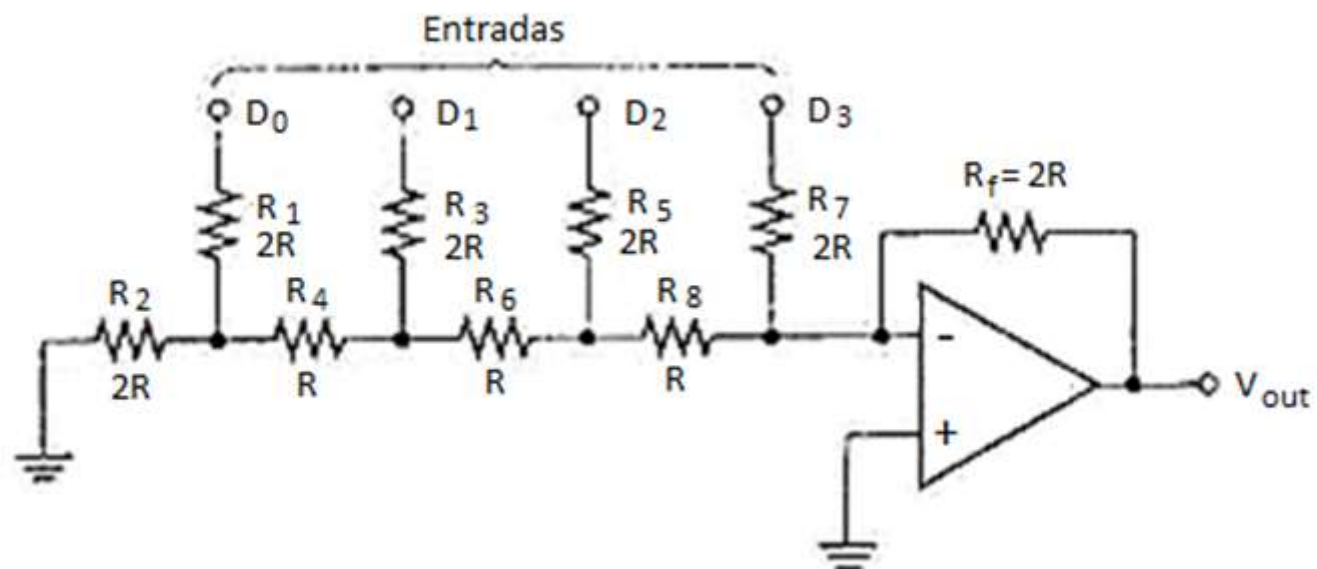
# (a) Con valores de ejercicio 6



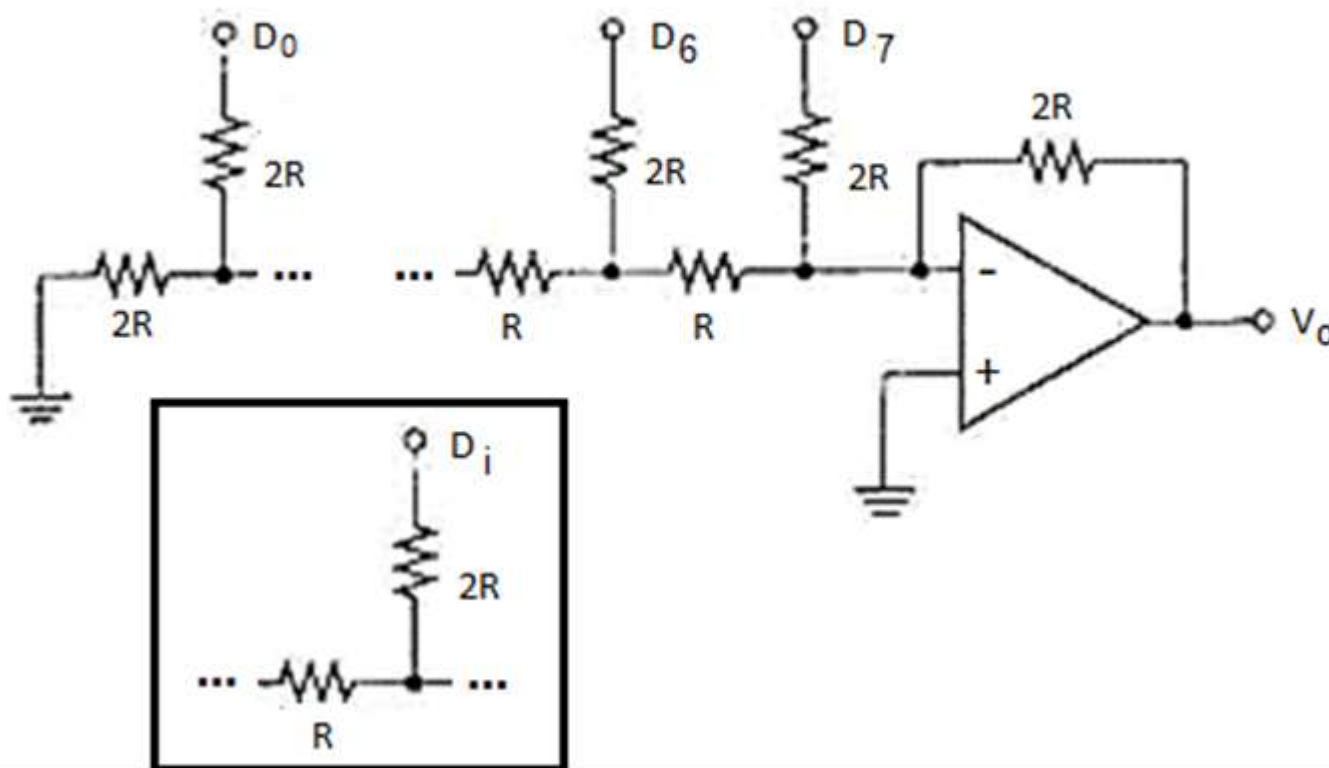
# (a) Con valores de ejercicio 6



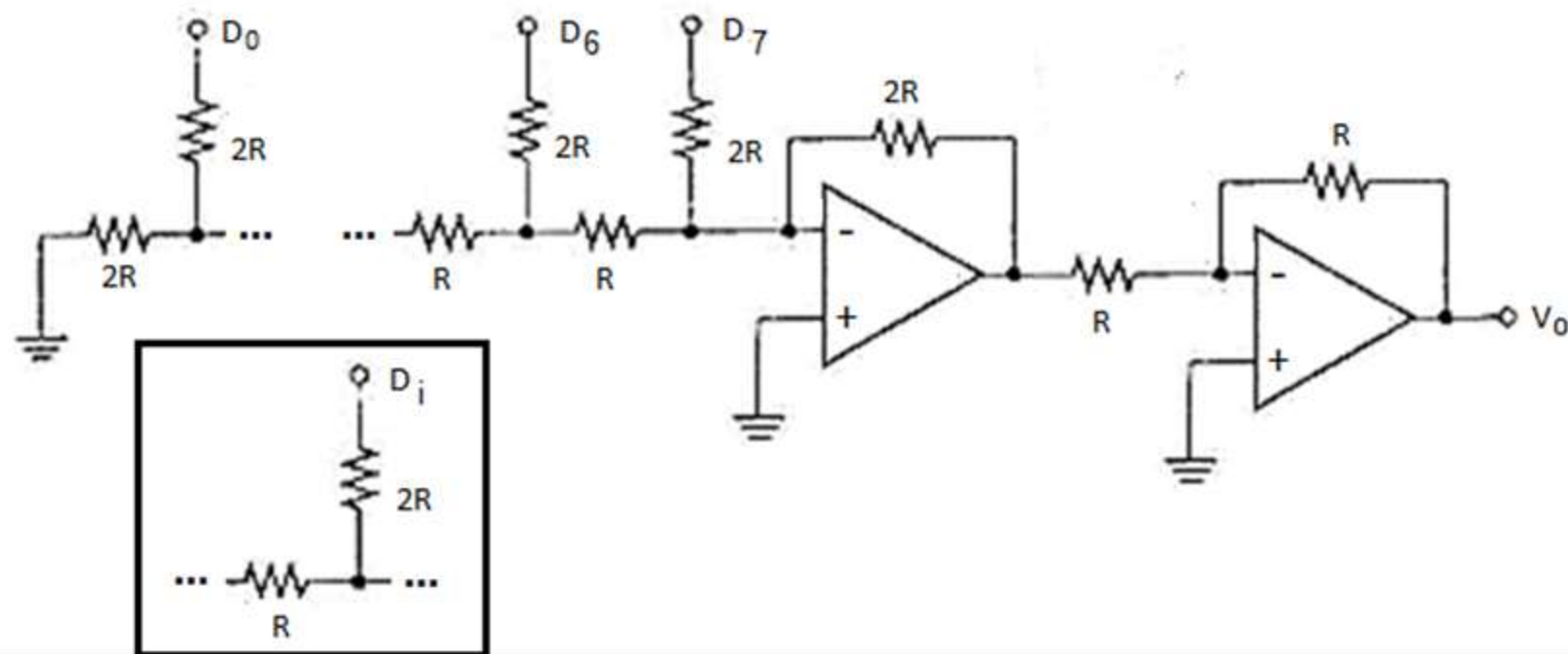
## (b) Diseñar D/A con R-2R



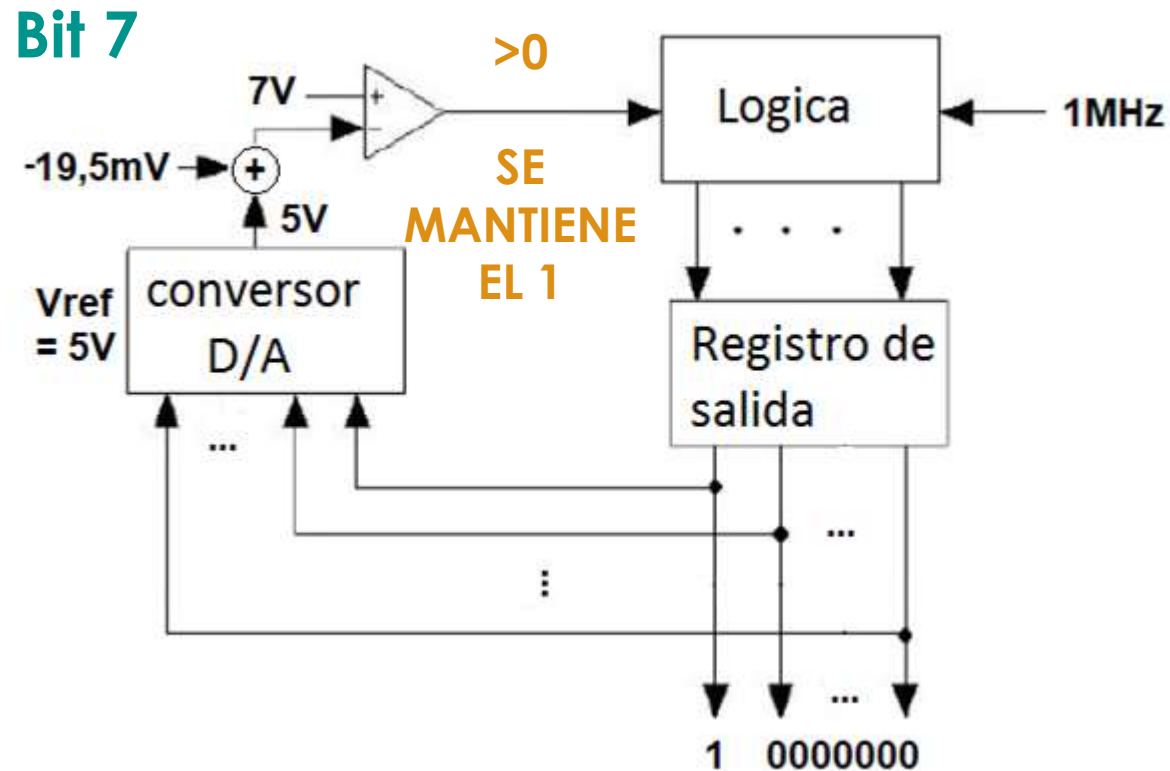
## (b) Diseñar D/A con R-2R



## (b) Diseñar D/A con R-2R

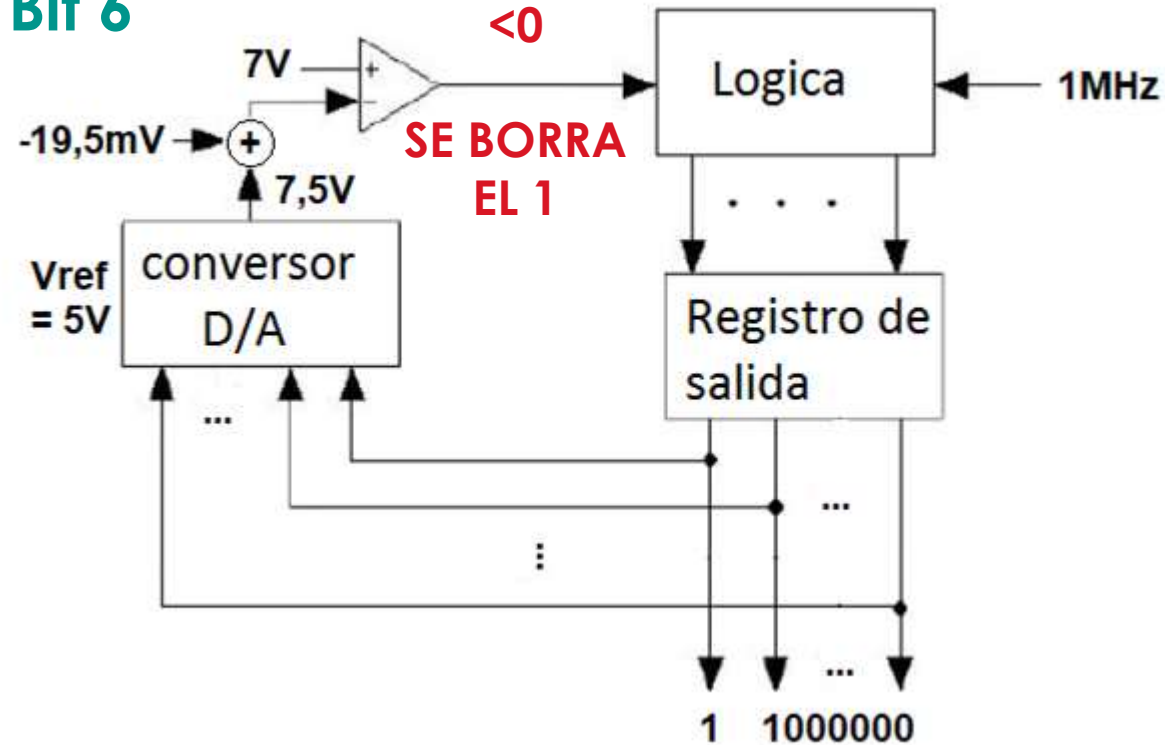


# (d) Salida cuando entran 7 V



# (d) Salida cuando entran 7 V

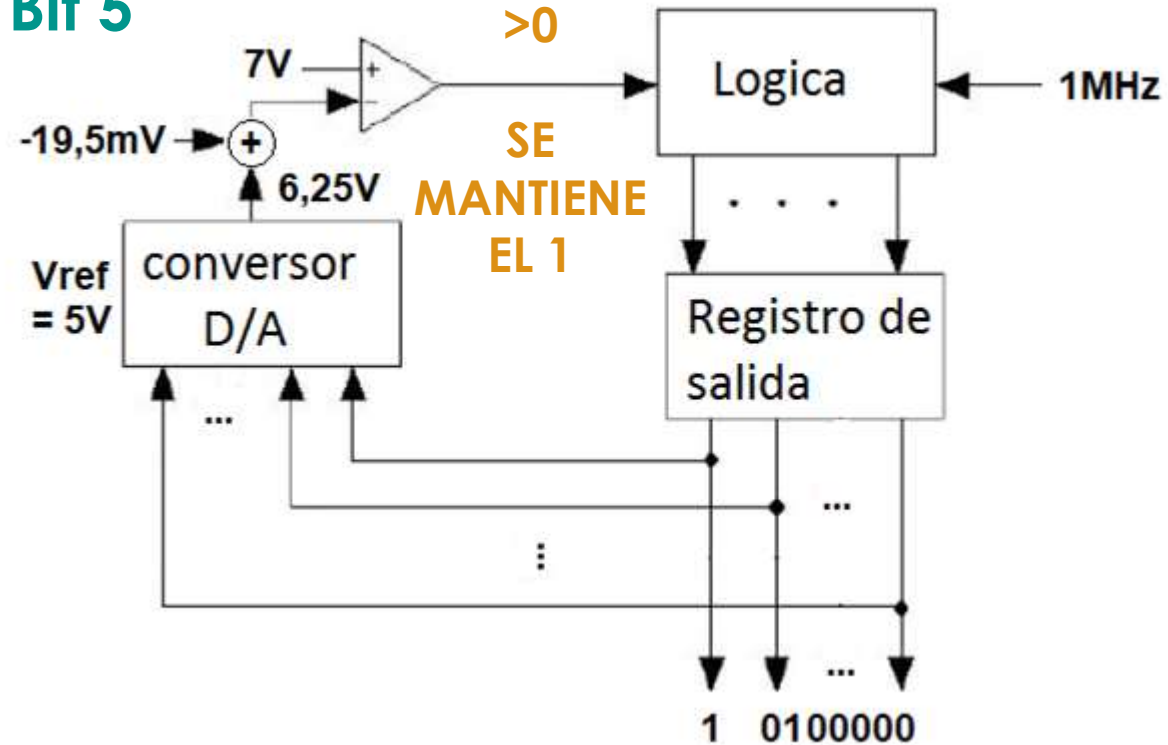
Bit 6





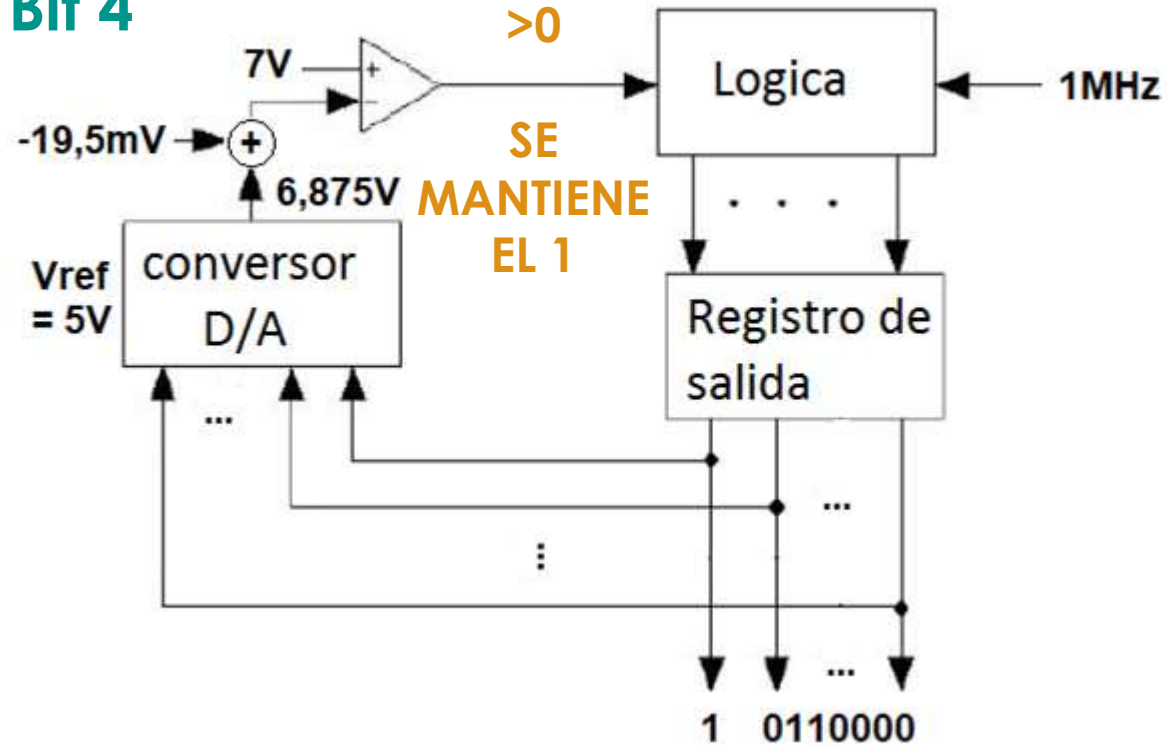
# (d) Salida cuando entran 7 V

Bit 5



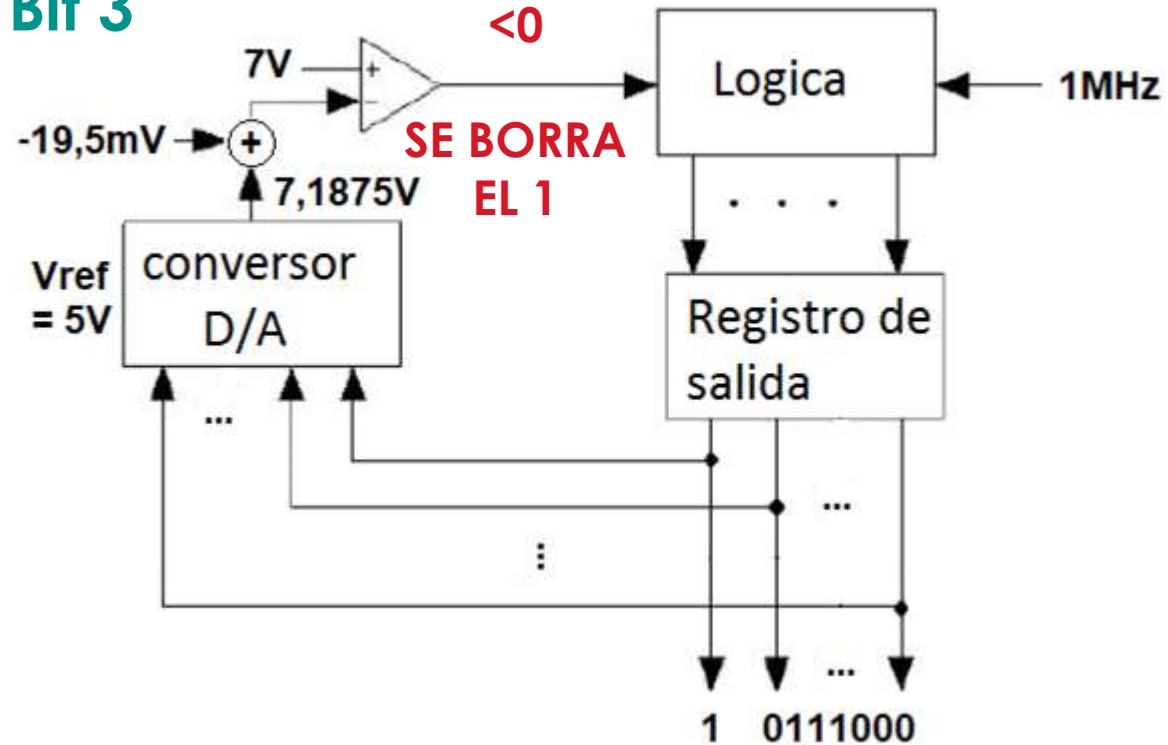
# (d) Salida cuando entran 7 V

Bit 4



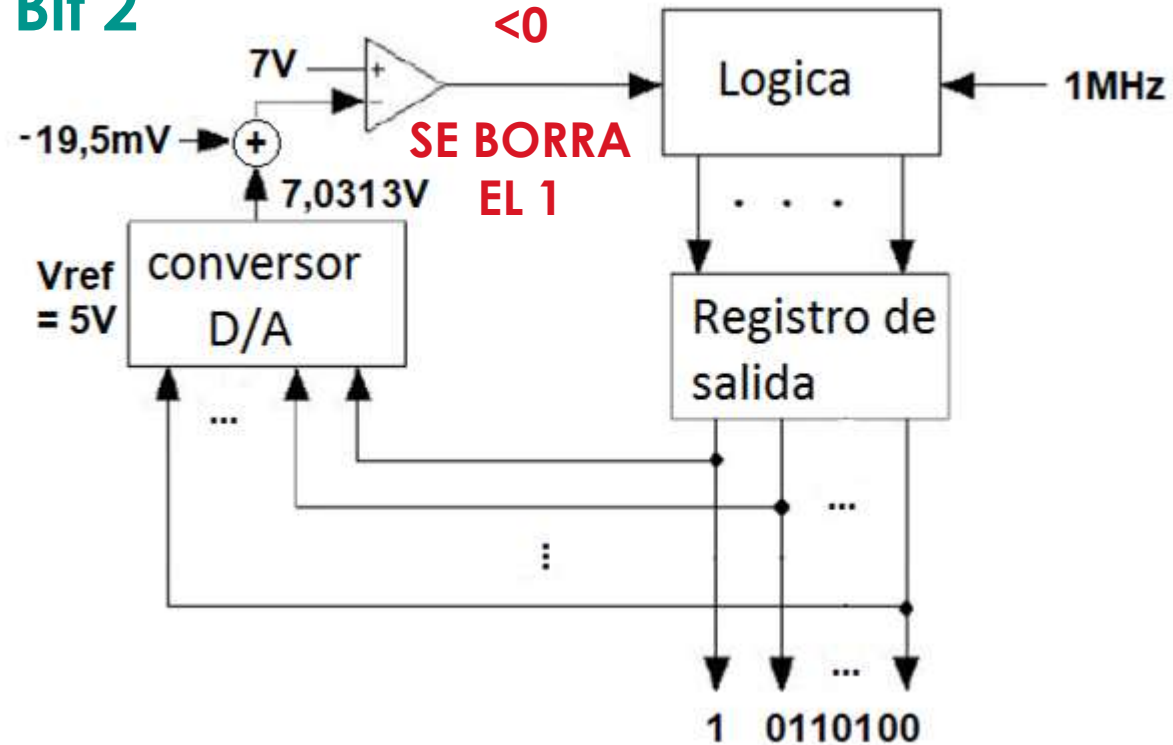
# (d) Salida cuando entran 7 V

Bit 3

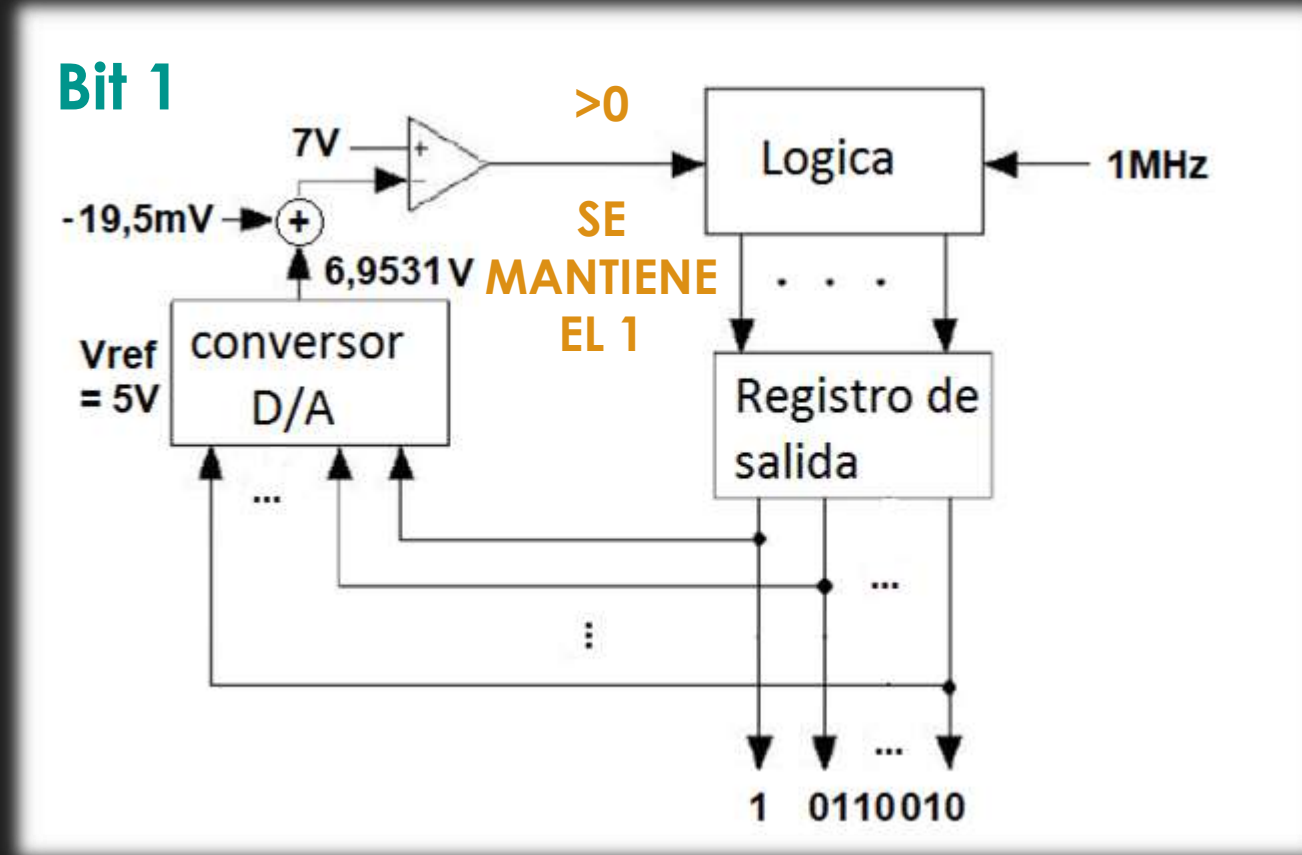


# (d) Salida cuando entran 7 V

Bit 2



# (d) Salida cuando entran 7 V



# (d) Salida cuando entran 7 V

