



13. – Sistema con Z80 y con T80

Introducción a los microprocesadores
2015

Sistema con Z80

Lo imprescindible para un sistema mínimo basado en Z80:

1. Fuente
2. Reset: pulsador con retardo.
3. Generador de reloj (en general oscilador a cristal).
4. Memoria (solo ROM) que contenga los programas
 - Solo los registros internos para almacenar datos
 - No hay variables
 - No hay Stack → NO se pueden usar PUSH, POP, CALL, RET ni Interrupciones
5. Puertos
 - Entrada: buffer triestado
 - Salida: latch o FF
6. El Z80

Sistema Básico Z80

Ejemplo:

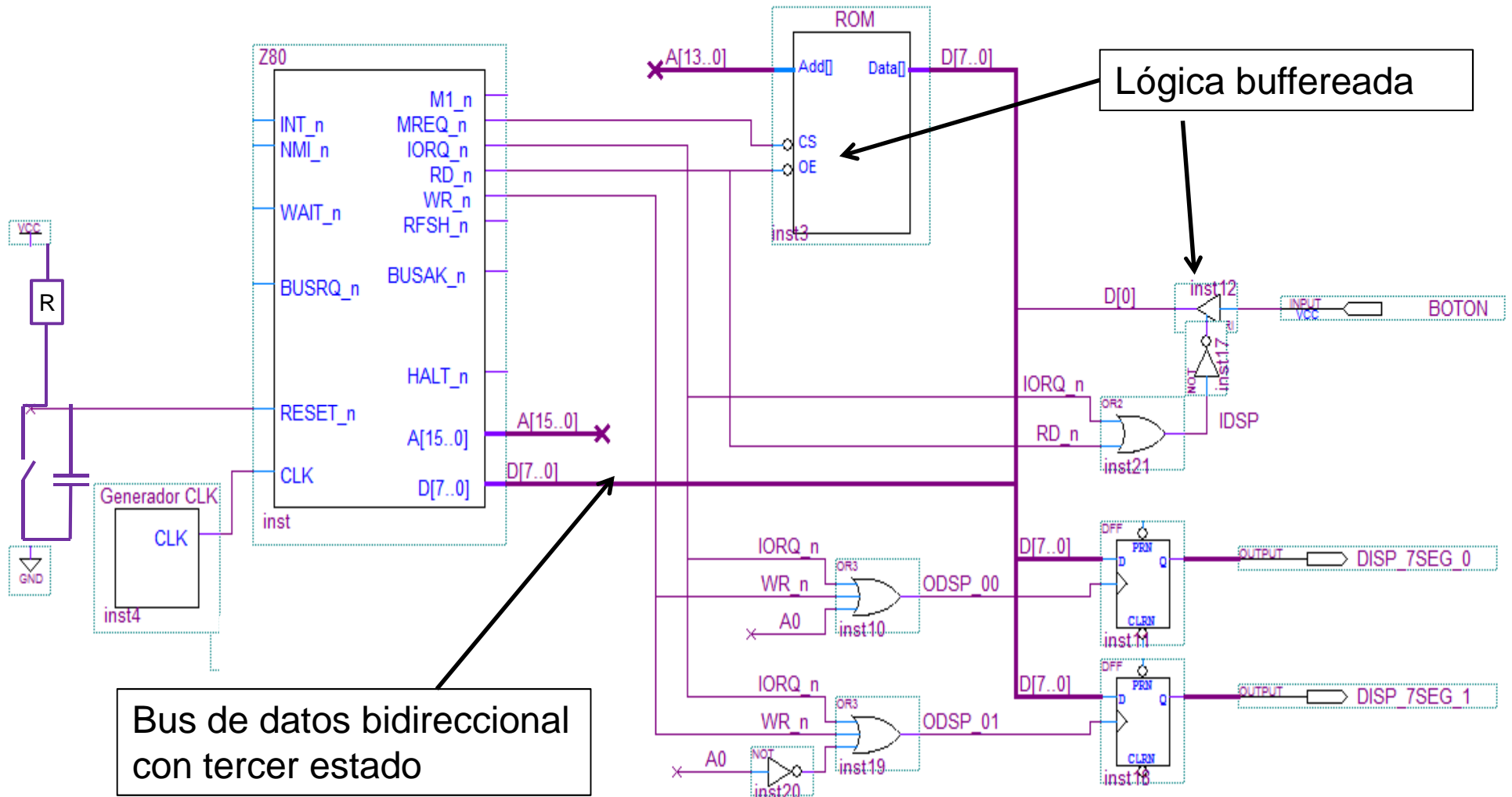
Sistema con :

- 16 k de memoria ROM
- 1 bit de entrada conectada a un Botón (0 si oprimido)
- 2 bytes de salida conectados a los Displays 7 segmentos 0 y 1 (enciende por nivel bajo)

Aplicación:

- Los displays representan un número de 2 cifras
- Inicialmente el número es 00
- Si el botón está oprimido se incrementa el valor del número cada 1 segundo; en caso contrario el número no se modifica.

Ejemplo: Sistema Básico Z80



Ejemplo: Sistema Básico Z80

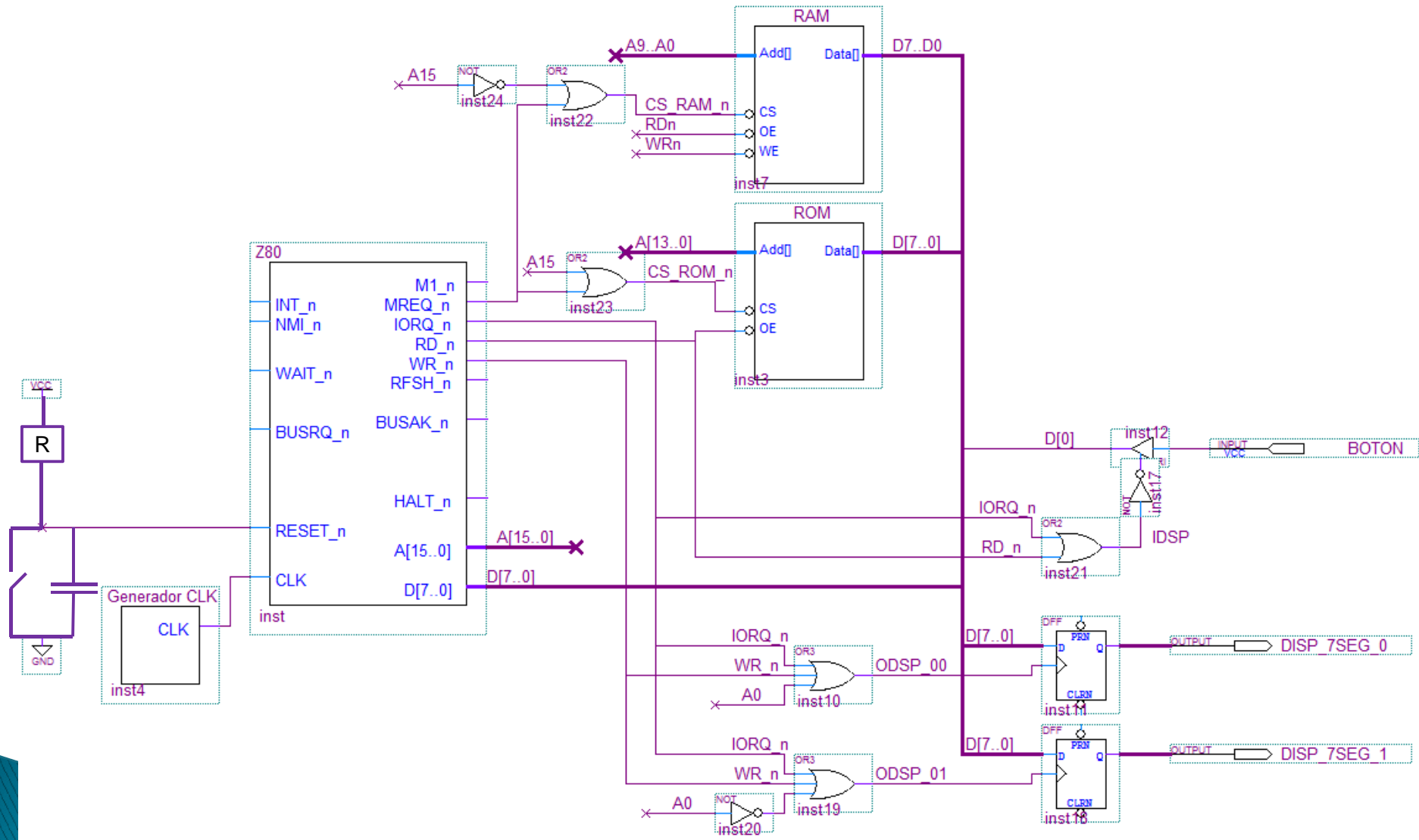
Programa:

```
cero_7seg      equ 1100 0000
Display0       equ 0x00
Display1       equ 0x01
Boton          equ 0x00
```

```
LD A,cero7seg
OUT (Display0),A
OUT (Display1),A      ; inicializo puertos
LD HL, 0x00           ; inicializo contador de display
Otra: IN A, (Boton)
BIT 0,A
JP NZ, Otra
-----              ; código que espera 1 segundo
INC HL
LD A,L
-----              ; código que convierte binario a 7 seg.
OUT (Display0),A
LD A,H
-----              ; código que convierte binario a 7 seg.
OUT (Display1),A
JR Otra
```

Sistema con Z80

Ahora agregamos 1k de RAM al sistema:

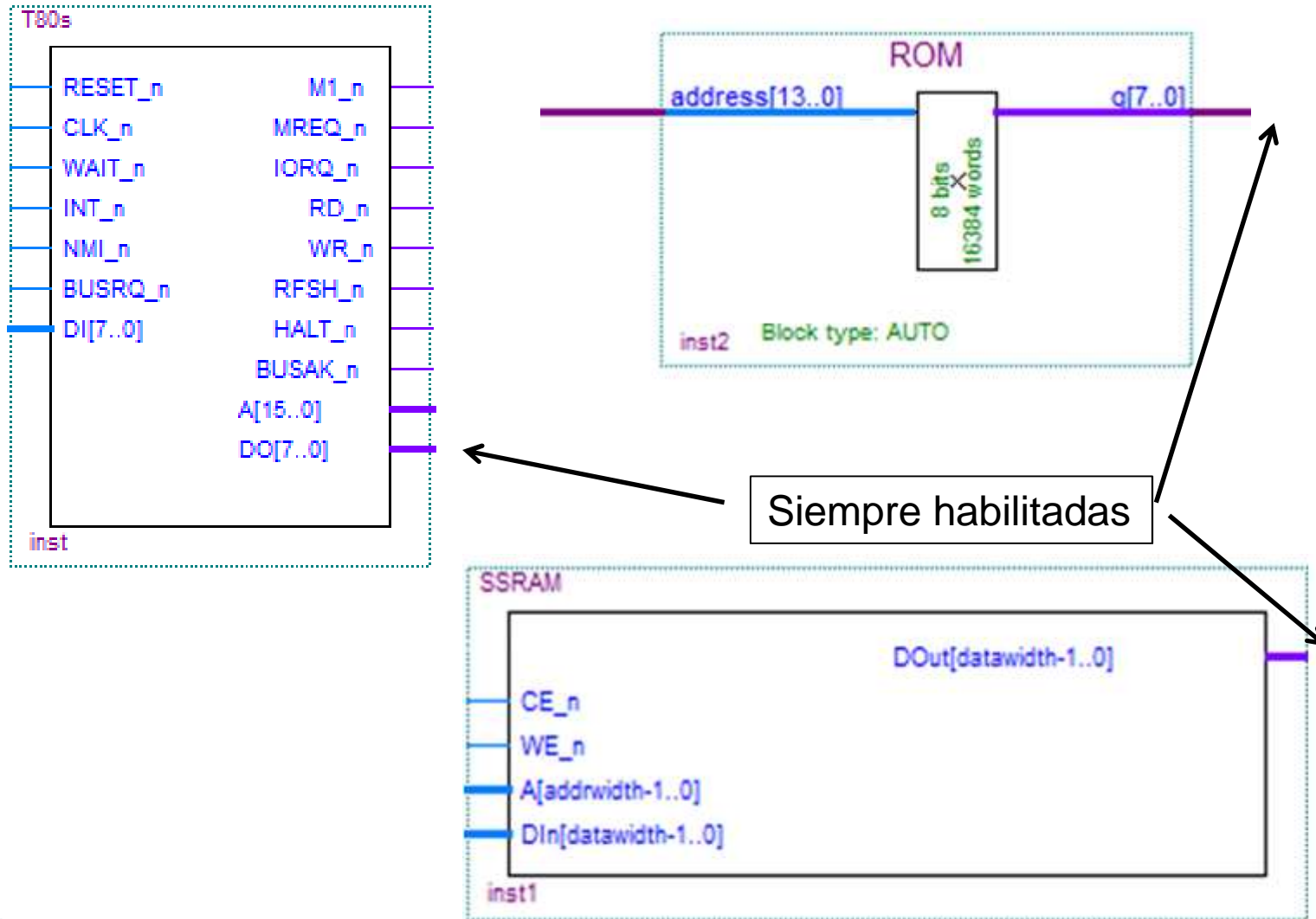


Sistema con T80

T80: Es la implementación del Z80 en un FPGA.

- Dentro de un FPGA no pueden definirse buses triestado, por lo que todos los dispositivos (μ P, memorias y puertos) tendrán:
 - Bus de datos de salida
 - Bus de datos de entrada
- No existe el tercer estado. Las señales siempre están habilitadas.

Sistema con T80



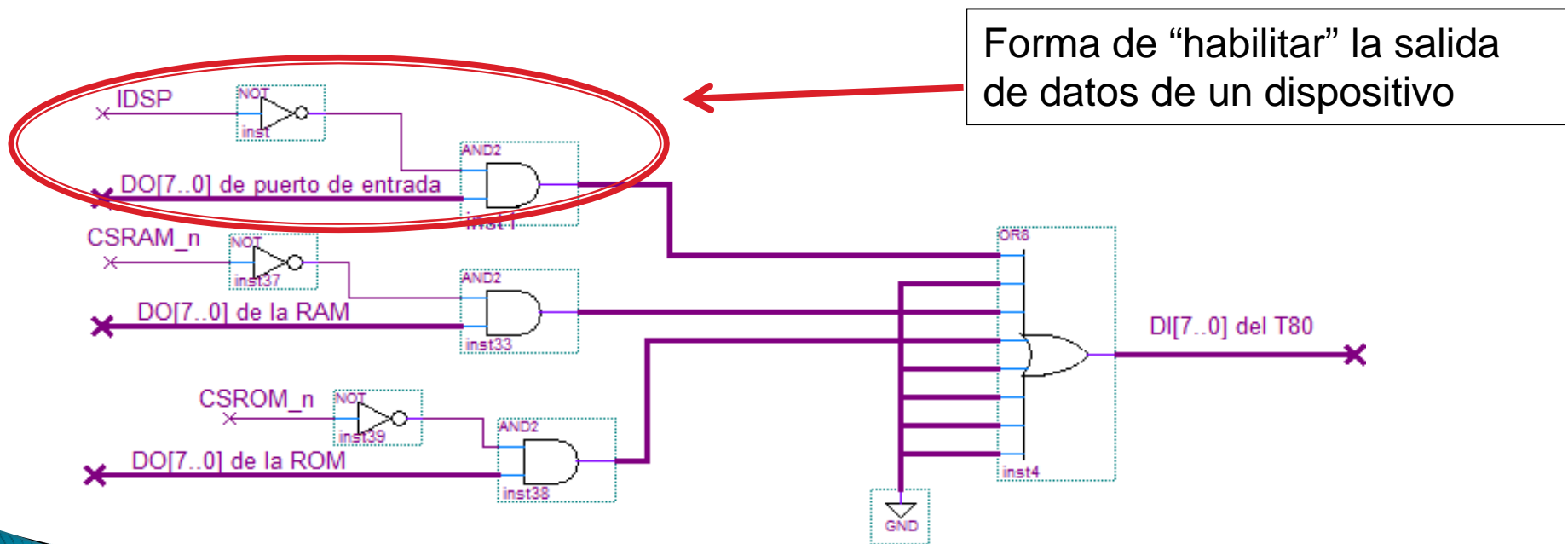
Siempre habilitadas

Escribe si CE_n y WE_n son 0 ambas

Sistema con T80

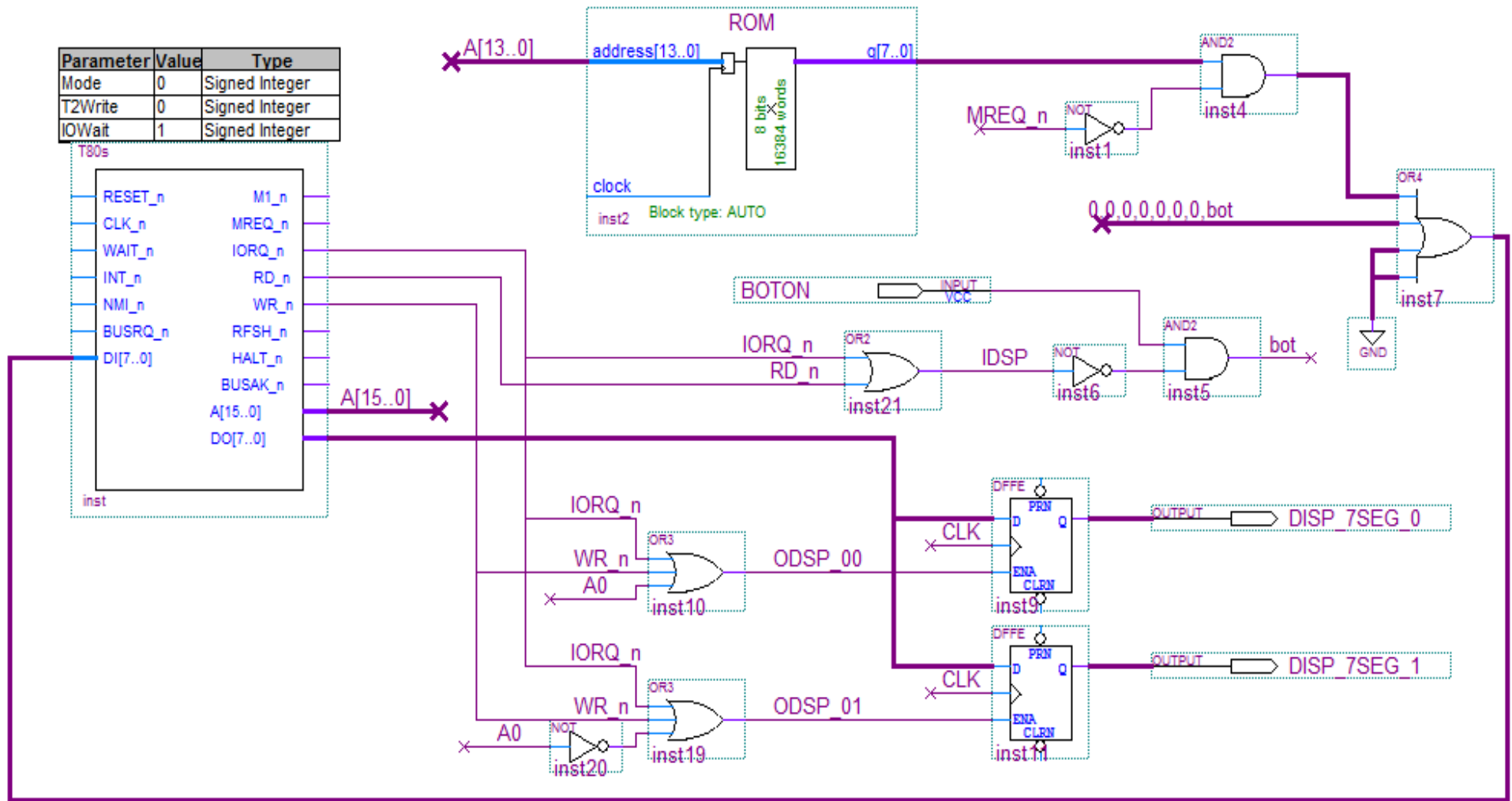
Conexionado:

- El bus de datos de salida del μP se conecta **directamente** al bus de datos de entrada de memorias y puertos
- El bus de datos de salida de memorias y puertos se conecta al bus de dato de entrada del μP por medio de una lógica de multiplexado AND-OR (no se dispone de buffers)



Sistema con T80

Mismo sistema anterior, 16kROM y 2bytes salida y 1 bit entrada



Ejemplo: Sistema con T80

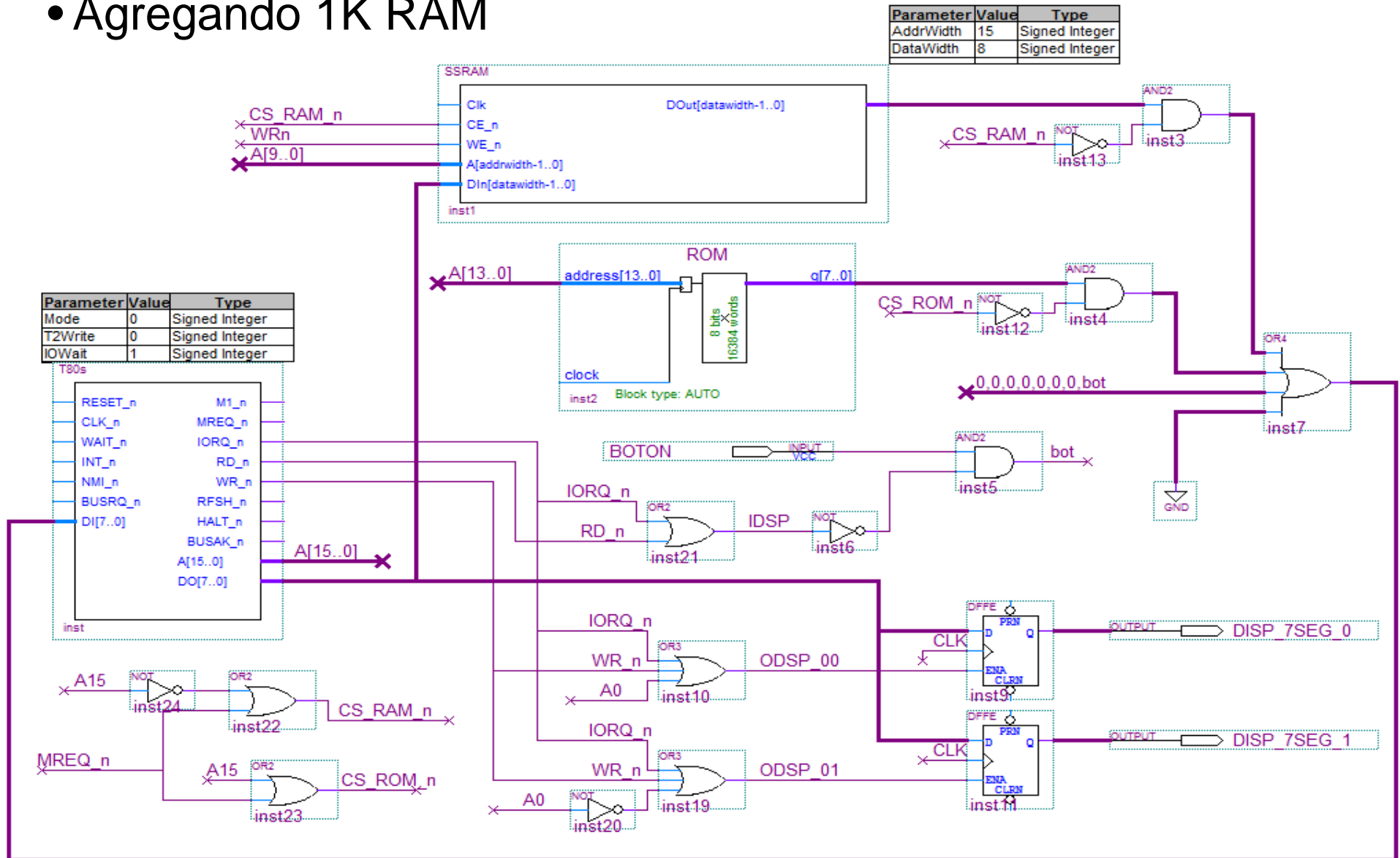
Programa:

```
cero_7seg      equ 1100 0000
Display0      equ 0x00
Display1      equ 0x01
Boton         equ 0x00
```

```
LD A,cero7seg
OUT (Display0),A
OUT (Display1),A ; inicializo puertos
LD HL, 0x00      ; inicializo contador de display
Otra: IN A, (Boton)
BIT 0,A
JP NZ, Otra
----- ; código que espera 1 segundo
INC HL
LD A,L
----- ; código que convierte binario a 7 seg.
OUT (Display0),A
LD A,H
----- ; código que convierte binario a 7 seg.
OUT (Display1),A
JR Otra
```

Sistema con T80

- Agregando 1K RAM



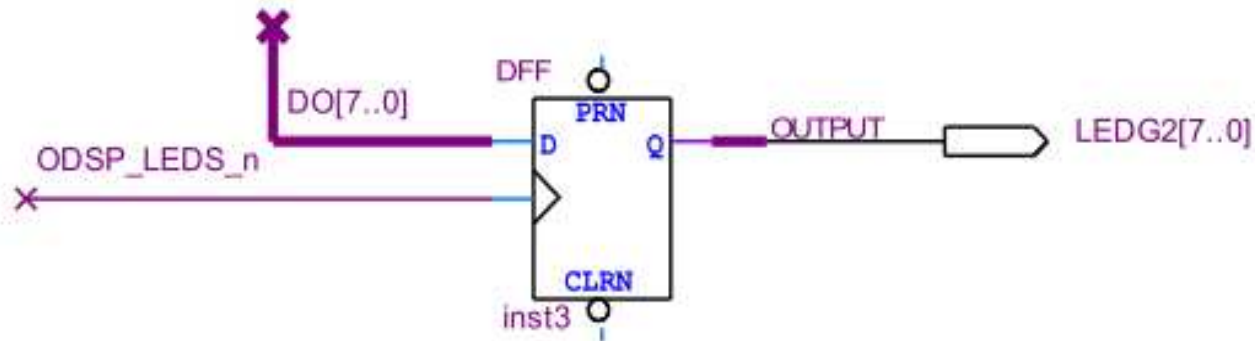
T80 en el laboratorio

Aclaraciones:

- El μP utilizado en el laboratorio difiere del estudiado puesto que es síncrono, es decir, todas las transferencias se realizan en los flancos de reloj.
- Esto cambia levemente los ciclos de máquina. A los efectos del curso solo se tendrán en cuenta los del μP asíncrono.
- Esto lleva a utilizar memorias y puertos síncronos.
- Es por este motivo que la memoria ROM y RAM utilizan reloj.

T80 en el laboratorio

- Puerto de salida estudiado



- Puerto de salida recomendado para utilizar en el laboratorio

