

## Taller 11 - Jerarquía de Memoria

### Objetivos:

Familiarizarse con el concepto de jerarquía de memoria.

### Responder las siguientes preguntas:

1. Describa el funcionamiento de una memoria caché con Correspondencia Asociativa por Conjuntos.
2. Explique cómo se determina un caché hit para los tres tipos de correspondencia vistos en el curso.

### Introducción:

Considere una CPU de 32 bits operando con una memoria de 64MB. Adicionalmente, entre la CPU y la memoria se coloca una memoria cache de 32KB. El cache tiene 512 líneas y la memoria es direccionable por bytes. Se utiliza una función de correspondencia asociativa por conjuntos de 4 vías y una política de reemplazo FIFO.

### Se pide:

1. Indique cómo se interpreta una dirección de memoria para indexar en el cache. Calcule el valor de todos los parámetros relevantes.
2. Considere que se accede a la dirección de memoria 0x1234567 y se guarda el bloque correspondiente en cache. Indique un conjunto ordenado de accesos a memoria de forma tal que en el último se reemplace el bloque que contiene a la dirección de memoria 0x1234567.
3. Sea a un arreglo de enteros de 2048 posiciones ubicado a partir de la posición 0 de memoria. Considere la siguiente porción de código:

```
for (int i = 0; i < 2048; i++){
    a[i] = i;
}
```

Sabiendo que el tipo de datos 'int' ocupa 32 bits de memoria.

- a. Calcule el hit rate en la ejecución de dicho código.
- b. Calcule la cantidad de reemplazos ocurridos durante la ejecución del código.