

---

# Diseño de Circuitos Integrados CMOS Analógicos y Mixtos Analógico - Digitales

Fernando Silveira  
Pablo Aguirre

# Objetivos

---

- ◆ Formación en diseño de CIs analógicos y mixtos que permita realizar actividades de desarrollo o investigación en el área.
  - Transistor MOS. Modelos físicos y analíticos adecuados para el diseño de CIs analógicos.
  - Op. Amps. CMOS. Configuraciones, diseño.
  - Técnicas de circuito: capacitores conmutados, modo corriente, filtros tiempo continuo.
  - Conversores A/D y D/A.
  - Temas actuales de investigación
  - Trabajo final.

# Actualización del curso 2014

---

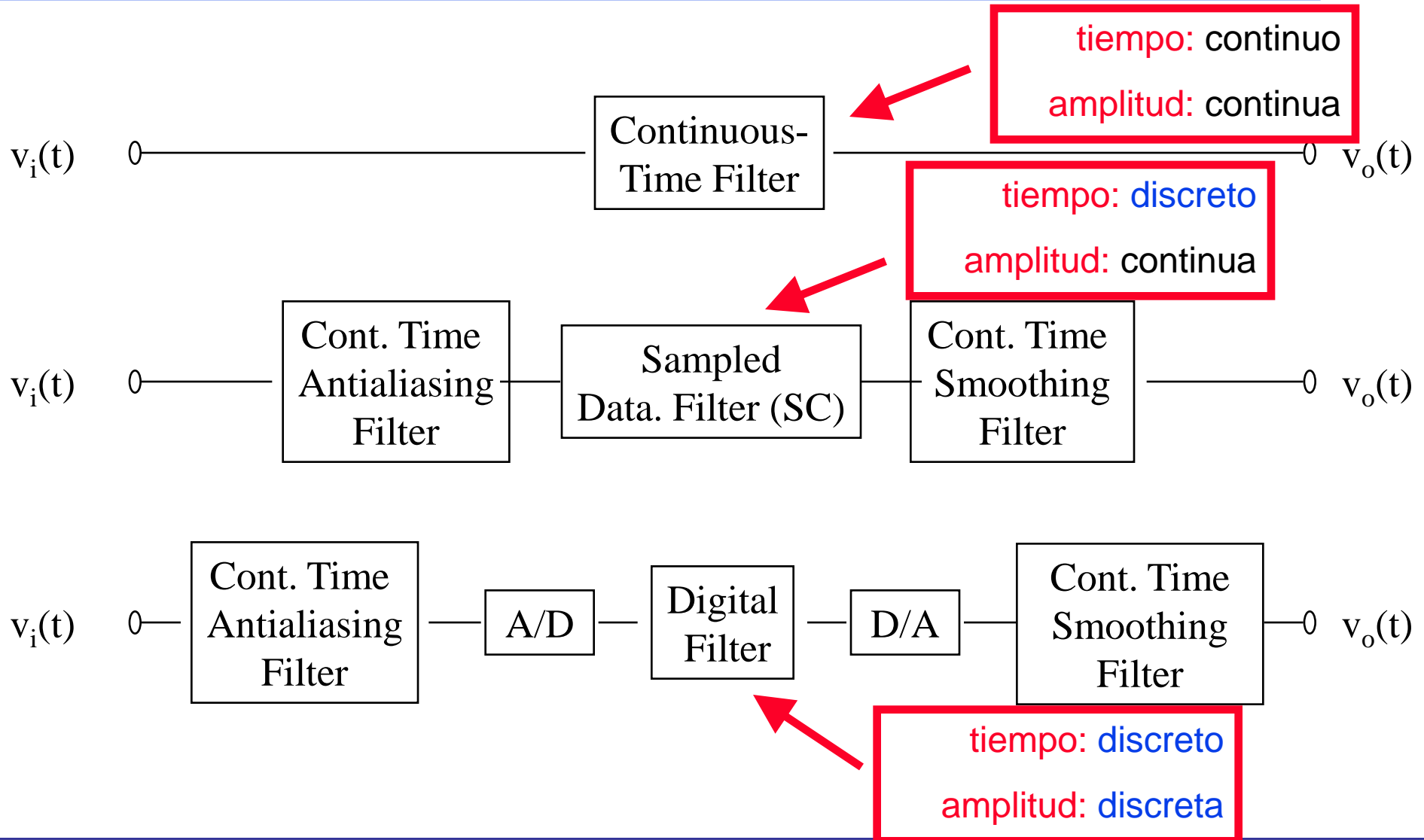
- ◆ Impacto de tecnologías “deep submicron” / nanométricas
- ◆ Actualización temas de investigación
- ◆ Actualización en técnicas de conversores A/D y D/A
- ◆ Apoyarse en conocimientos de DCI (si aplica)

# Programa (50 horas teóricas + 12 laboratorio + trabajo final)

---

- ◆ Introducción (2t)
- ◆ Operación y Modelado del transistor MOS para el diseño analógico. (10t+3l).
- ◆ Bloques básicos de circuitos analógicos y diseño de amplificadores operacionales CMOS. (16t + 6l).
- ◆ Técnicas de diseño de subsistemas analógicos. (10t)
  - capacitores conmutados, filtros tiempo continuo.
- ◆ Ejemplo de arquitecturas para el diseño de conversores A/D y D/A integrados.(8t+3l)
- ◆ Trabajo final (40 – 60 hs).

# Formas de procesar una señal continua

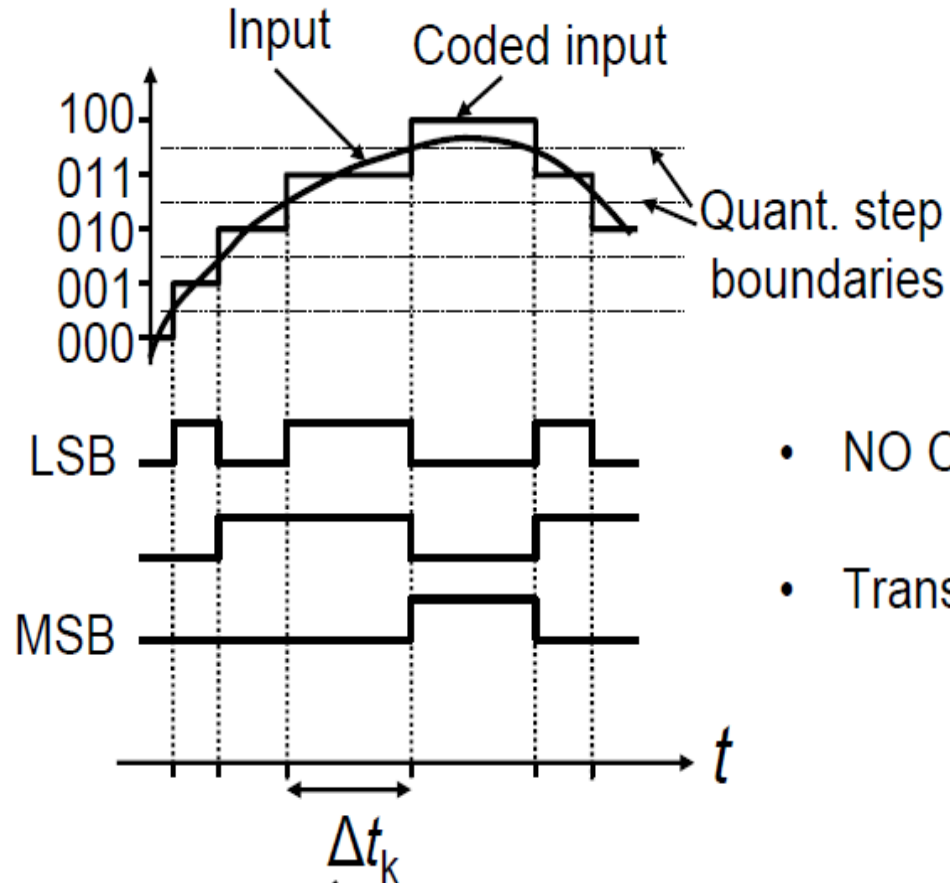


# La 4ta posibilidad ...

<i>Time</i>	<i>Amplitude</i>	
Discrete	Discrete	DSP
Continuous	Continuous	Classical analog
Discrete	Continuous	Sampled-data analog
<b><i>Continuous</i></b>	<b><i>Discrete</i></b>	<b><i>This work</i></b>

Y. Tsvividis - ISSCC 2008

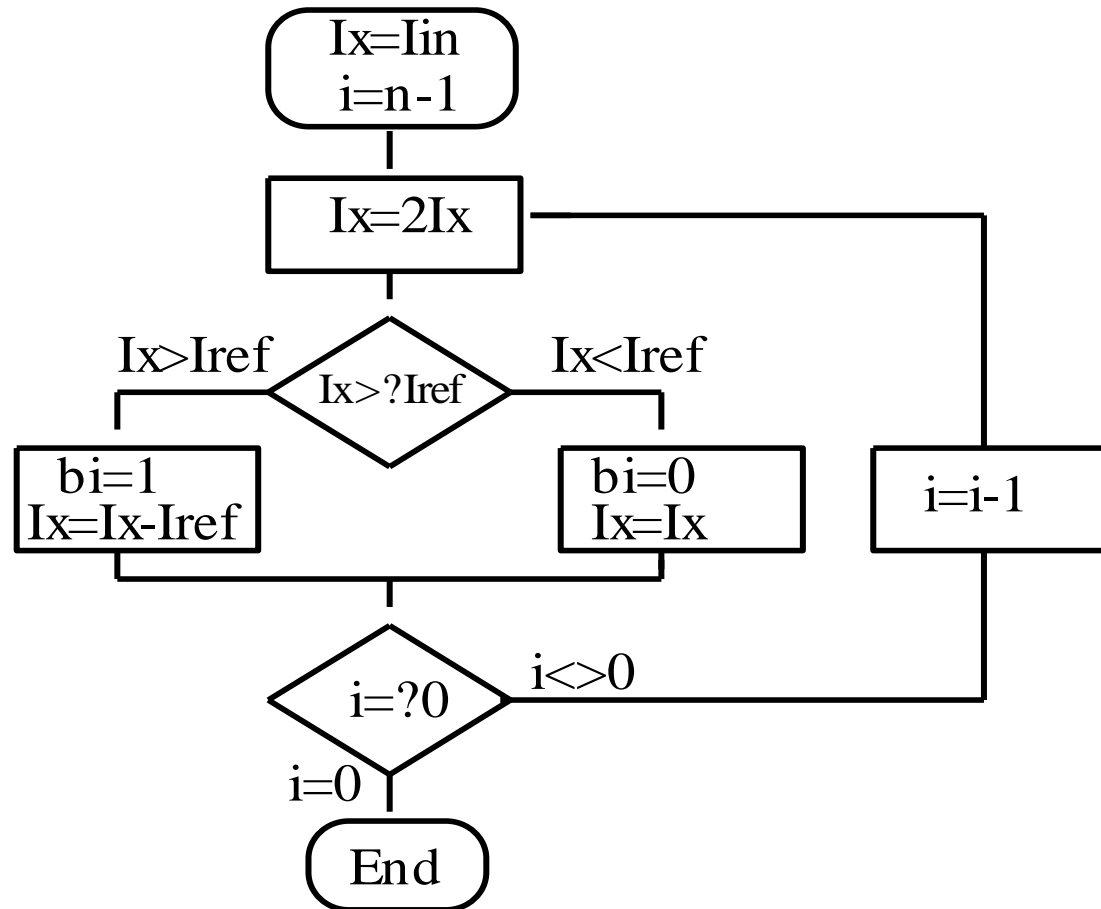
# I. “ADC de tiempo continuo” / “Level crossing ADC”



- NO CLOCK
- Transitions can occur at *any* time

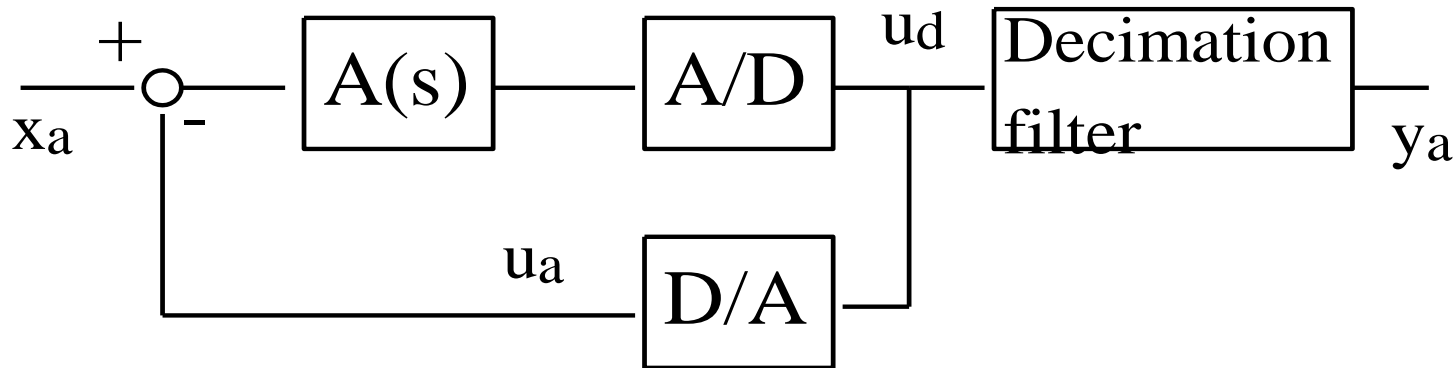
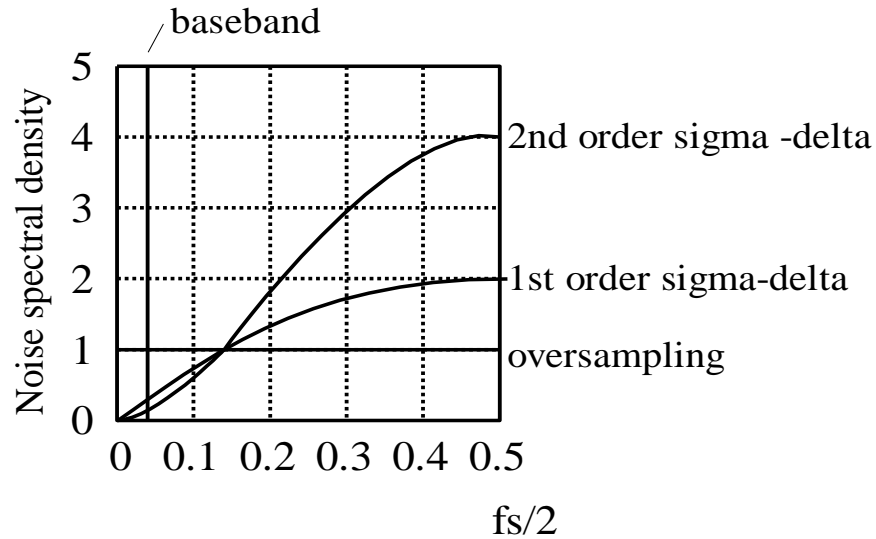
Tsividis: ISSCC 2008, ISCAS 2010

# I. Conversor A/D Cíclico

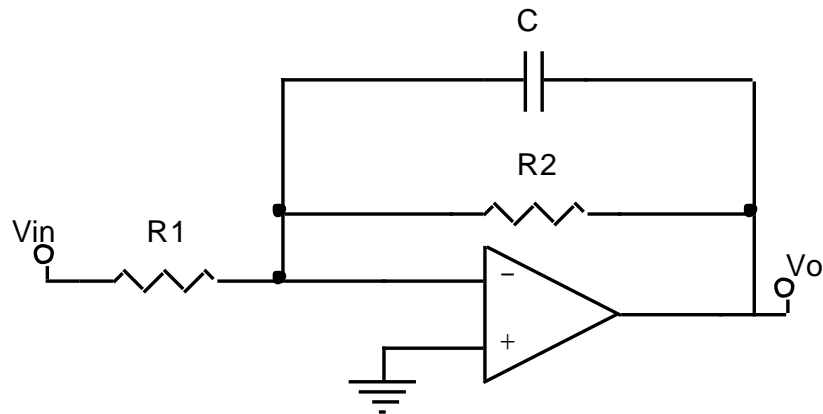




# I. Convertidores oversampling y sigma-delta



## II. Bloques analógicos de procesamiento de señal: 1) Filtro RC- Activo

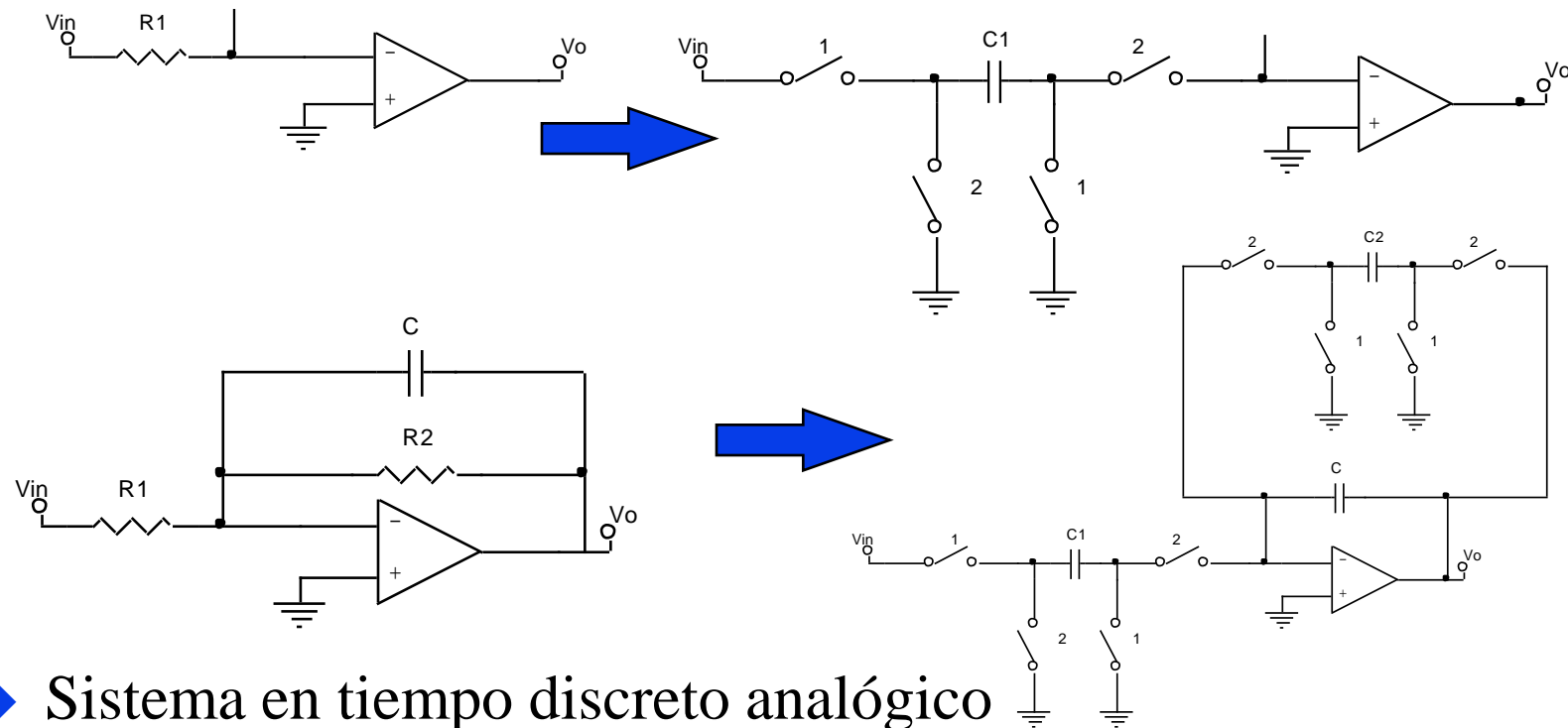


Filtro pasabajos

$$\frac{v_o}{v_{in}} = \frac{R_2 / R_1}{(1 + R_2 \cdot C \cdot s)}$$

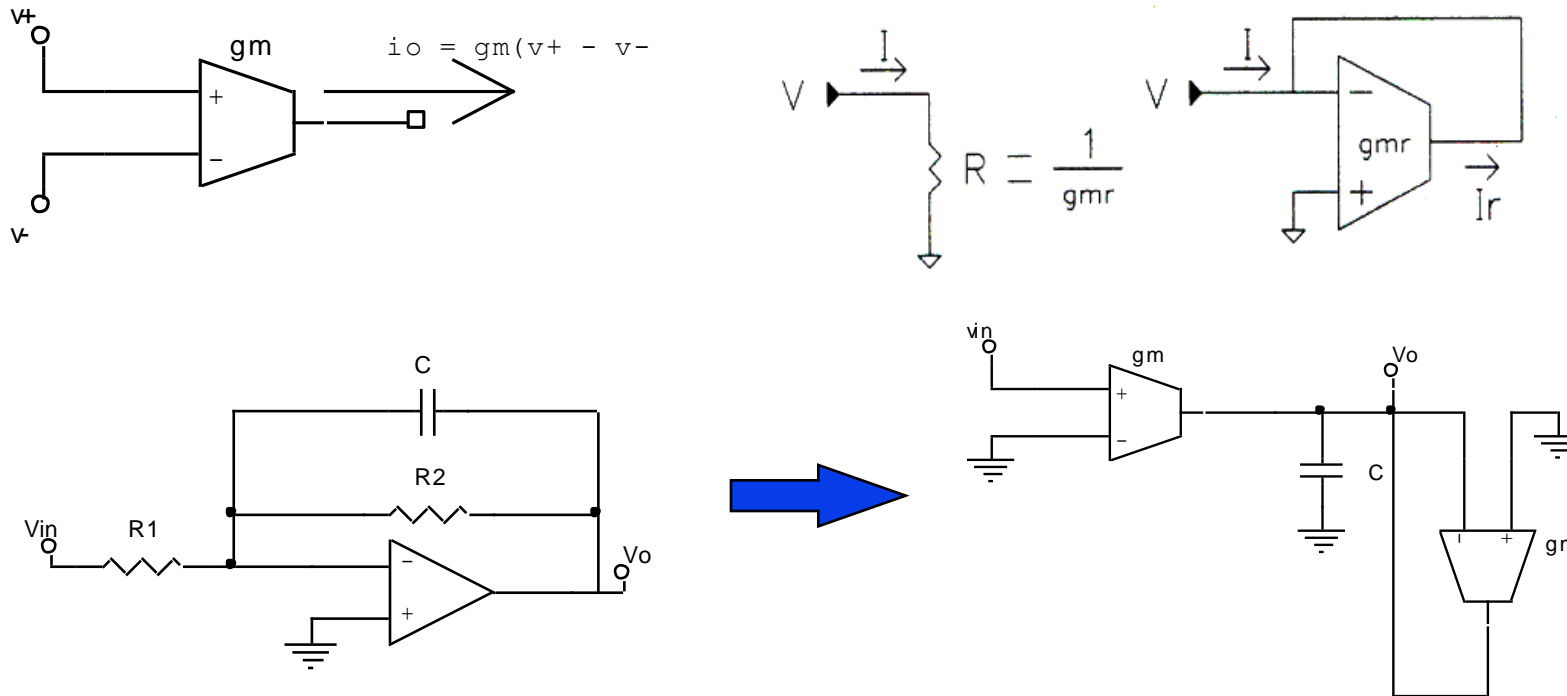
- ◆ R y C integrables: hasta  $k\Omega$  o  $M \Omega$  (tecnos especiales) y pF
- ◆ Imprecisión en valores absolutos del orden de +/- 30 o 40%.
- ◆ Buena precisión en apareo (matching) de elementos similares.

## II. Bloques analógicos de procesamiento de señal: 2) Filtros a capacitores conmutados



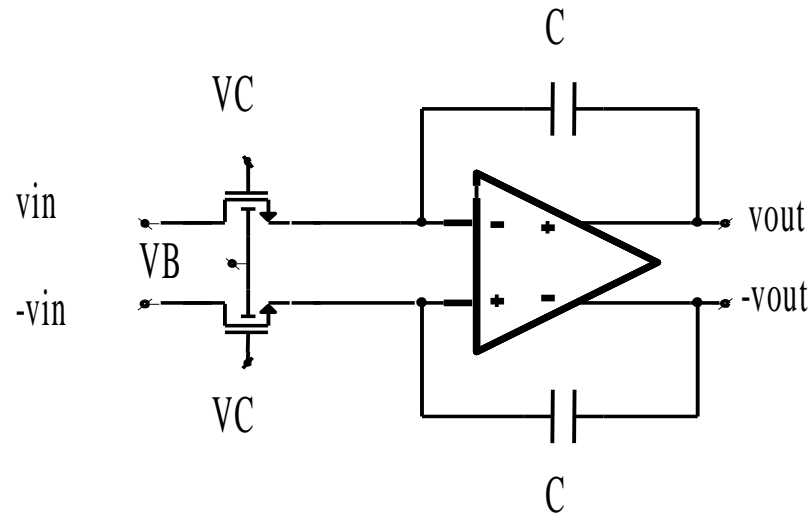
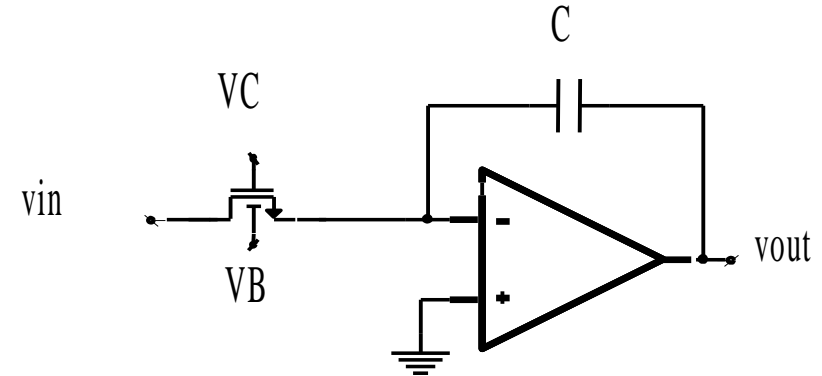
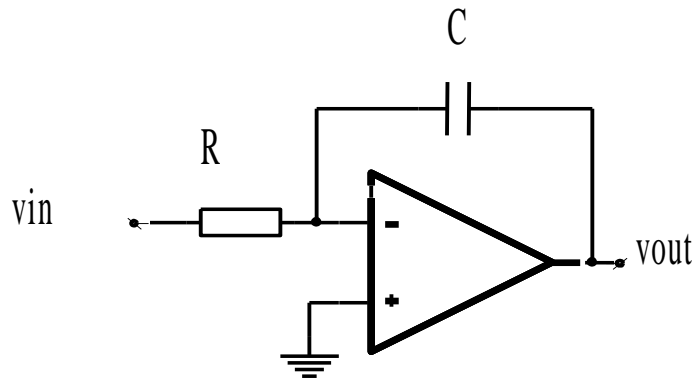
- ◆ Sistema en tiempo discreto analógico
- ◆  $R2 \cong 1/(f_{clk} \cdot C2) \Rightarrow 1/R2 \cdot C = f_{clk} \cdot C2/C \Rightarrow$  determinado por precisión en  $f_{clk}$  y apareo entre  $C2$  y  $C$ .
- ◆ +++ operación a baja frecuencia, -- consumo operacionales, -- antialiasing

## II. Bloques analógicos de procesamiento de señal: 3) Filtros de tiempo continuo Gm-C

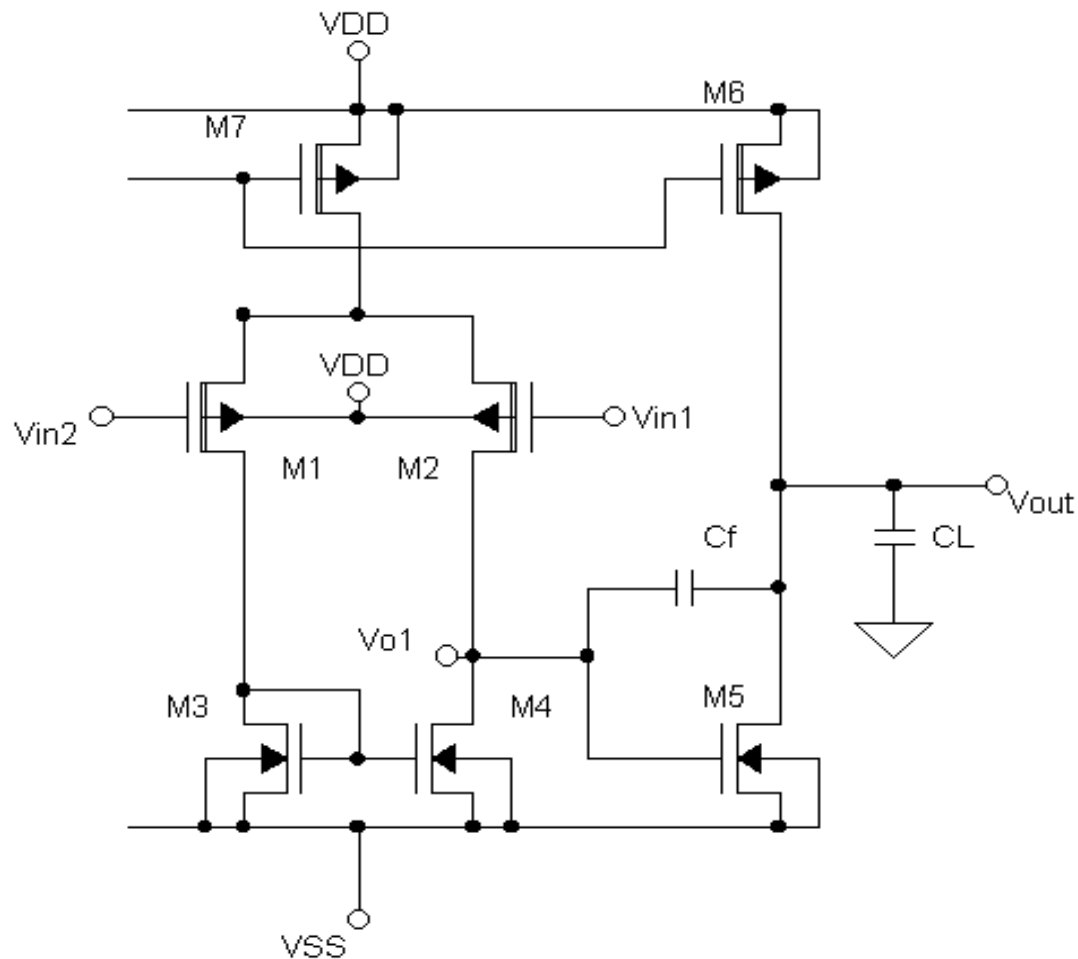


- ◆  $R=1/g_m \Rightarrow 1/R_2.C = g_{m2}/C \Rightarrow$  imprecisión  $\Rightarrow$  sintonización
- ◆ ++ operación a baja frecuencia (con técnicas especiales para bajo  $g_m$ )
- ◆ -- rango lineal a la entrada de transconductores.

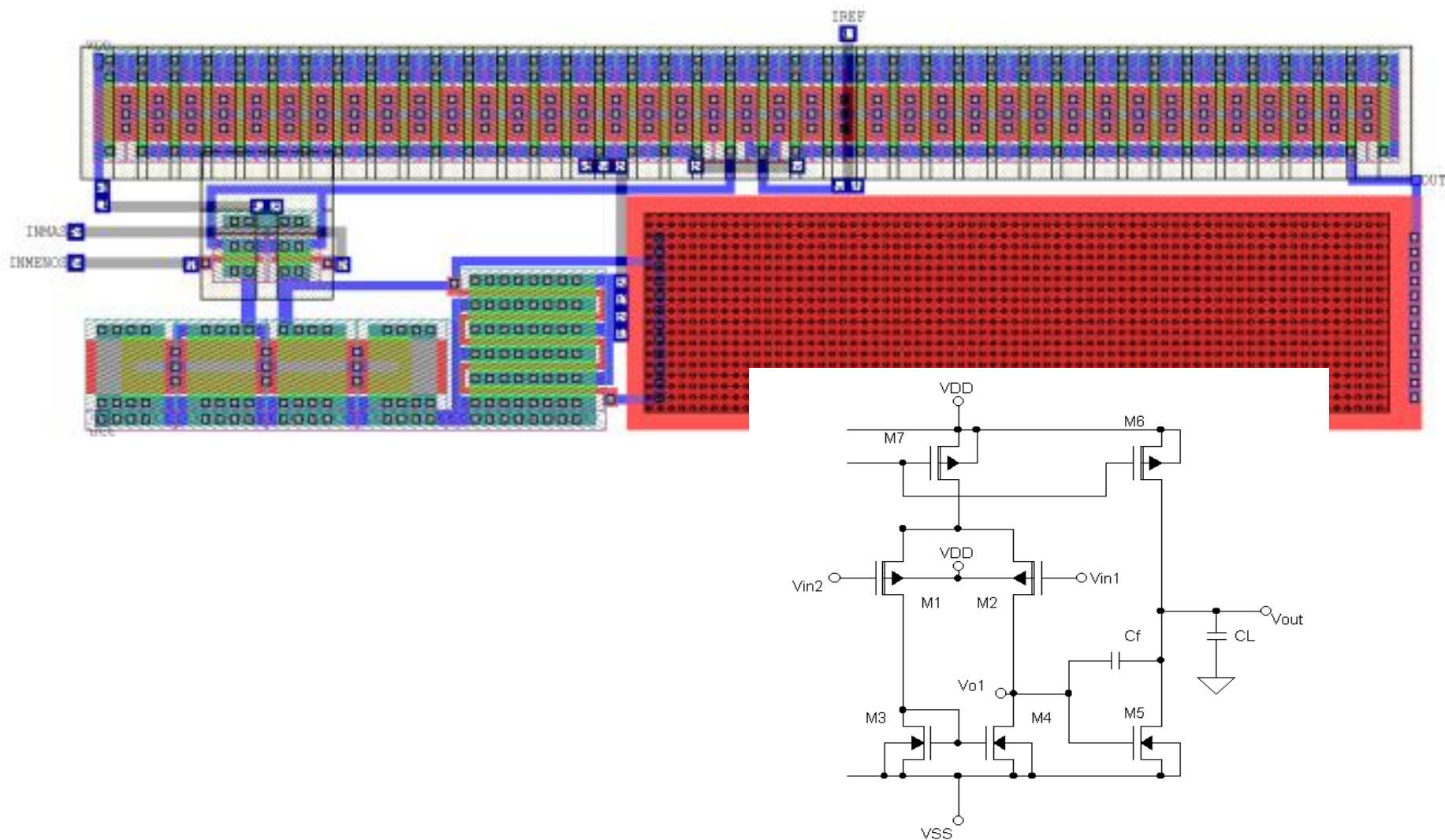
## II. Bloques analógicos de procesamiento de señal: 3) Filtros de tiempo MOSFET-C



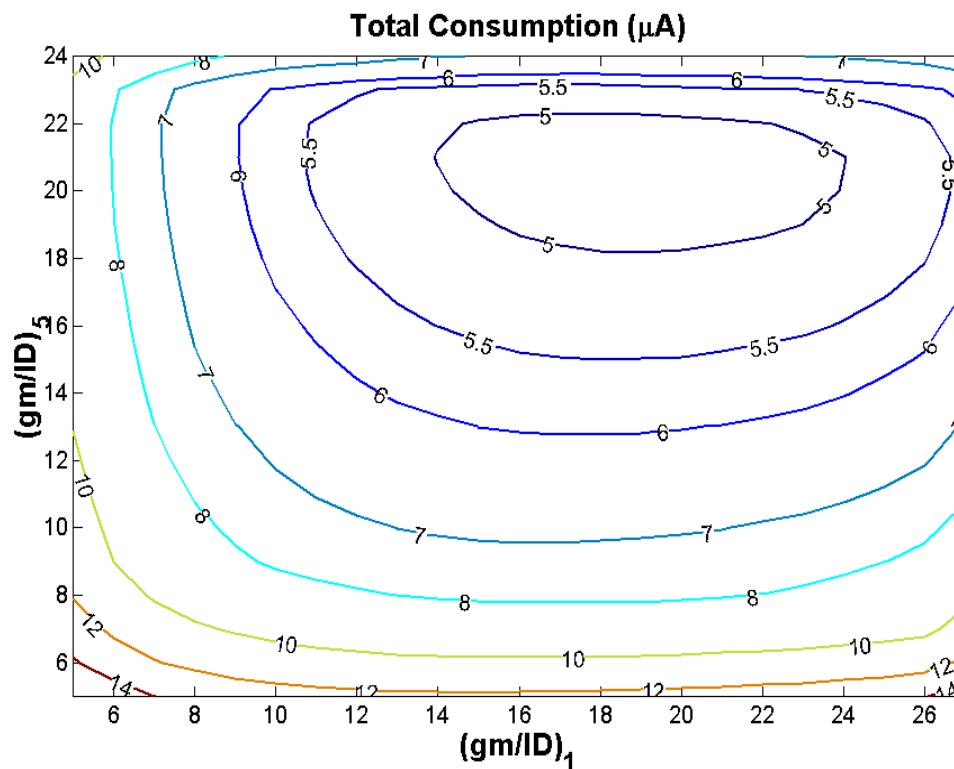
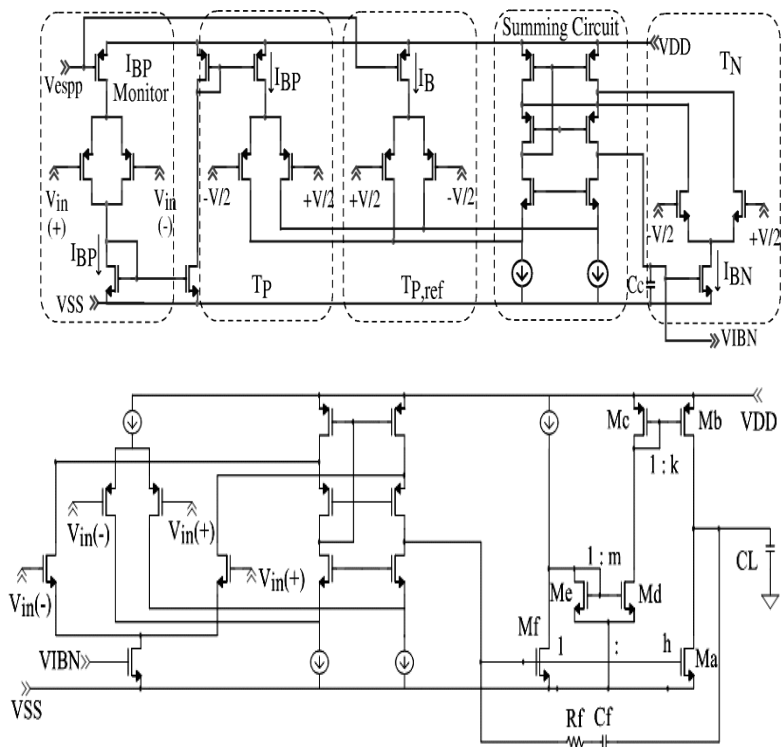
# III. Amplificador operacional



# III. Amplificador Operacional, Layout



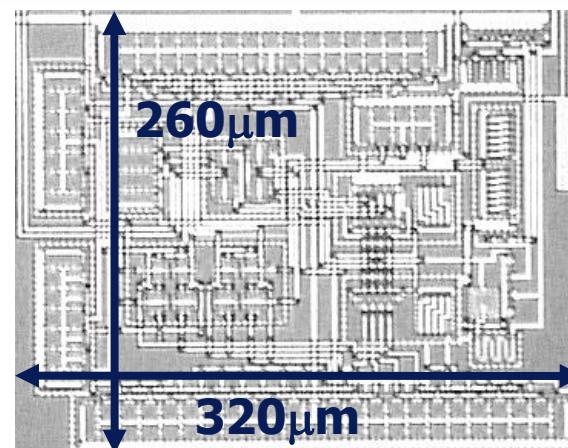
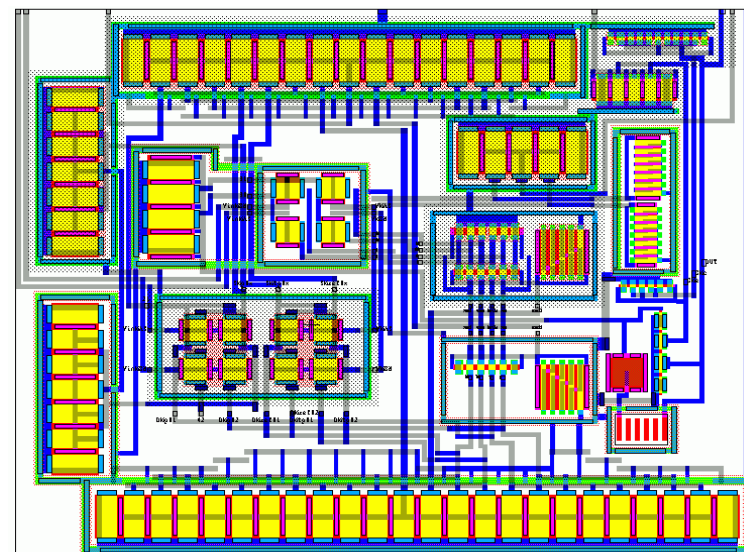
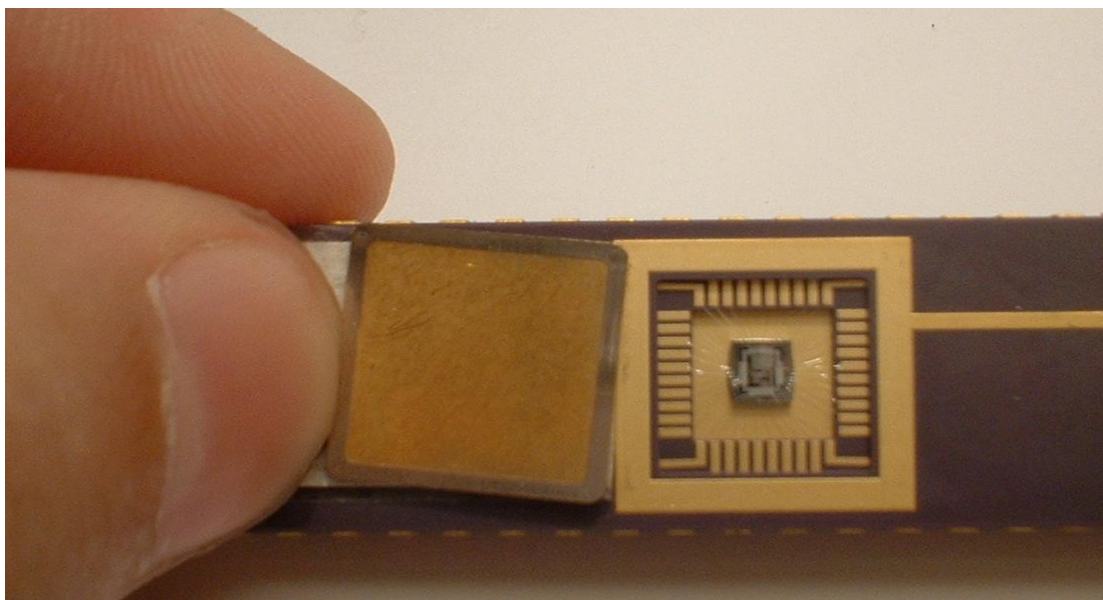
# III. Amplificador rail-to-rail con salida clase AB



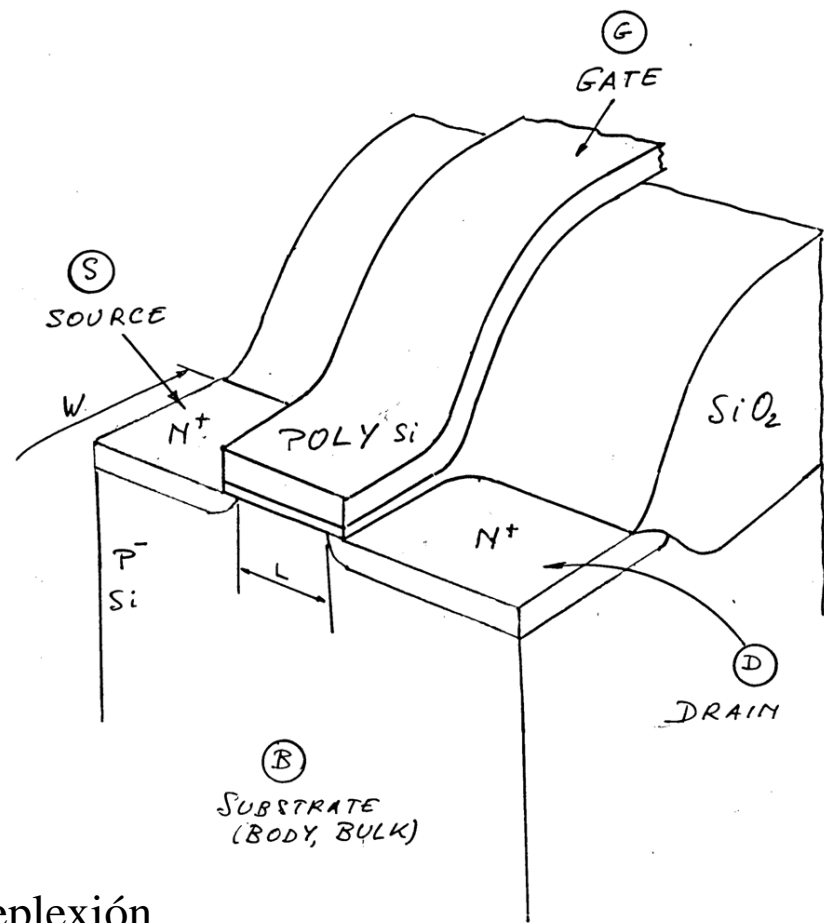
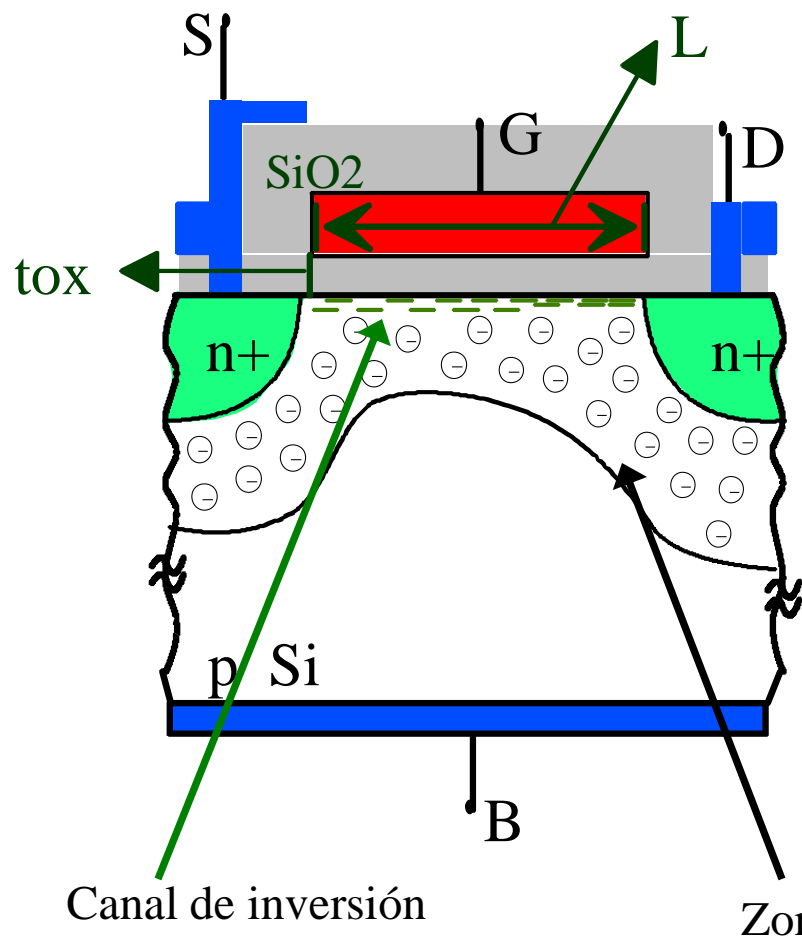
Aguirre, Silveira, SBCCI2003



# III. Prototipo en CMOS 0.8 $\mu\text{m}$

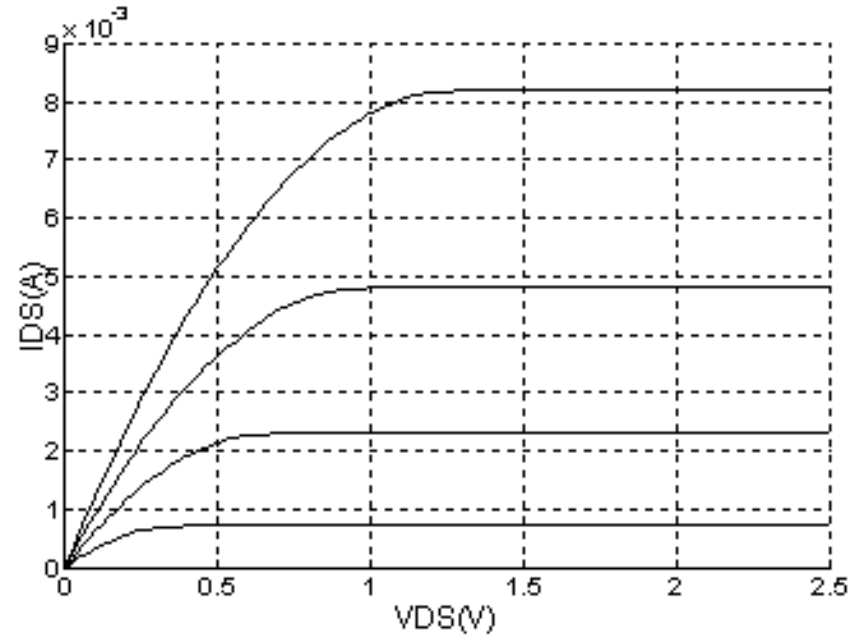
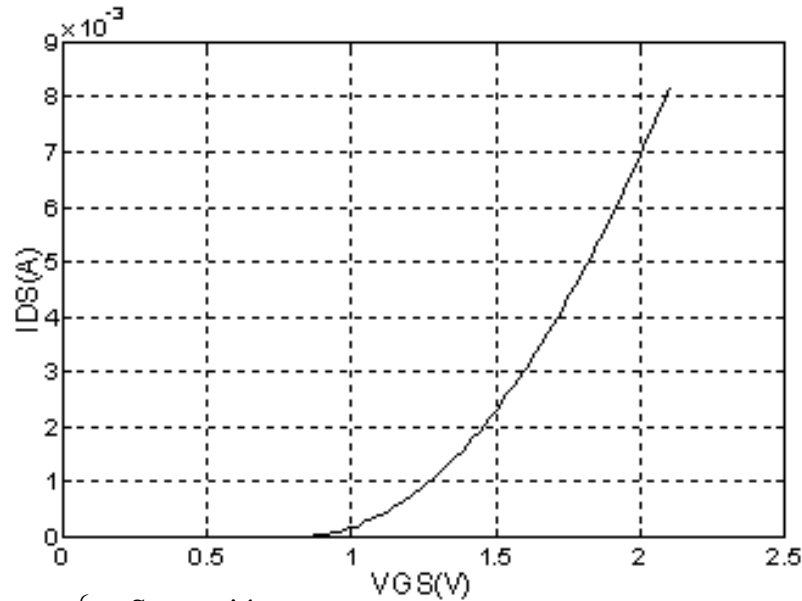


# IV. Transistor MOS (canal n)



- ◆ Ancho W: dimensión en la dirección perpendicular a la pantalla

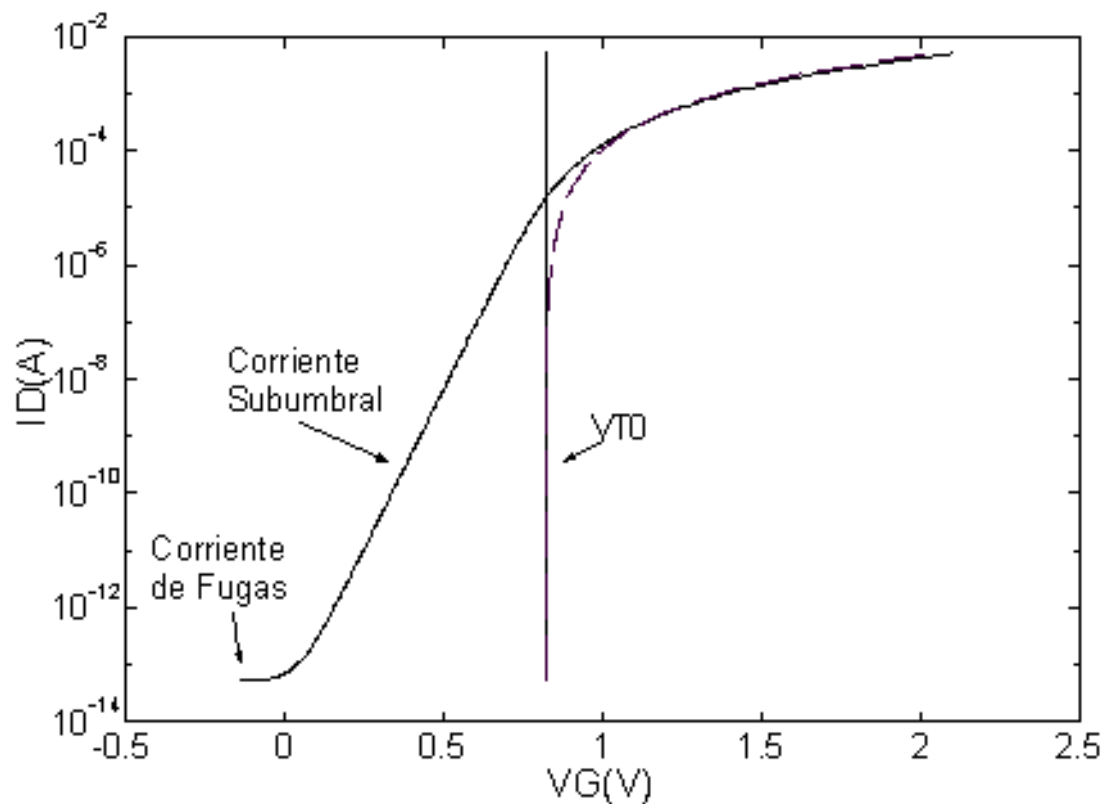
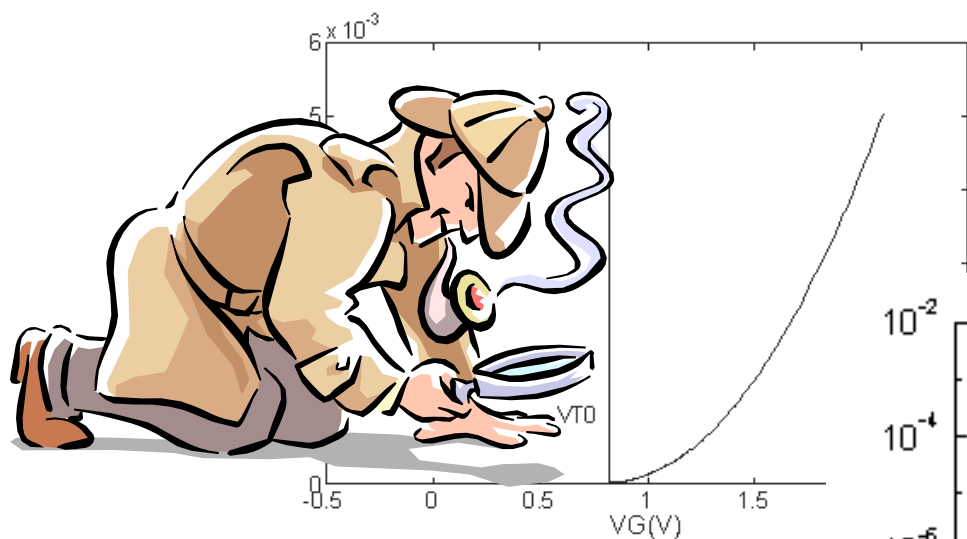
# IV. Transistor MOS: el modelo más simplificado



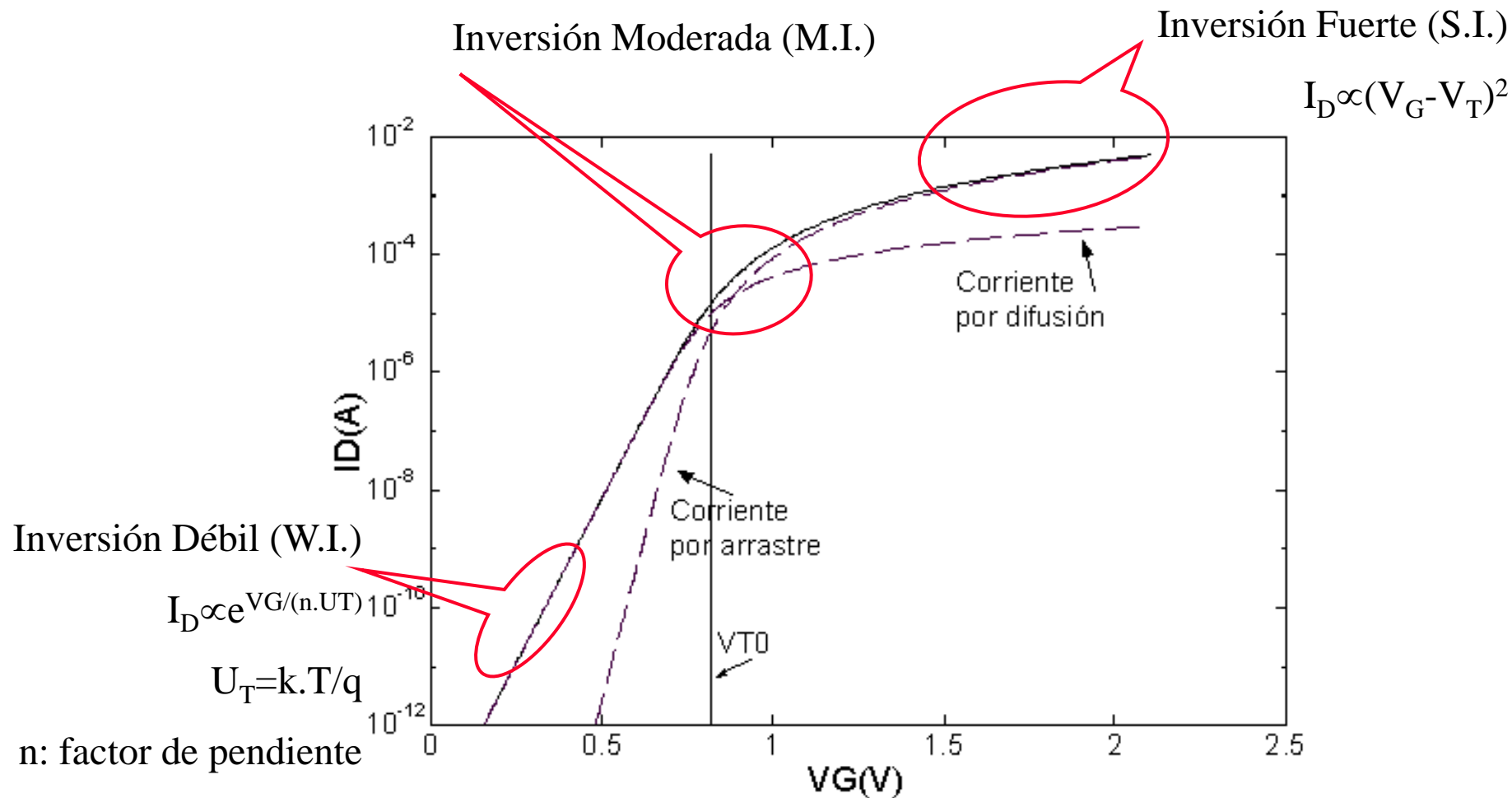
$$I_{DS} = \begin{cases} \rightarrow \text{Saturación} \\ \frac{\beta}{2} \cdot (V_{GS} - V_{T0})^2, V_{GS} > V_{T0}, V_{DS} > V_{DSAT} = V_{GS} - V_{T0} \\ \\ \rightarrow \text{Zona Lineal o Triodo} \\ \beta \cdot \left( (V_{GS} - V_{T0}) \cdot V_{DS} - \frac{V_{DS}^2}{2} \right), V_{GS} > V_{T0}, V_{DS} < V_{DSAT} = V_{GS} - V_{T0} \\ \\ \rightarrow \text{Zona de Corte} \\ 0, V_{GS} \leq V_{T0} \end{cases}$$

$$\beta = \mu \cdot C_{ox} \cdot (W/L)$$

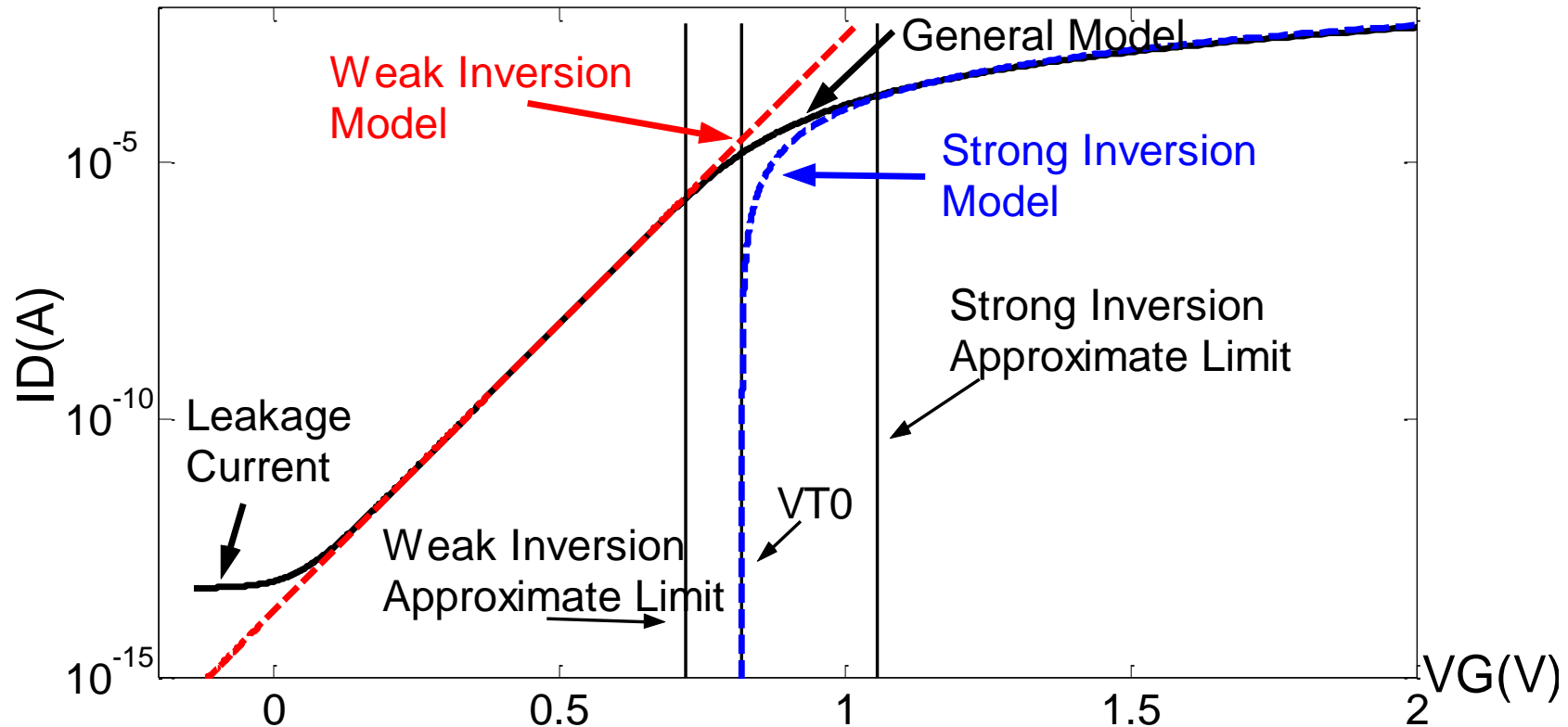
# IV. Corriente subumbral (1)



# IV. Corriente subumbral (2)



# IV. Modelos analíticos válidos en todas las regimenes de inversión.

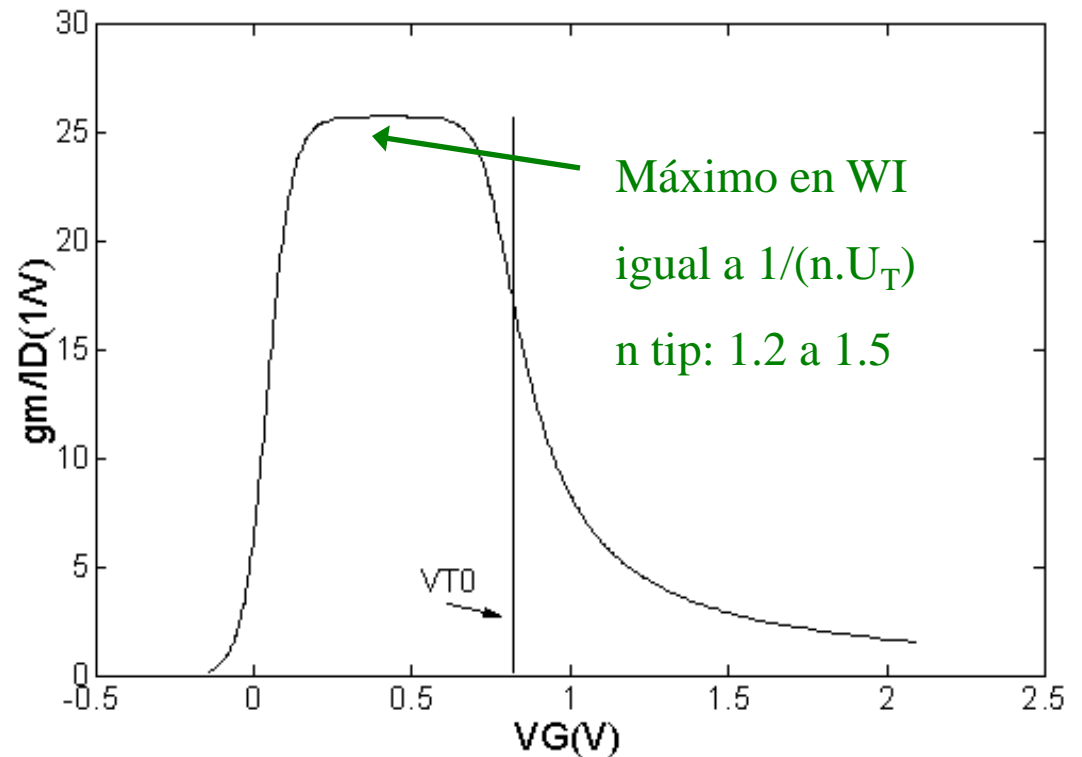
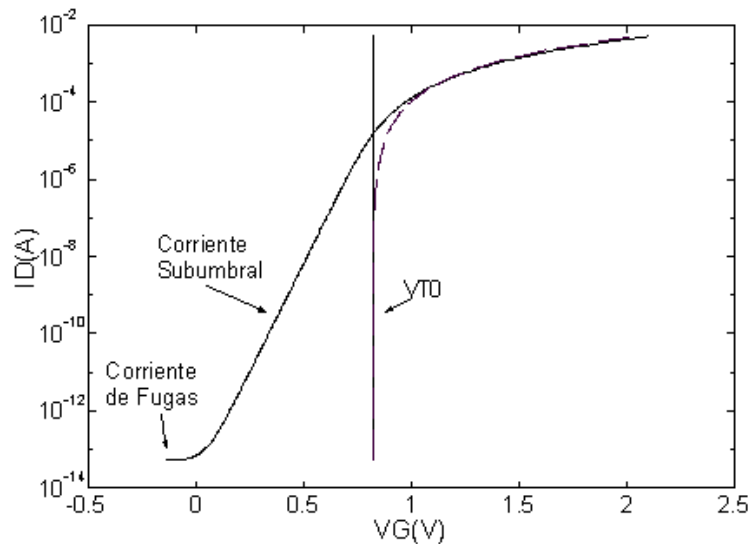


- ◆ EKV (Enz, Krummenacher, Vittoz, EPFL, Suiza, AICSP 1995): interpolación matemática entre ecuaciones de inversión débil y fuerte.
- ◆ ACM (Advanced Compact Model, A. Cunha, C. Galup-Montoro, M. Schneider, UFSC, Brasil, IEEE JSSC 1998): Modelo físico
- ◆ ... o **curvas experimentales** / de **simulación**

## IV. $g_m/I_D$ vs. $V_G$

$$\frac{g_m}{I_D} = \frac{1}{I_D} \frac{\partial I_D}{\partial V_G} = \frac{\partial \log(I_D)}{\partial V_G}$$

- ◆  $g_m/I_D$  es la pendiente de la característica  $I_D$  vs.  $V_G$  en escala logarítmica



# Aprobación del curso

---

- ◆ Trabajo
- ◆ Documentación, Presentación y Defensa del trabajo
- ◆ Examen oral sobre temas del curso.
- ◆ Ejs. de trabajos de ediciones anteriores:
  - Diseño de un comparador rail-to-rail de microconsumo
  - Diseño de un amplificador de instrumentación y filtro pasa-banda
  - Diseño de un oscilador a cristal de 32kHz de microconsumo
  - Diseño de un amplificador de RF
  - Estudio y aplicación de un método migración de tecnologías
  - Síntesis automática para un amplificador Miller
  - Diseño de un amplificador con auto-zero
  - Diseño de un amplificador para señales nerviosas
  - ...