

Capítulo 1

IGBT

1.1. Introducción

El **IGBT** (**I**nsulated **G**ate **B**ipolar **T**ransistor, Transistor Bipolar de Compuerta Aislada) es un dispositivo de conmutación de potencia que combina características positivas del BJT y del MOSFET, con límites de tensión y corriente muy superiores a los de dichos dispositivos.

Según lo expuesto en capítulos anteriores, el BJT posee un bajo nivel de pérdidas en estado de conducción aún cuando es utilizado para bloquear altas tensiones. Por otro lado, tiene tiempos de conmutación largos, especialmente en el apagado. En contraposición, el MOSFET posee tiempos de conmutación muy cortos pero cuando es utilizado para bloquear altas tensiones sus pérdidas en conducción resultan excesivamente altas.

Para el desarrollo del IGBT se conjugan las características de ambos dispositivos de tal forma que se obtiene un componente adecuado para trabajar en circuitos con altas tensiones, que ostenta tiempos de conmutación mucho más cortos que los de un BJT y bajas pérdidas en conducción. Actualmente los tiempos de conmutación son del orden de $100ns$, pudiendo sustituir al MOSFET en aplicaciones de muy alta frecuencia.

1.2. Estructura y principio de funcionamiento

En la figura 1.1 se presenta la estructura general de un IGBT de canal n . Como puede observarse, la misma es básicamente la de un MOSFET en el cual la capa n^+ de contacto del *drain* con el electrodo de conexión se ha sustituido por una capa p^+ . La metalización de contacto de esta capa con el circuito externo se denomina “colector” (C) por analogía del dispositivo resultante con el transistor bipolar npn . Por la misma razón, la metalización de contacto de las zonas n^+ y p , correspondiente estructuralmente al *source* del MOSFET se denomina “emisor” (E). El tercer electrodo se denomina compuerta o *gate* igual que en el MOSFET.

El funcionamiento básico se ilustra en las figuras 1.2, 1.3 y 1.4.

Supongamos que el dispositivo está conectado en un circuito externo como en la figura 1.2. Si la tensión U_{GE} es igual a U_{gth} (tensión de umbral para la formación del canal del MOSFET, capítulo 7) el dispositivo bloquea la tensión

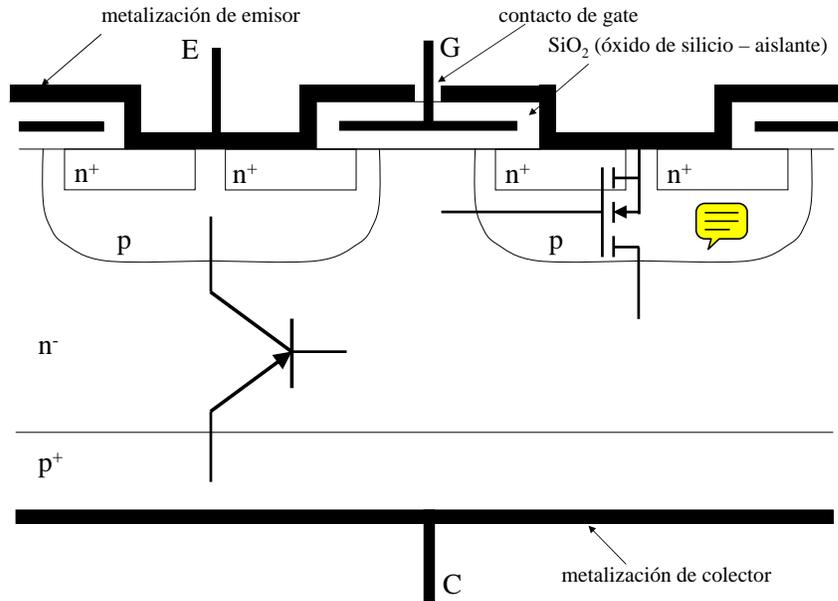


Figura 1.1: Estructura de un IGBT de canal n

U_{CE} aplicada con la juntura n^-p , ya que la juntura p^+n^- actúa como un diodo en directo. Al igual que en el MOSFET y en otros dispositivos, la tensión de bloqueo queda determinada por el espesor y el dopaje de la capa n^- . Si se aplica una tensión U_{GE} adecuada el MOSFET formado por las zonas n^+ , p y n^- se prende de acuerdo a lo visto en el capítulo 7 y una corriente de electrones circula por las zonas n del dispositivo, por el circuito externo y el diodo en directo p^+n^- (figura 1.3). Hasta aquí el funcionamiento es esencialmente el de un MOSFET¹. Pero entonces la juntura p^+n^- se comporta como un diodo polarizado en directo, inyectando desde la capa p^+ huecos que se difunden por la capa n^- llegando a la zona p del emisor. El transistor pnp formado por la capa p^+ , la capa de drift n^- y el body p pasa a estado de conducción. La corriente del MOSFET, además de ser parte de la corriente de carga, actúa entonces como corriente de base de un transistor bipolar pnp (figura 1.4). La corriente total del dispositivo puede considerarse la suma de la corriente del MOSFET, formada por electrones, y la corriente del transistor pnp formado por huecos. Es de destacar la trayectoria de los huecos en el body p , debido a la atracción por parte de los electrones en el canal. La capa de *drift*, que constituye una zona de alta resistividad en el MOSFET, se convierte en el IGBT en la base de un transistor bipolar en conducción, con alta inyección de portadores. Como es una base ancha debido a su función de bloqueo de tensión en estado de corte, el transporte

¹Por “zonas n ” entendemos el source n^+ , el canal n formado en la zona p bajo el *gate* y la capa n^- del *drain*.

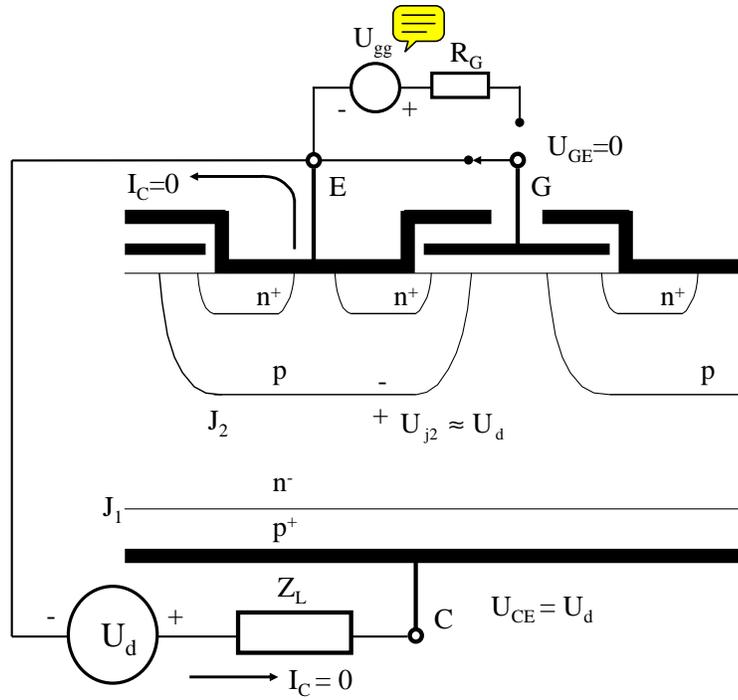


Figura 1.2: IGBT en bloqueo directo

de portadores se produce mediante difusión y conducción. Los huecos atraen electrones de la zona del emisor y muchos de ellos se recombinan también con electrones provenientes de la conducción del MOSFET y presentes en el material n^- . El resultado es que en la capa de *drift* se produce un aumento drástico de la concentración de portadores y por lo tanto de la conductividad. Este comportamiento suele llamarse “modulación de la conductividad”. El dispositivo resultante tiene por lo tanto una caída de tensión en conducción mucho menor que la de un MOSFET de igual rating de corriente (área de chip) y de tensión de bloqueo (espesor de la capa n^-), caída de tensión que además tiene mucho menor dependencia de la corriente total. La disipación térmica en conducción es mucho menor y se obtiene una mejor utilización del chip de silicio. Además, al desaparecer la zona de alta resistividad en el camino de conducción, se puede aumentar el espesor de la zona n^- , pudiéndose implementar dispositivos de muy alta tensión de bloqueo (del orden de 6 kV). La desventaja principal radica en los mayores tiempos de conmutación, sobre todo de apagado. Mediante el gate se puede cortar la corriente del canal y por lo tanto la del MOSFET, corriente de base del transistor *pn*p. El dispositivo se convierte en un transistor bipolar en conducción al cual se le dejó la base abierta, y su apagado se produce por recombinación del exceso de portadores, con el consiguiente retardo en la

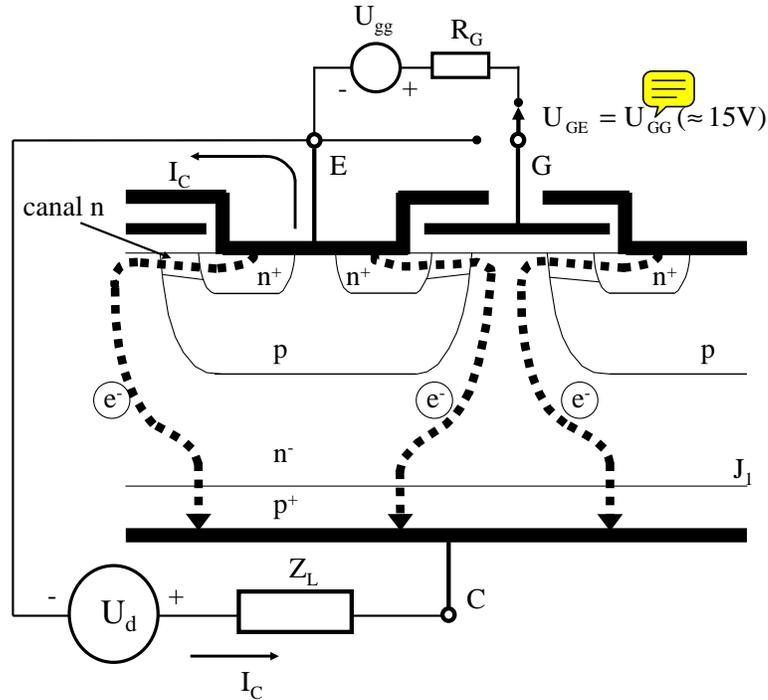


Figura 1.3: Encendido del MOSFET

anulación de la corriente. De todas formas, debido al ancho y al bajo dopaje de la base del transistor *pn*p la recombinación se produce en un tiempo mucho menor que el del apagado de un BJT. Actualmente se fabrican dispositivos IGBT con tiempos de conmutación comparables a los de un MOSFET, y los sustituyen en aplicaciones que requieren tensiones de bloqueo de orden de 500 a 1000 V, rango en que la caída de tensión en conducción de un MOSFET es una desventaja importante.

Estructuras parásitas

Al igual que el MOSFET, el IGBT tiene un transistor parásito conformado por las capas n^-pn^+ cuya base está cortocircuitada con su emisor (formado por las zonas n^+) a través del cortocircuito que se forma con la metalización del emisor del IGBT. La base de este transistor parásito está formada por la zona p que tiene un comportamiento resistivo en el camino de la corriente de huecos por la zona p (figura 1.5).

Ya se vió que la estructura p^+n^-p formada por el colector, la capa de bloqueo y el *body* actúa como un transistor de base n^- . En la figura 1.6 se presenta la

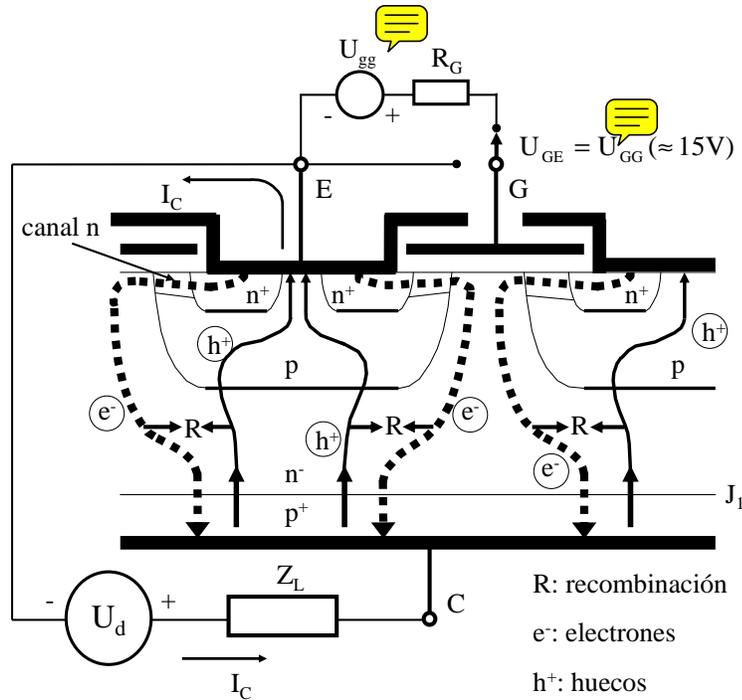


Figura 1.4: Encendido del transistor bipolar y del IGBT completo

estructura del IGBT indicando este transistor y el transistor parásito n^-pn^+ .

Estos dos transistores forman evidentemente un tiristor parásito (figura 1.7). Este tiristor parásito tiene su gate (zona p o *body*) cortocircuitado con el cátodo (zona n^+) mediante la metalización del emisor del IGBT.

Latchup

Si bajo alguna circunstancia llegara a encender el transistor parásito y la suma de las ganancias en base común de ambos transistores fuera mayor que la unidad (ver Capítulo 5, encendido del GTO) el tiristor parásito encendería sin posibilidad de ser apagado por un comando de *gate*, causando lo que se conoce como el *latchup* del IGBT, que puede causar la destrucción del dispositivo.

Para evitar este fenómeno se realizan ciertas modificaciones a la estructura presentada en la figura 1.7. La ganancia en base común del transistor pn^p es de hecho muy baja pues la zona n^- que constituye la base debe ser ancha dado que es donde se soporta la tensión de bloqueo del dispositivo. Para minimizar la posibilidad de encendido del transistor parásito npn se hacen modificaciones en la zona p del IGBT.

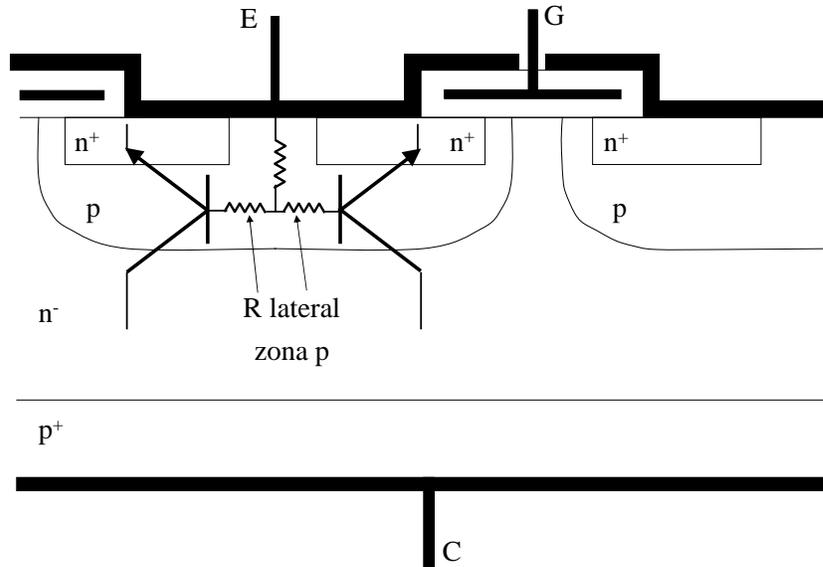


Figura 1.5: Estructura de un IGBT de canal n - Transistor parásito

Los huecos que son inyectados por la zona p^+ que compone el colector del IGBT recorren distintos caminos dentro de la estructura del componente. Algunos de ellos llegarán directamente a la metalización del emisor del componente mientras que muchos otros serán atraídos a los alrededores de la zona donde se ha creado el canal de conducción en la zona p debido a la carga negativa de los electrones que forman dicho canal. Como consecuencia, la corriente de huecos tendrá una componente lateral en el dispositivo que ocasionará una caída de tensión debido a la resistencia que presenta la zona p (figura 1.5). Para valores altos de corrientes de colector esta caída de tensión podría llegar a polarizar en directo la juntura pn^+ y ocasionar el encendido del transistor parásito npn . Si esto ocurre, ambos transistores (el npn y el pnp) estarán encendidos, con lo que el tiristor parásito compuesto por estos dos transistores habrá encendido. Una vez en esta situación, el IGBT no se puede apagar mediante comando de *gate* y posiblemente se destruirá debido a sobrecalentamiento por corriente excesiva.

Este fenómeno se conoce como *latchup* estático y ocurre cuando la corriente que está circulando por el IGBT excede un valor crítico I_{CM} . Si el diseñador toma en cuenta este valor de forma que en el circuito donde se utiliza el componente no se llegue a ese nivel de corriente se estará fuera de peligro con respecto al *latchup* estático, pero desafortunadamente existen condiciones dinámicas que pueden desencadenar el *latchup* del tiristor parásito: cuando durante el apagado de una corriente de colector alta se da una derivada de la tensión con respecto al tiempo elevada ~~esto puede aumentar~~ la ganancia del transistor npn parásito ~~de tal forma~~ que se encienda ~~provocando~~ un *latchup* dinámico. El *latchup* dinámico limita el Area de Operación Segura (SOA) del IGBT en el apagado pues

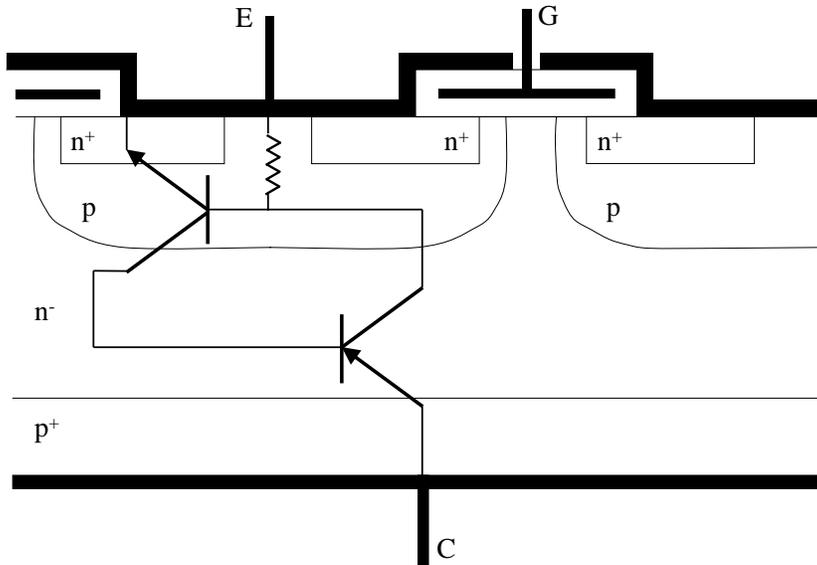


Figura 1.6: Estructura de un IGBT - modelo como dos transistores

puede ocurrir para valores de corriente de colector mucho menores que los que ocasionan el *latchup* estático y depende del valor de la dU_{CE}/dt en el apagado.

Los fabricantes de IGBTs han mejorado la estructura de los mismos de tal forma que los dispositivos pueden utilizarse sin riesgo de *latchup* dinámico dentro de sus SOAs.

En la figura 1.8 (Mohan, Underland & Robbins 1995, adaptado de) se muestra la estructura de un IGBT modificado de forma de reducir la resistencia lateral de la zona *p* para evitar el *latchup* del dispositivo. Se puede observar que la zona donde se creará el canal de conducción mantiene un dopaje medio (del orden de 10^{21} m^{-3}) y no se hace mucho más profunda que las islas n^+ del emisor, mientras que al resto de la zona originalmente *p* se le da un dopaje mucho más fuerte (del orden de 10^{25} m^{-3}) de forma de obtener una zona p^+ con mayor conductividad que la original.

En la figura 1.9 se presentan los símbolos que se utilizan para representar al IGBT en circuitos. En el texto se adopta el *c*).

Los IGBT para aplicaciones de baja potencia (del orden de hasta algunos kW) y tensiones del orden de 1000 V tienen estructura y encapsulado del tipo de los MOSFET.

Debido a que la capa n^- ya no tiene características de resistencia alta en conducción, el IGBT puede fabricarse para bloquear tensiones de hasta 6kV aproximadamente. Se encapsulan varios chips en paralelo para llegar a corrientes de miles de Amperes. El encapsulado puede tener el aspecto de un tiristor o un GTO de alta potencia o forma de módulo. La figura 1.10 (*ABB Semiconductors Datasheets*, gentileza de) muestra el encapsulado modular de un IGBT de 4500 a 6500 V y de 650 a 400 A.

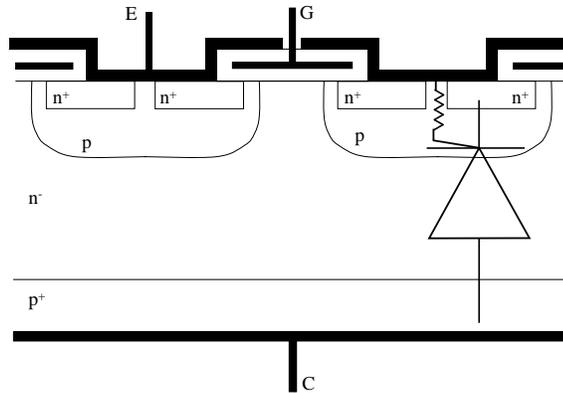


Figura 1.7: Estructura de un IGBT con tiristor parásito

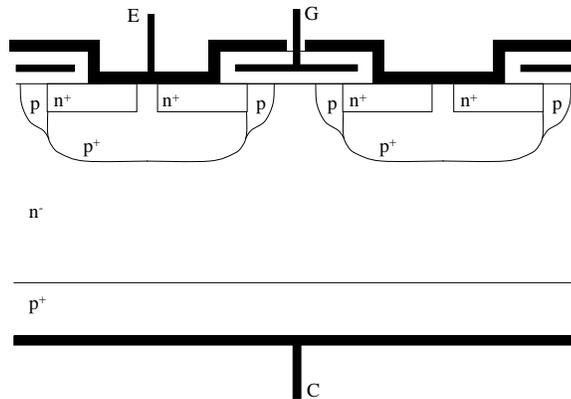


Figura 1.8: Estructura de un IGBT modificado para reducir la resistencia lateral

1.3. Características de operación

1.3.1. Bloqueo

El IGBT puede considerarse esencialmente como un MOSFET desde el punto de vista del comando, por lo que, al igual que en el MOSFET, el encendido del dispositivo está controlado por la tensión aplicada entre los terminales del *gate* y el emisor. Teniendo una tensión positiva impuesta entre el colector y el emisor del IGBT, si la tensión aplicada entre el *gate* y el emisor es inferior al valor U_{GEth} (que es análogo al U_{GSth} definido para el MOSFET) no se puede formar el canal de conducción bajo el *gate*, por lo que el dispositivo está en estado de bloqueo directo. La tensión aplicada entre el colector y el emisor es soportada por la juntura J_2 (ver figura 1.11) y la zona de deplaxión o carga espacial se extenderá en mayor medida sobre la capa n^- debido a su bajo dopaje (a la capa p que conforma la juntura J_2 se la dopa más fuertemente que a la capa n^- con este propósito). El ancho de la zona n^- se prevé de forma tal que soporte la tensión de bloqueo para la que está diseñado el dispositivo sin que la zona de

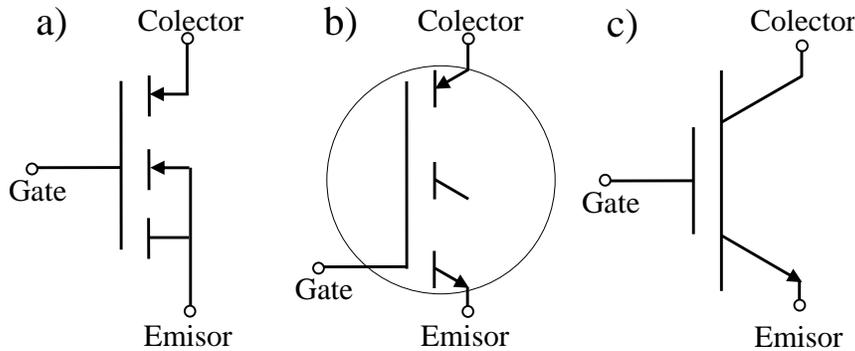


Figura 1.9: Símbolos del IGBT

carga espacial llegue hasta la zona p^+ que compone el colector.

Se puede observar que esta estructura de IGBT es capaz de soportar prácticamente la misma tensión en condición de bloqueo directo como en bloqueo inverso. En una situación de bloqueo inverso la tensión impuesta entre el emisor y el colector es positiva y es soportada ahora por la juntura J_1 de la figura 1.11. Nuevamente es el ancho de la zona n^- el que determinará la tensión de bloqueo, ahora bloqueo inverso, que puede soportar el dispositivo.

La condición de bloqueo inverso no se utiliza en aplicaciones corrientes tales como inversores desde fuente de tensión (VSI) o convertidores DC/DC, ya que se lo utiliza con un diodo conectado en antiparalelo. Normalmente este diodo ya está incluido en el encapsulado.

De todas maneras hay IGBTs previstos para uso con bloqueo inverso disponibles comercialmente, destinados a la implementación de llaves estáticas de corriente alterna usadas, entre otras aplicaciones, en los llamados “matrix converters”.

1.3.2. Conducción

Si se tiene una tensión positiva aplicada entre el colector y el emisor del IGBT, cuando la tensión aplicada entre el *gate* y el emisor supera el valor $U_{GE_{th}}$ se formará un canal de conducción debajo de la zona del *gate* que permitirá que circule una corriente de electrones desde el emisor hacia el colector. Cuando estos electrones llegan a la zona p^+ que compone el colector, ésta reacciona inyectando huecos hacia lo que sería el drain del MOSFET (capa n^-). Esta inyección de portadores minoritarios hacia la capa n^- se puede interpretar como una corriente de base que enciende el transistor formado por las capas p^+n^-p . Los huecos inyectados en la zona n^- eventualmente llegarán al colector p del transistor donde se recombinarán con electrones provenientes de la metalización del emisor del IGBT.

El dispositivo se comporta entonces como un FET cuya corriente de *drain* no sólo es corriente de carga del circuito externo sino también la corriente de

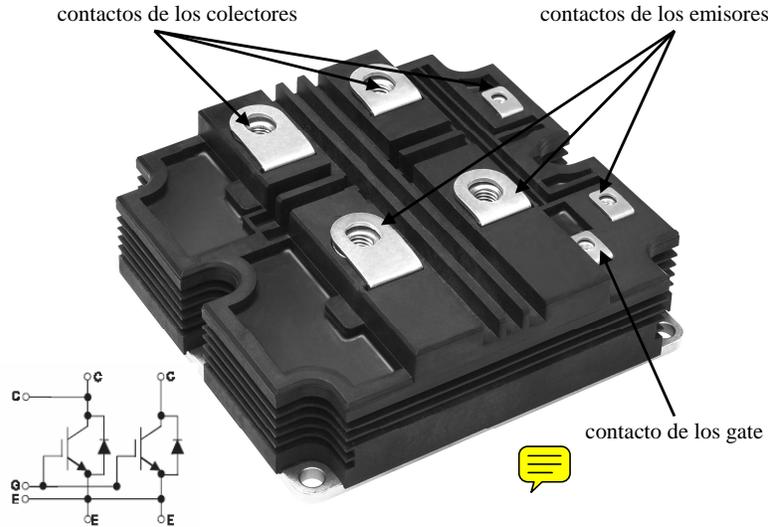


Figura 1.10: Encapsulado de un módulo de IGBT de 4500 V - 650 A (cortesía de ABB)

base de un transistor bipolar. La corriente útil en la zona de bloqueo n^- se compone entonces de dos partes, una corriente de MOSFET (de electrones) y una corriente de transistor bipolar (de huecos).

Tensión Colector - Emisor del IGBT en conducción

Como ya vimos, la mejora que se introduce en el IGBT con respecto al MOSFET es que la zona n^- , que antes era una zona de baja conducción y resistiva pasó a ser ahora la base de un transistor bipolar, con gran disponibilidad de portadores inyectados, y con baja caída de tensión.

La figura 1.12 presenta un circuito equivalente que permite ilustrar el funcionamiento del IGBT. En el mismo el dispositivo se modela como un transistor pnp comandado por un MOSFET de canal n en una disposición similar a una configuración Darlington.

Llamamos I_C a la corriente total, I_{mos} a la corriente por el mosfet e $I_{C_{pnp}}$ a la corriente de colector del transistor pnp (cabe recordar que el emisor del pnp es el llamado colector del dispositivo completo).

Las caídas de tensión en conducción en el MOSFET se separan en dos términos. $R_{ch}I_{mos}$ representa la caída de tensión en el canal que se forma debajo del *gate* mientras que $R_{n^-}I_{mos}$ representa la caída de tensión en la zona n^- del dispositivo.

Se deduce entonces del circuito presentado (figura 1.12) que la caída de voltaje en conducción en el IGBT equivale a la suma de la caída en un diodo, correspondiente al diodo base-emisor de la juntura J_1 (figura 1.11), más la caída en el MOSFET que constituye el driver del dispositivo. La tensión en conducción es:

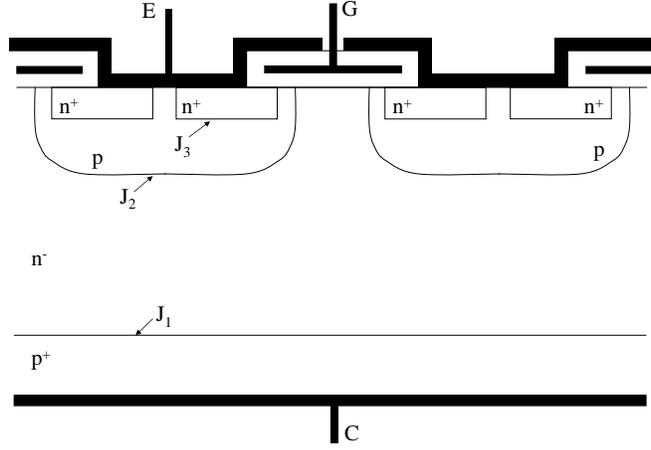


Figura 1.11: Junturas en un IGBT

$$U_{CE} = U_{J_1} + R_{n^-} I_{mos} + R_{ch} I_{mos} \quad (1.1)$$

Es claro entonces que la caída en conducción del IGBT nunca estará por debajo del valor de la caída de un diodo en conducción.

La caída de tensión debida a la circulación de corriente a través de la región n^- (representada por la resistencia R_{n^-}) es aproximadamente constante y mucho menor a la que se tiene en el MOSFET debido a la modulación de la conductividad que se produce a causa del agregado de la capa p^+ en el IGBT. R_{n^-} es la resistencia R_{DRIFT} de un MOSFET al inicio de la conducción, y la resistencia equivalente de una base de transistor en alta inyección durante la conducción plena, para lo cual debe ser mucho más baja². Por esta causa se indica en el esquema de la figura 1.12 la resistencia R_{n^-} como variable. Es la de un FET al inicio de la conducción y es la de una base en alta inyección (por lo tanto mucho más baja) durante la conducción. En el MOSFET el valor de la resistencia de la zona n^- es la que domina en el valor de la $R_{DS_{on}}$ (en MOSFETs con capacidad de bloqueo de más de 300 V del orden del 70% de las pérdidas en conducción se producen en esa zona).

El valor de la caída de tensión en el canal de conducción (representada por la resistencia R_{ch}) se ve afectado por el valor de tensión impuesto entre el *gate* y el emisor del dispositivo de la misma forma que sucede en un MOSFET, de tal manera que si se aumenta el valor de la tensión impuesta U_{GE} el valor de R_{ch} disminuye y consecuentemente lo hace la caída de tensión asociada a este componente de la tensión U_{CE} .

La modulación en la conductividad que se obtiene en el IGBT reduce drásticamente la dependencia de la caída de voltaje en conducción con respecto a

²El circuito equivalente da un comportamiento aproximado; en realidad durante la conducción la zona de *drift* se ha convertido en base de transistor, o más precisamente en zona n^- en alta inyección de un diodo de potencia y estrictamente no se podría modelar como una resistencia

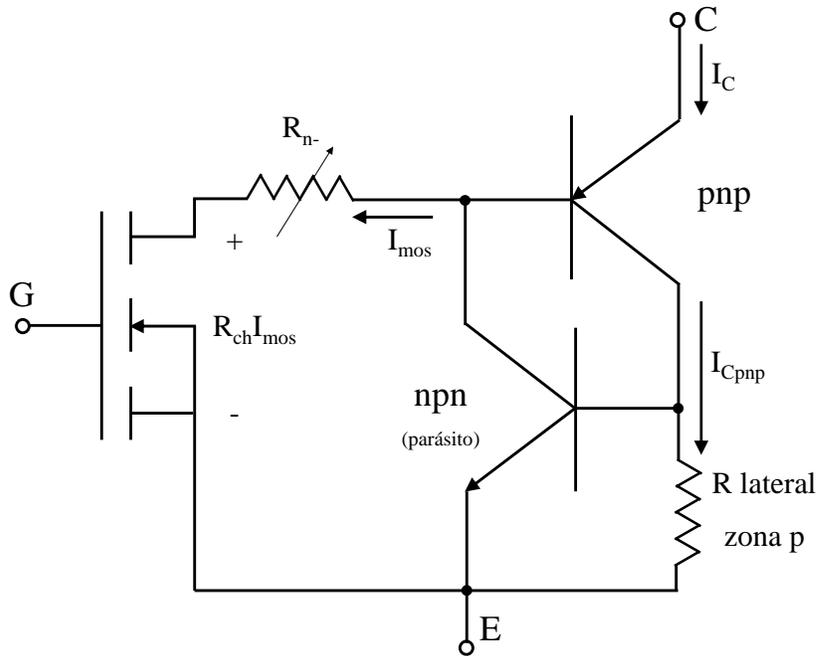


Figura 1.12: Circuito equivalente

la tensión de operación del dispositivo. Para una misma corriente de diseño, la caída de tensión en conducción de un IGBT de tensión de bloqueo de 1200 V es el doble que la que registra un IGBT diseñado para 100V. En MOSFETs de iguales características la relación entre las caídas de tensión es de 50 veces.

En la figura 1.13³ se compara la evolución de la caída en conducción con la temperatura entre dos IGBTs (*International Rectifier Technical Library*, adaptado de) de una misma familia y un MOSFET (*Vishay Intertechnology Inc. Datasheets*, adaptado de) de *ratings* similares. Resulta claro que la caída de tensión en conducción en un IGBT es menor que la de un MOSFET y mucho menos sensible a las variaciones de temperatura⁴.

Nota sobre corrientes en el IGBT

En el circuito equivalente están representados también el transistor parásito *npn* y la resistencia lateral de la zona *p*. El modelo muestra que si el producto de la corriente $I_{C_{pnp}}$ por la resistencia lateral fuera suficientemente alto, se prendería el transistor parásito y se produciría el *latchup* ya descrito.

³El IGBT IRGBC20S es del tipo “Standard” y el IGBT IRGBC30U es del tipo “UltraFast”

⁴Los dispositivos del ejemplo presentan coeficiente de temperatura positivo en U_{CE} , lo que indica que se pueden conectar en paralelo con facilidad. Existen también dispositivos con coeficiente de temperatura negativo, incluso en la oferta de un mismo fabricante, en los cuales se ha optimizado alguna otra característica. Al usar IGBTs en paralelo se debe por lo tanto elegir el dispositivo adecuado.

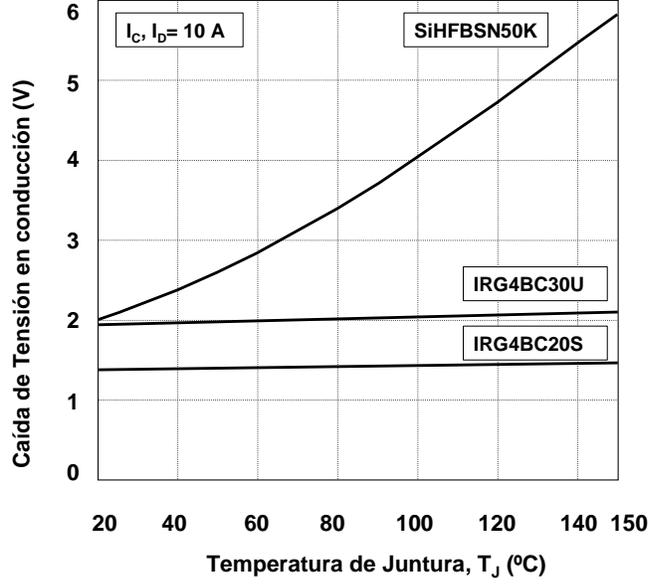


Figura 1.13: Pérdidas en conducción en función de la temperatura de juntura en dos IGBTs de una misma familia (IRGBC30U y IRGBC20S) y en un MOSFET (SiHFBSN50K)

De acuerdo a la figura 1.12, $I_{C_{pnp}}$ puede expresarse como:

$$I_{C_{pnp}} = \beta_{pnp} I_{mos} \quad (1.2)$$

La corriente de colector es entonces:

$$I_C = I_{mos}(1 + \beta_{pnp}) \quad (1.3)$$

Como la zona n^- , base del transistor pnp , debe ser ancha y de bajo dopaje para poder soportar la tensión de bloqueo, β_{pnp} tiene un valor muy bajo. Como consecuencia, la mayor parte de la corriente I_C del IGBT es la corriente del MOSFET. Esto se da sobre todo en dispositivos que responden a la estructura básica de la figura 1.1. I_{mos} puede llegar a representar más del 90% de la corriente de colector, sobre todo en dispositivos para bloqueo de tensiones altas.

De lo expuesto se deduce que la reducción de la resistencia lateral mediante estructuras como la de la figura 1.8 combinada con la baja ganancia del transistor pnp contribuyen a disminuir el riesgo de *latchup*. Los dispositivos evolucionan continuamente y los valores de I_C para los cuales se podría producir el *latchup* están muy por encima de las corrientes máximas admitidas en operación, como son la corriente máxima de impulso (del orden de 10 veces la corriente nominal para operación continua) y la corriente de cortocircuito (aproximadamente 5 veces la corriente nominal).

Tensión de saturación Colector - Emisor U_{CEsat} o U_{CEon}

La caída de tensión colector-emisor en conducción plena, con tensión U_{GE} tal que el canal del MOSFET está en la zona resistiva para la máxima corriente de trabajo admisible, se llama “tensión de saturación colector emisor” $U_{CE(sat)}$ o $U_{CE(on)}$. Las hojas de datos dan este valor con ese nombre y símbolo para la corriente I_C que puede circular en forma continua y para distintas temperaturas. Se indica además su dependencia de U_{GE} (figura 1.16) Está claro que ni el MOSFET ni el transistor bipolar pueden estar en saturación en el sentido estricto del término para cualquiera de los dos dispositivos. El término se usa por analogía con la tensión de conducción del transistor bipolar (ver figura 1.14). En lo que sigue se usará el término saturación en este sentido.

1.3.3. Curvas características

En las figuras 1.14 y 1.15 se presenta la característica tensión - corriente y la transferencia tensión gate-emisor - corriente de colector del IGBT respectivamente.

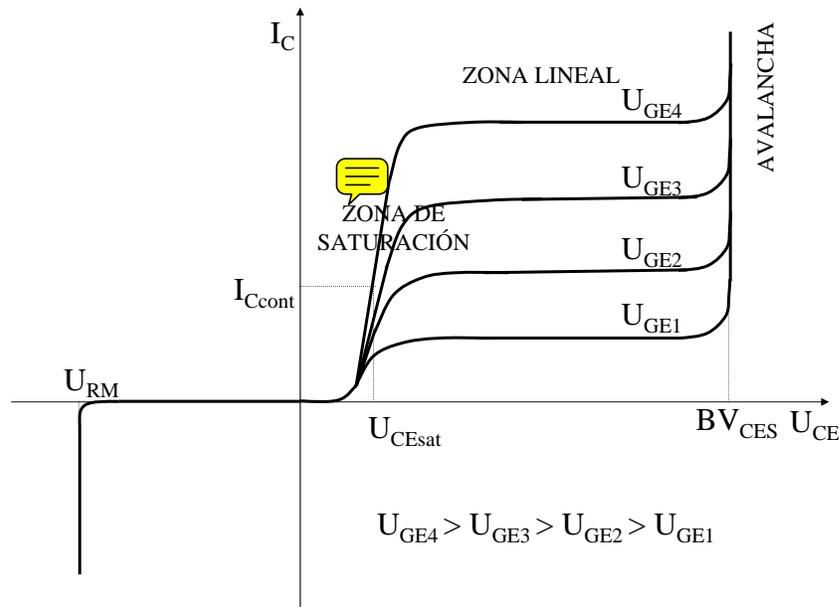
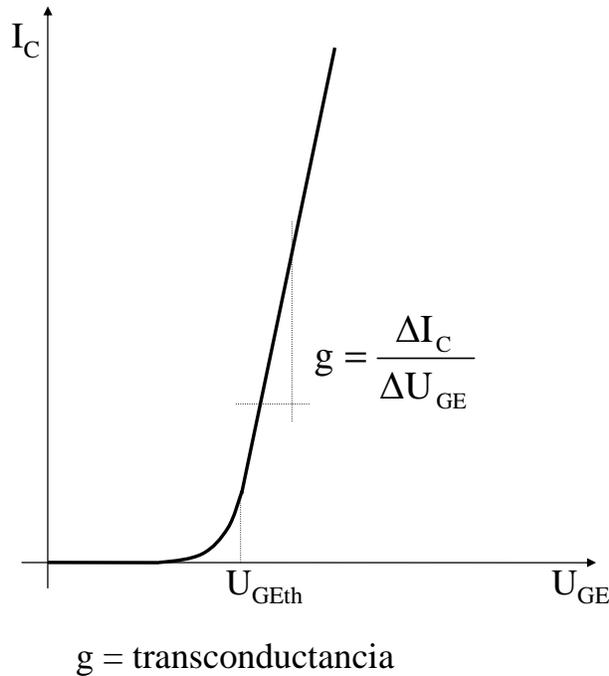


Figura 1.14: Característica de salida típica de un IGBT de canal n

La característica de salida representada en la figura 1.14 corresponde a un IGBT de canal n . La curva análoga para un IGBT de canal p sería la misma

Figura 1.15: Transferecia - I_C vs U_{GE}

pero la polaridad de los voltajes indicados estaría invertida.

La forma general de la característica de salida es similar a la que se presentó para el transistor bipolar común (ver figura 1.14). Las dos diferencias principales son que las curvas son paramétricas en una tensión (la tensión U_{GE}) y no en una corriente, y que la tensión entre el colector y el emisor cuando el IGBT está en conducción siempre tiene incorporada la caída de tensión correspondiente al diodo base - emisor del transistor *pnp* (juntura J_1), por lo que las curvas no parten de un valor U_{CE} igual a cero.

Como se mencionó anteriormente, el IGBT podría llegar a bloquear la misma tensión polarizado en inverso o en directo. Esto implica que la tensión U_{RM} puede ser tan grande como la tensión BV_{CES} . Según se puede apreciar en la figura 1.11, en el caso de polarización directa el bloqueo del dispositivo será soportado por la juntura J_2 mientras que en el caso de polarización inversa el bloqueo será soportado por la juntura J_1 .

La curva 1.15 es igual a la que presenta el MOSFET. En ella se indica el valor U_{GEth} que es el mínimo valor de tensión que se debe aplicar entre el *gate* y el emisor para que comience a circular corriente entre el colector y el emisor del IGBT.

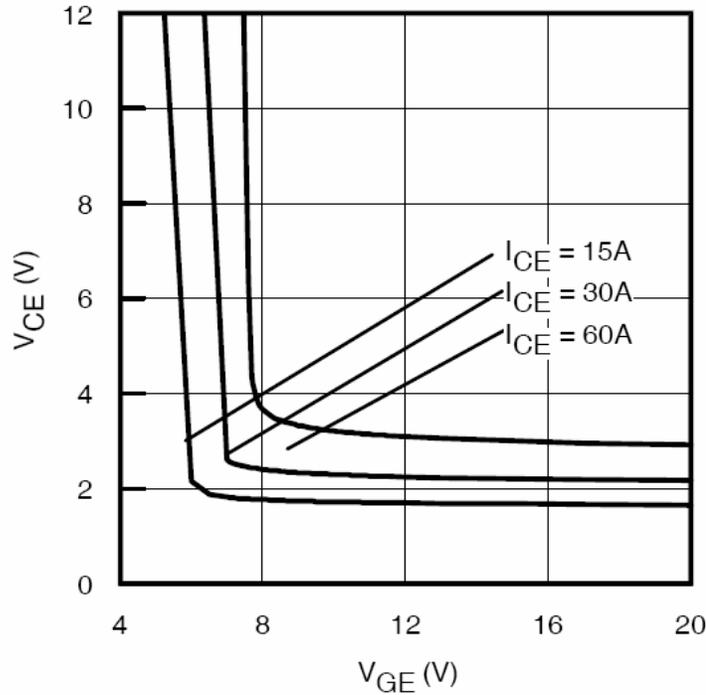


Figura 1.16: Tensión U_{CE} en función de U_{GE} (V_{CE} y V_{GE} en la figura) para un IGBT modelo IRG7PH42U para $T_j = 175^\circ C$ (cortesía de International Rectifier)

1.4. Encendido y apagado del IGBT

Estudiaremos las curvas de corriente y tensión del IGBT durante su encendido y su apagado asumiendo que el dispositivo está conmutando con una carga inductiva clampeada ~~donde la inductancia será~~ modelada como una fuente de corriente constante de valor I_o .

En la figura 1.17 se representa el circuito completo. Para simplificar la presentación se asume que el circuito de comando de *gate* está compuesto por una fuente de tensión ideal que puede suministrar un pulso entre cero y U_{gg} y que tiene una resistencia interna R_G ⁵.

A los efectos de tener en cuenta la similitud del IGBT con el MOSFET del punto de vista del comando, se han incorporado al circuito presentado las capacidades C_{GC} y C_{GE} que son análogas a las C_{GD} y C_{GS} del MOSFET y que, al igual que en este último componente, influyen significativamente en las formas de onda en el encendido y en el apagado. Vale la pena recordar que el valor de estas capacidades varía con el voltaje al que están sometidas.

⁵Un circuito real de *driver* de *gate* incluye generalmente fuente negativa, como se verá.

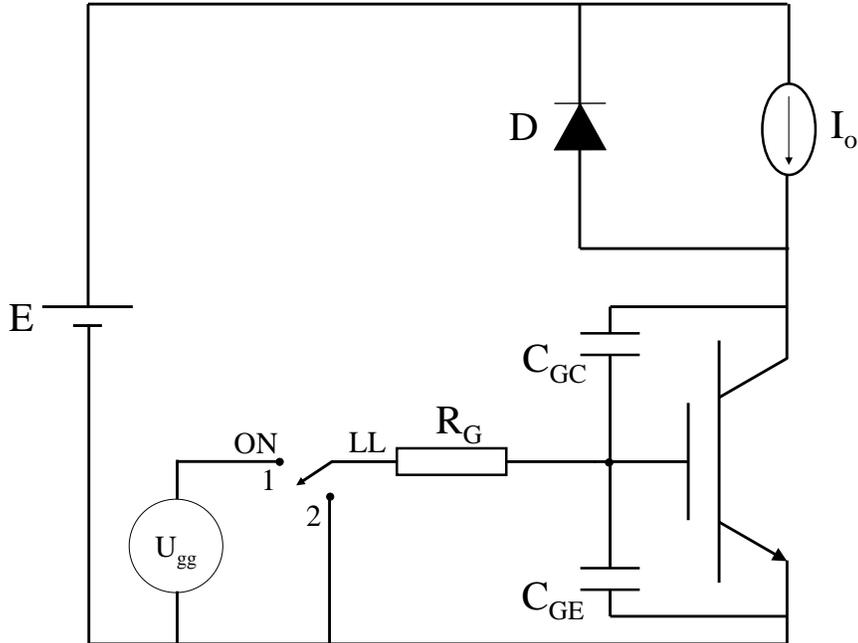


Figura 1.17: Circuito con carga inductiva clampeada

1.4.1. Encendido

Las formas de onda de la tensión y la corriente en el IGBT durante el encendido (figura 1.18) son bastante similares a las que se podrían observar en un MOSFET.

Cuando el circuito de comando de *gate* aplica un pulso de amplitud U_{gg} la tensión gate-emisor del IGBT comienza a crecer con una constante de tiempo dada por la resistencia interna de la fuente (R_G) y las capacitancias C_{GE} y C_{GC} (el efecto de C_{GC} es pequeño dado que la tensión aplicada en los bornes del IGBT es alta). Una vez que la tensión gate-emisor supera el valor U_{GEth} (luego de un tiempo $t_{d(on)}$, *turn-on delay*) la corriente de colector comienza a crecer. La tensión colector-emisor sigue siendo E debido a la presencia del diodo D que está encendido y conmutando la corriente con el IGBT.

Cuando termina la conmutación de corriente entre el diodo D y el IGBT y este último conduce la totalidad de la corriente I_o , la tensión gate-emisor ha crecido hasta el valor U_{GE,I_o} que corresponde a la tensión de gate-emisor de la curva de transferencia (figura 1.19) que permite mantener la corriente a través del IGBT en el valor I_o . El IGBT atraviesa la zona activa durante el tiempo t_{fv1} mientras la tensión gate-emisor permanece constante en el valor U_{GE,I_o} (“Efecto Miller”) y la tensión colector-emisor decrece. A partir del comienzo del intervalo de tiempo t_{fv2} el MOSFET está en su zona óhmica y el transistor

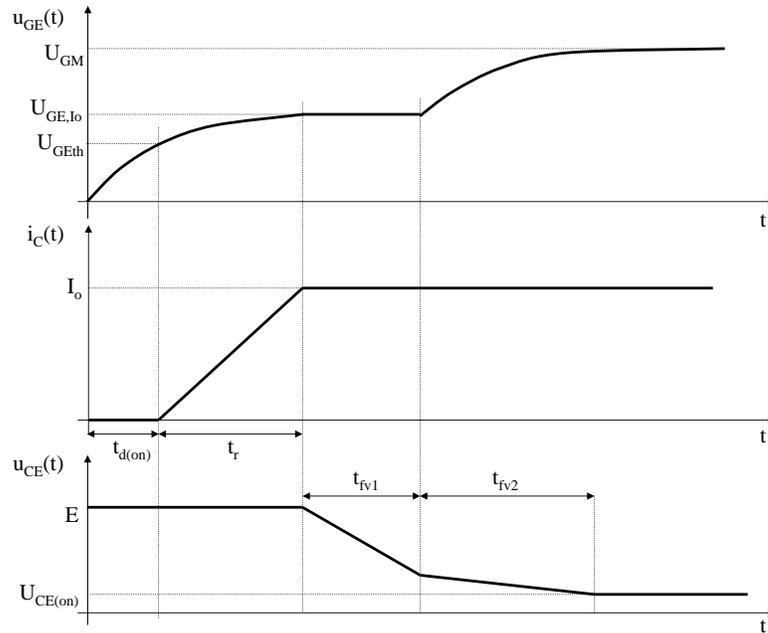


Figura 1.18: Formas de onda en el encendido

npn estaría funcionando dentro de su zona activa camino a la saturación por lo cual la tensión colector-emisor continúa descendiendo hasta llegar al valor de conducción $U_{CE_{on}}$. Luego del intervalo t_{fv1} la tensión gate-emisor continúa creciendo hasta llegar al valor U_{gg} con una constante de tiempo análoga a la anterior ($R_G * [C_{GC} + C_{GE}]$) donde el valor de C_{GC} ha aumentado considerablemente dado que está sometido a una tensión menor que al inicio del proceso. (ver Capítulo 7 - MOSFET)

La resistencia lateral de la zona *p* indicada en el modelo de la figura 1.12 es muy baja, y la corriente que circula por ella es generalmente mucho menor que la de la parte de MOSFET, por lo tanto la juntura base colector del *npn* siempre está polarizada en inverso por la caída de tensión en el MOSFET y el *npn* nunca entra en saturación. La tensión de conducción mínima es del orden de 1,5 - 1,8 V.

1.4.2. Apagado

En la figura 1.20 se aprecia la evolución de las tensiones y corrientes relevantes durante el proceso de apagado de un IGBT.

Una vez que el circuito de disparo de *gate* anula el valor de la tensión aplicada, la tensión gate-emisor comenzará a decrecer hasta llegar al valor U_{GE} correspondiente a la corriente I_o (U_{GE,I_o}). A partir de allí, la tensión gate-

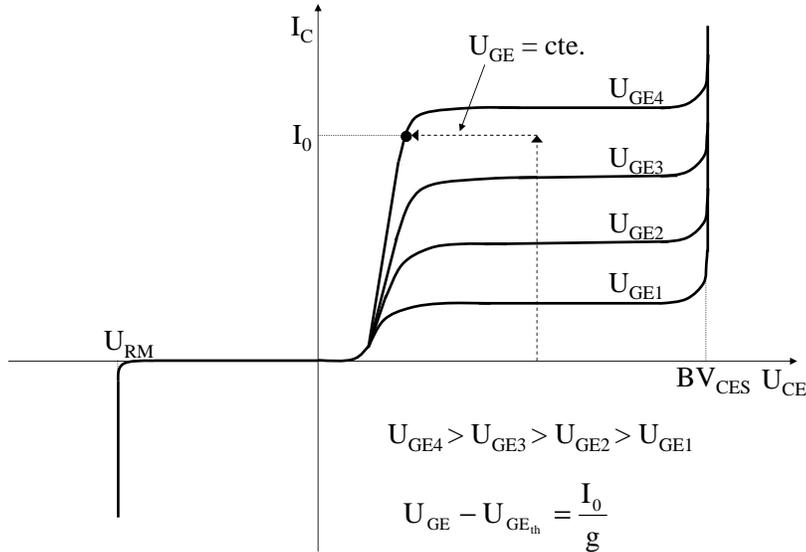


Figura 1.19: Trayectoria tensión - corriente en el encendido

emisor permanecerá constante mientras la tensión colector-emisor comienza a crecer linealmente. La corriente a través del IGBT durante este tiempo t_{rv} es constante e igual a I_0 dado que el diodo D está cortado. Una vez que la tensión colector-emisor alcanza el valor E a fuente E , el diodo D comenzará a conducir y ~~commutará la corriente I_0 con el IGBT~~ mientras la tensión gate-emisor continuará su descenso hasta cero. En este proceso se distinguen dos etapas caracterizadas por los tiempos t_{fi1} y t_{fi2} . El intervalo t_{fi1} corresponde a la característica de apagado de un MOSFET. Este ~~es~~ t_{fi1} puede acelerarse si el circuito de comando impone una tensión negativa en el proceso de apagado y cuya velocidad está ligada al valor de la resistencia R_G del circuito de disparo. Cuando la tensión gate-emisor pasa a ser menor que el valor $U_{GE_{th}}$ el MOSFET se apaga pero la corriente total del IGBT aún no llega a cero. Es que todavía existe carga acumulada en la zona n^- del dispositivo. Esta zona es la base del transistor npn que no es accesible desde el exterior, por lo que la carga acumulada allí deberá ser removida por recombinación como sucede en el proceso de apagado de un BJT con base abierta. No es posible mejorar el tiempo t_{fi2} asociado a este proceso utilizando un circuito externo.

Es esta última parte del proceso de apagado la que aumenta considerablemente el tiempo de apagado de un IGBT con respecto al de un MOSFET. De todas formas, dado que el transistor npn está integrado al IGBT en una configuración similar al Darlington, no llega al estado de saturación dura por lo que el proceso de apagado resulta más rápido que si estuviera en esa situación. Además,

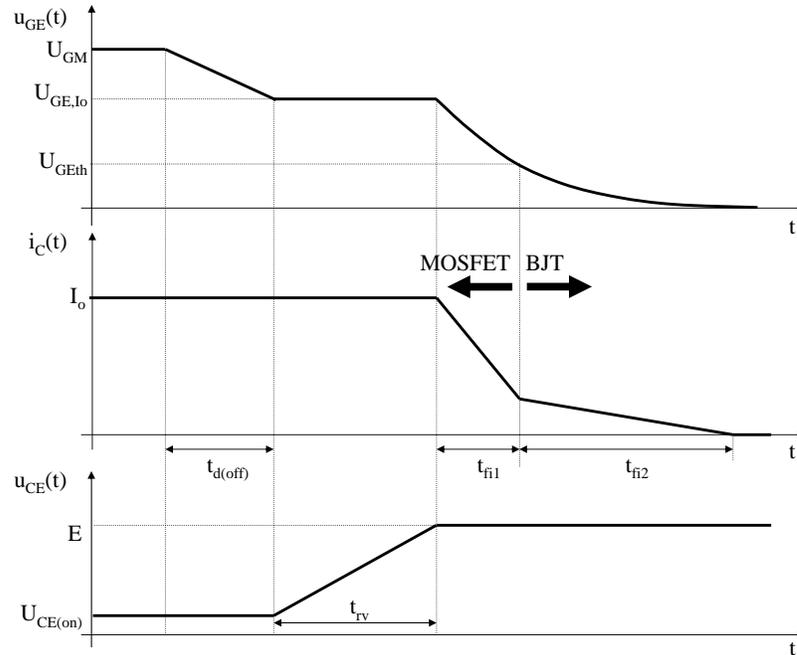


Figura 1.20: Formas de onda en el apagado

las características constructivas permiten un apagado por recombinación mucho más rápido que el de un BJT con base abierta.

1.4.3. Consideraciones sobre el circuito de comando

La implementación básica de un circuito de comando de *gate* típico para un IGBT se detalla en la figura 1.21. La implementación completa, incluyendo aislación galvánica, *high side drive* y fuentes auxiliares es similar a las utilizadas para MOSFETS (capítulo 7). Los parámetros básicos a tener en cuenta son las tensiones disponibles para el encendido y apagado y la resistencia R_G .

Tensiones de gate para el encendido y apagado

Es recomendable una tensión para el encendido ($+U_{gg}$) lo suficientemente alta como para asegurar que el dispositivo funciona en estado de saturación en todo el rango de corrientes previsto en la aplicación, de forma de minimizar las pérdidas en conducción, pero lo suficientemente baja como para que el dispositivo soporte un cortocircuito. Cuando se produce un cortocircuito en la carga de p. ej. un inversor mientras el IGBT está encendido y formando parte del puente, el aumento drástico de la corriente de colector saca al dispositivo de la saturación, la tensión U_{CE} sube rápidamente, la corriente producida por dU_{CE}/dt

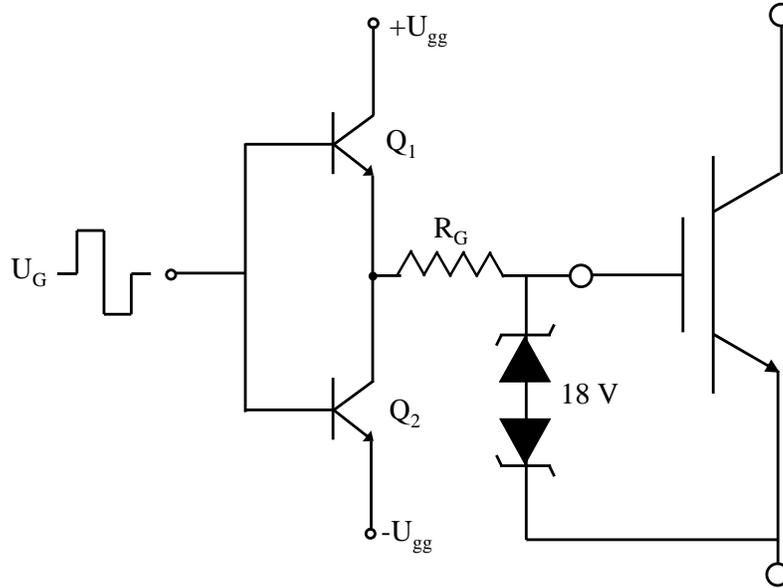


Figura 1.21: Circuito de comando de *gate* para un IGBT

ⓘ Además de la capacidad gate-colector circula en parte por la resistencia de *gate* R_g y aumenta la tensión aplicada al gate, lo que consecuentemente aumenta aún más la corriente por el dispositivo.

En el caso del apagado del IGBT, teóricamente el dispositivo estará apagado cuando la tensión aplicada entre el *gate* y el emisor es cero, pero para mejorar la inmunidad con respecto al ruido que variaciones de tensión entre el colector y el emisor puedan introducir en el dispositivo, por ejemplo a través del *gate*, es recomendable aplicar una tensión negativa para el apagado. Por otro lado, el aplicar una tensión negativa en el apagado reduce las pérdidas en este proceso pues reduce el tiempo de apagado t_{fi1} (figura 1.20). En la figura 1.22 se aprecia la variación de las pérdidas en el apagado para distintos valores de tensión negativa de gate. Actualmente muchos IGBTs están caracterizados por los fabricantes como adecuados para comando desde una sola fuente positiva. En todo caso se debe leer cuidadosamente la hoja de datos. Los dispositivos para grandes potencias (cientos de amperios y miles de voltios) están caracterizados para trabajar con fuente positiva y negativa, típicamente +15 V en la positiva y entre -5 V y -15 V en la negativa.

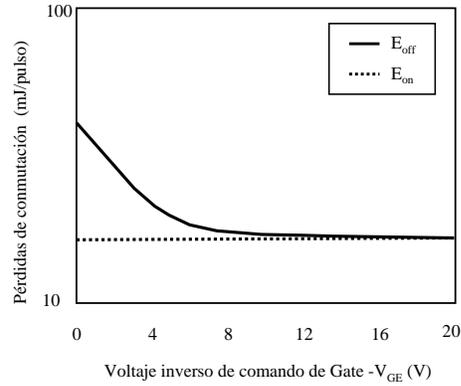


Figura 1.22: Pérdidas en el encendido y en el apagado en función de la tensión inversa de comando de gate para una carga inductiva clampeada

Resistencia de gate: R_G

Otro factor a tener en cuenta en el circuito de comando de *gate* de un IGBT es la resistencia serie de *gate* R_G . Un valor pequeño de R_G reducirá los tiempos de carga y descarga de las capacidades de *gate* del IGBT con lo que se reducirán los tiempos de encendido y apagado y por consiguiente las pérdidas asociadas a estos procesos. En las figuras 1.23 y 1.24 (*ABB Semiconductors Datasheets*, cortesía de) se constata la variación de pérdidas y tiempos de conmutación al variar el valor de R_G .

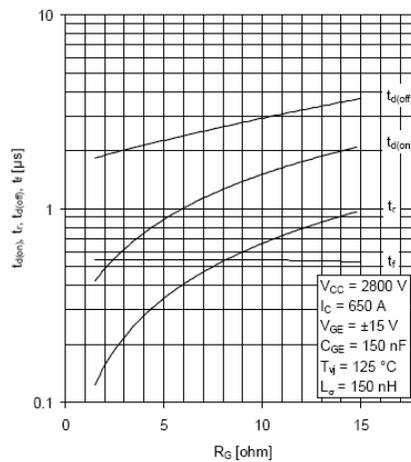


Figura 1.23: Variación de los tiempos asociados al encendido y apagado con la resistencia de gate para un IGBT 5SNA 0400J650100

También un valor pequeño de R_G brinda más inmunidad frente al encendido 

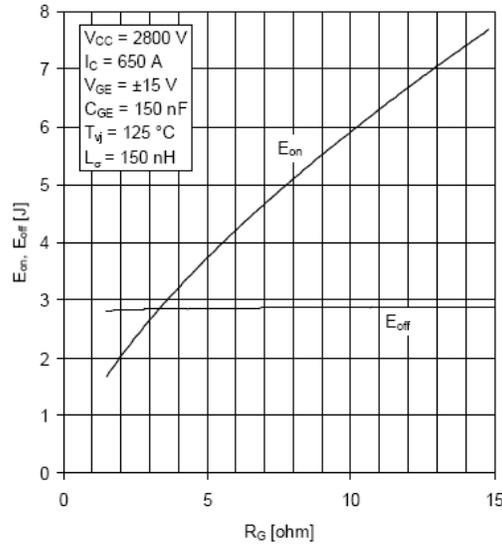


Figura 1.24: Variación de las pérdidas asociadas al encendido y apagado con la resistencia de gate para un IGBT 5SNA 0400J650100

no deseado del IGBT: debido a un aumento de tensión con derivada dU_{CE}/dt lo suficientemente alta como para que circule una corriente significativa a través de la capacidad *gate* - colector C_{gc} . Si el valor de la resistencia del circuito de comando de *gate* es demasiado alto, esta circulación de corriente puede causar una caída de tensión a través de la misma que encienda el IGBT.

A pesar de estos beneficios, un valor muy pequeño de resistencia de *gate* puede producir problemas de oscilaciones entre la capacidad *gate*-emisor y las inductancias parásitas del circuito de comando, por eso las hojas de datos indican un valor mínimo y un máximo para la R_G en función de la corriente que maneja el IGBT.

Nota sobre R_G :

La elección de R_G es un compromiso que tiene en cuenta sus distintos efectos en el encendido y apagado de un IGBT, particularmente cuando tiene un diodo en antiparalelo que conduce y se apaga, como en el caso de un inversor.

Consideremos la rama de puente inversor de la figura 1.25 compuesta por dos llaves IGBT con conducción inversa y en la cual se está generando una tensión alterna mediante PWM (Modulación de Ancho de Pulso o *Pulse Width Modulation*). De acuerdo al sentido de la corriente I_L indicado, el IGBT con colector conectado a $+U_d$ (IGBT “del lado de arriba”) conmuta con el diodo antiparalelo del IGBT “del lado de abajo”. Podemos ver la influencia de R_G analizando el apagado de cada una de las llaves.

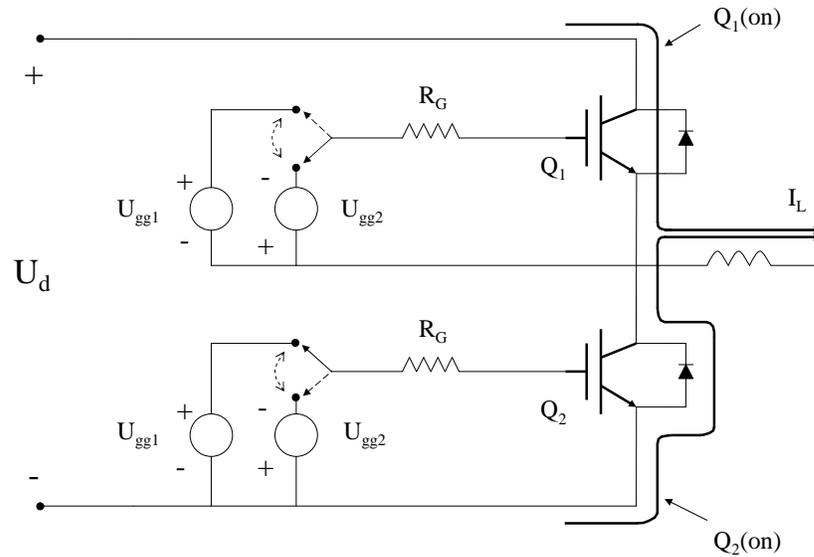


Figura 1.25: Rama de un puente inversor

Apagado de la llave de arriba (apagado del IGBT).

El apagado del IGBT de arriba se inicia cuando su gate se conecta a una tensión $-U_{gg2}$ con respecto al emisor a través de la resistencia R_g . Es una carga inductiva clampeada y la corriente se mantiene aproximadamente constante durante el crecimiento de la tensión U_{CE} . Como el IGBT está en la zona lineal la tensión de gate se mantiene fija de acuerdo a la transconductancia (efecto Miller), la corriente de gate queda determinada por la resistencia R_G y circula cargando la capacidad C_{GC} . La pendiente de la tensión U_{CE} en el apagado queda determinada por la carga de C_{GC} y por lo tanto por la resistencia R_G . La pendiente no es constante, ya que el valor de C_{GC} depende de la tensión U_{CE} (figura 1.26). Una R_G muy chica aumenta la pendiente dU_{CE}/dt , lo cual hace aumentar las interferencias EMI - RFI (*Electromagnetic Interference - Radio Frequency Interference*) generadas por el convertidor. La R_G puede elegirse entonces para optimizar este aspecto.

Apagado de la llave de abajo (apagado del diodo).

En la situación planteada, la corriente por la llave de abajo circula por el diodo. El apagado de la llave implica entonces el apagado del diodo. Las formas de onda se muestran en la figura 1.27. Antes del apagado, el IGBT de abajo tiene comando de encendido (ya que el sentido de la corriente depende de la carga y no se sabe a priori si conduce el IGBT o el diodo) y el de arriba

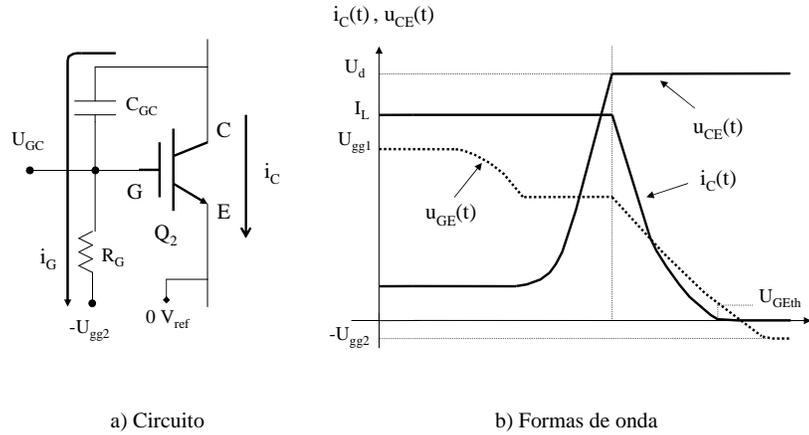


Figura 1.26: Rama de un puente inversor - Apagado de la llave de arriba

de apagado (R_G a $-U_{gg2}$). El proceso de conmutación comienza cuando se le da comando de apagado al IGBT de abajo. La corriente sigue circulando por el diodo. Después de un cierto tiempo t_c se prende el IGBT de arriba. (t_c se introduce para evitar conducción simultánea y depende del tiempo de apagado de las llaves). Al prender el IGBT de arriba, empieza la conmutación de la corriente entre el diodo de abajo y este IGBT. La corriente por el diodo baja hasta hacerse negativa (recuperación inversa). Cuando la corriente está por alcanzar su máximo pico negativo, la juntura se polariza en inverso y la tensión crece hasta el valor U_d más un cierto ΔU que depende de la pendiente de la vuelta a cero de la corriente inversa y de la inductancia parásita del circuito. Esta tensión está aplicada en directo sobre el IGBT de abajo que está apagado, su derivada puede ser muy alta y como se trata del apagado de un diodo no puede ser controlada por R_G . La pendiente dU_{CE}/dt produce una corriente a través de C_{GE} que, al circular por R_G , produce una tensión que puede ser lo suficientemente grande como para prender el IGBT, lo que con el otro IGBT prendido produciría un cortocircuito sobre la fuente U_d , que implica seguramente destrucción de las llaves. (fig 8.Rg4 - ¡FALTA UNA FIGURA!).

En resumen, una resistencia R_G baja permite dar más inmunidad contra el encendido no deseado por alta dU_{CE}/dt , pero cuando se prende el IGBT genera a su vez una dU_{CE}/dt alta, lo cual aumenta la generación de interferencias EMI-RFI. Además si es demasiado baja se corre el riesgo de que se generen las oscilaciones en el circuito de comando ya mencionadas. Una R_G alta permite controlar la dU_{CE}/dt , pero hace aumentar el riesgo de encendido no deseado por bloqueo inverso del diodo antiparalelo durante la recuperación inversa.

En general el rango de valores aceptables para R_G es dado por el fabricante y es bastante amplio. Por ejemplo: para un IGBT estándar de 100 A se recomienda una R_G entre 7 y 60 Ω aproximadamente.

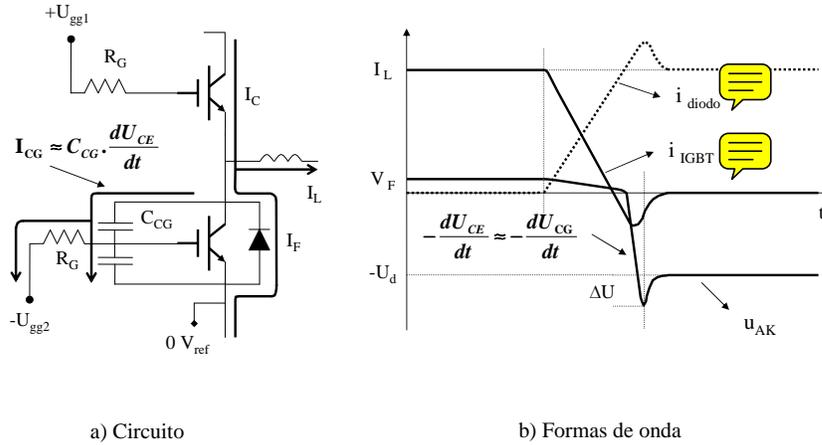


Figura 1.27: Rama de un puente inversor - Apagado de la llave de abajo

1.5. Zonas o Areas de Operación segura (SOA)

El IGBT tiene zonas de operación segura según se presentan en la figura 1.28.

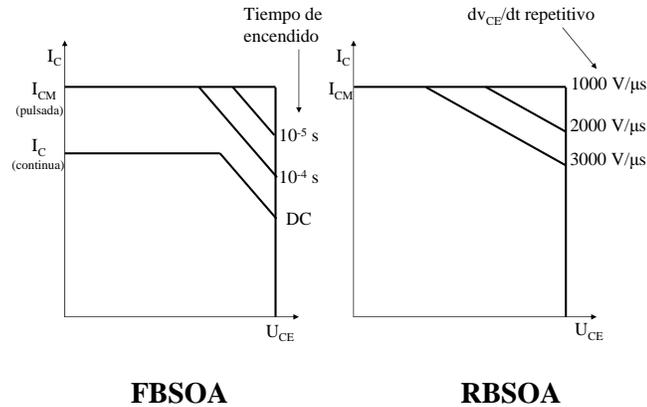


Figura 1.28: Zonas de operación segura para un IGBT

La zona de operación segura con polarización directa o *FBSOA* está limitada por la corriente máxima de colector (I_{CM}) y por el voltaje colector-emisor máximo, para tiempos de encendido cortos. Cuando se desea utilizar el dispositivo durante tiempos de encendido mayores a 1 ms aparece una limitación térmica que está representada por las curvas que limitan el área de operación sobre la parte superior derecha y que son entonces paramétricas en el tiempo

durante el cual el IGBT está encendido.

La zona de operación segura con polarización inversa o *RBSOA* está también limitada por la corriente máxima de colector y por el voltaje colector-emisor para valores bajos de $\frac{dv_{CE}}{dt}$ repetitivo. Si este valor crece, la *RBSOA* se verá limitada por las curvas representadas en la figura 1.28 (Mohan et al. 1995, adaptado de). Esta limitación se debe a que valores muy altos de $\frac{dv_{CE}}{dt}$ pueden ocasionar el *latchup* del IGBT durante el proceso de apagado.

Una de las características más importantes del IGBT es su capacidad de soportar corrientes muy altas no repetitivas. Un IGBT puede prender en cortocircuito contra una fuente de una tensión con un valor en el orden del de su tensión de bloqueo máxima durante hasta $10\mu s$ y sobrevivir. La figura 1.29 muestra la zona de operación segura en cortocircuito típica para un IGBT de 600A y 1200V y donde se aprecia la capacidad de sobrecarga.

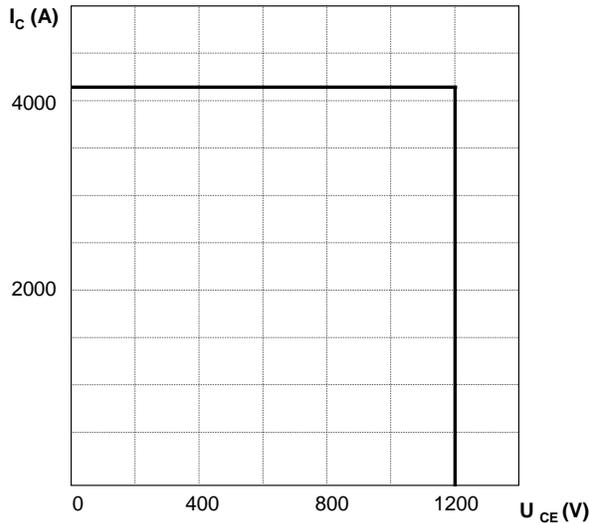


Figura 1.29: Zonas de operación segura en cortocircuito típica para un IGBT de $U_{CEs} = 1200V$, $I_C = 600A$

1.6. Estructura PT y NPT

La estructura que se ha presentado del IGBT (por ejemplo en la figura 1.11) es la que se conoce como NPT-IGBT (Non Punch Through IGBT) o también como IGBT simétrico, puesto que es capaz de soportar voltajes en bloqueo inverso tan altos como los que está diseñado para soportar en bloqueo directo.

Como se mencionó anteriormente, la capacidad de bloqueo del IGBT está relacionada con el ancho de la zona n^- . Por otro lado, el ancho de esta zona influye significativamente en las pérdidas en conducción del dispositivo.

Con el objetivo de reducir el ancho de la zona n^- del IGBT se puede modi-

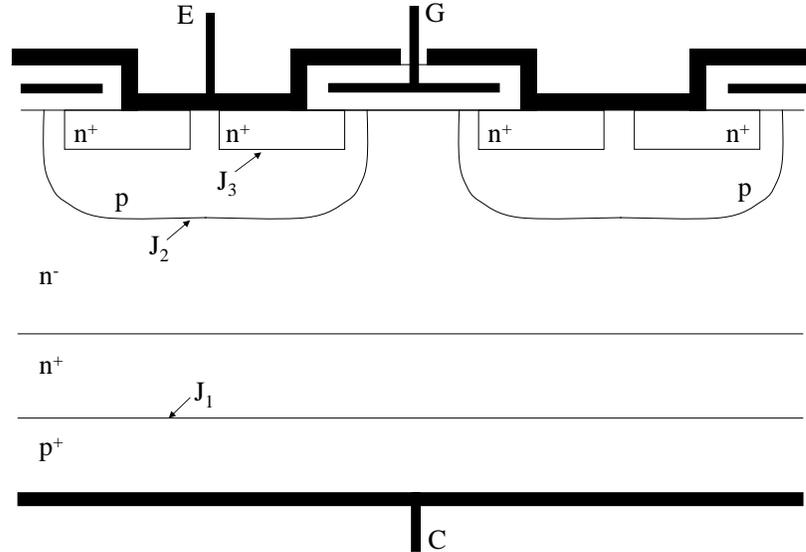


Figura 1.30: Estructura PT-IGBT

ficar la estructura del que se ha presentado para crear la estructura de la figura 1.30, que corresponde a un PT-IGBT (Punch Through IGBT) o IGBT asimétrico.

En esta estructura se consigue reducir el ancho de la zona n^- conservando la capacidad de bloqueo directo agregando una zona n^+ . Al reducir el ancho de la zona n^- se bajan las pérdidas en conducción del dispositivo pero al agregar la zona n^+ se reduce la capacidad de bloqueo inverso del dispositivo a tensiones ~~que no son significativas para la aplicación del componente~~. En la práctica se considera que este tipo de IGBT no tiene capacidad de bloqueo inverso.

Si bien se considera que la estructura PT-IGBT no tiene capacidad de bloqueo inverso esto no implica que el dispositivo posea capacidad de conducción inversa. El IGBT en general no posee capacidad de conducción inversa por lo que para las aplicaciones que la requieran se deberá conectar un diodo en antiparalelo.

Las dos tecnologías coexisten debido a mejoras de los NPT-IGBT. Al momento de escribir este material no hay un claro predominio de una de las estructuras.

Bibliografía

ABB Semiconductors (Datasheets). www.abb.com/semiconductors.

International Rectifier (Technical Library). www.irf.com.

Mohan, N., Underland, T. & Robbins, W. (1995). *Power Electronics - Converters, Applications and Design*, John Wiley & Sons, Inc.

Vishay Intertechnology Inc. (Datasheets). www.vishay.com.