

Capítulo 1

BJT

1.1. Introducción

El BJT (**B**ipolar **J**unction **T**ransistor)¹ de Potencia es el transistor común (fundamentalmente el *npn*) que ha sido modificado para su utilización como llave en electrónica de potencia. Su desarrollo llevó a disponer de una llave apagable en la que se basó todo el desarrollo de la electrónica de potencia en los años 1970 -1990, época en que se extendió el uso de convertidores DC/DC, fuentes conmutadas para equipo electrónico, inversores y controles de máquinas eléctricas asociados a sistemas de distribución de baja tensión (230 - 400 Vca) y de potencias desde algunos W hasta cientos de kW. Anteriormente este tipo de equipos se implementaba con tiristores, exigiendo circuitos relativamente complejos para efectuar el apagado de las llaves.

La ventaja del BJT con respecto al tiristor reside en la posibilidad de poder apagarlo en forma forzada, en principio anulando la corriente del electrodo de comando (base) o aplicando una corriente inversa. El GTO permite el apagado mediante corriente inversa en el gate pero de prácticamente el valor de la corriente de ánodo. El transistor bipolar puede apagarse con una corriente inversa de base varias veces menor que la controlada e incluso con la supresión de dicha corriente, si los requerimientos de velocidad no son altos. De hecho hubo una discusión sobre si usar GTO o BJT en los circuitos de barrido horizontal de los primeros televisores fabricados con dispositivos de estado sólido.

Las principales desventajas residen en la comparativamente baja tensión de bloqueo, que limita el uso del BJT a aplicaciones de baja tensión, la baja velocidad de conmutación en comparación con dispositivos de uso actual como el MOSFET de potencia y el IGBT y la también comparativamente baja eficiencia de comando en relación a todos los dispositivos. La eficiencia de comando es la relación entre la potencia manejada por el dispositivo y la potencia necesaria para su comando.

El BJT como componente básico de convertidores ha sido sustituido por otros dispositivos. Sin embargo la comprensión de sus características básicas mantiene su importancia por dos razones:

¹Bibliografía consultada para este capítulo: (Thomson-CSF 1978) (B.Williams 2006)(Thorborg 1988)(*Darlington modules databook* Databook)(Mohan, Underland & Robbins 1995)(Kassakian, Schlecht & Verghese 1992)

- Muchos conceptos asociados a todas las llaves apagables fueron desarrollados en el marco de la caracterización de los BJT como dispositivos para conmutación de potencia.

- El funcionamiento de todas las llaves apagables actualmente en uso depende de la operación y características de transistores bipolares.

En lo que sigue se presentan los aspectos fundamentales de su estructura, funcionamiento y empleo. Se considerará la estructura *npn* por ser la de elección en las aplicaciones de potencia del transistor bipolar.

1.2. Funcionamiento de un BJT como llave

Todas las llaves que se han visto hasta ahora (tiristores, GTO, CGT) son biestables, lo que quiere decir que tienen dos estados posibles, conducción y bloqueo o corte (ON - OFF).

El BJT no es intrínsecamente biestable, pues fue diseñado como amplificador para controlar la corriente de colector a través de una carga externa haciendo circular una corriente adecuada entre base y emisor (fig. 1.1), llamada corriente de base I_B . Se cumple que:

$$I_C = \beta I_B \quad (1.1)$$

donde β es la ganancia en emisor común del transistor en zona activa.

De acuerdo a la figura 1.1 y a la ecuación 1.1, si se aumenta la corriente de base aumenta I_C y por lo tanto la tensión sobre la carga R . Si la corriente de base es suficientemente grande la tensión sobre la carga alcanza el valor E menos una pequeña caída de tensión U_{CE} en el transistor. Se llega a un estado en que un aumento adicional de la corriente de base no modifica la tensión sobre la carga. El transistor se encuentra en estado de saturación y se comporta como una llave cerrada. Si en una aplicación el transistor debe funcionar como llave para corrientes de carga de hasta un valor $I_{C_{MAX}}$ la corriente de base deberá ser:

$$I_B > \frac{I_{C_{MAX}}}{\beta} \quad (1.2)$$

Si se llevara la corriente de base (I_B) a cero, entonces la corriente de colector (I_C) sería cero y el transistor estaría en estado de corte, funcionando como una llave abierta y bloqueando la tensión E .

En los casos intermedios la tensión E se reparte entre U_L y U_{CE} . El transistor se encuentra operando en la llamada zona activa. Esta zona de funcionamiento no es útil para la utilización del dispositivo como llave, pero debe ser tenida en cuenta ya que el transistor transita por ella durante la transición corte a encendido.

En la figura 1.2 se indican los estados de conducción y corte del dispositivo.

Las transiciones entre los dos estados son pasajes del transistor por la zona activa y se tratará de que duren lo menos posible.

Está claro que, a diferencia de los dispositivos biestables, la corriente de base correspondiente a la corriente de colector a controlar debe estar circulando durante todo el tiempo de conducción del BJT.

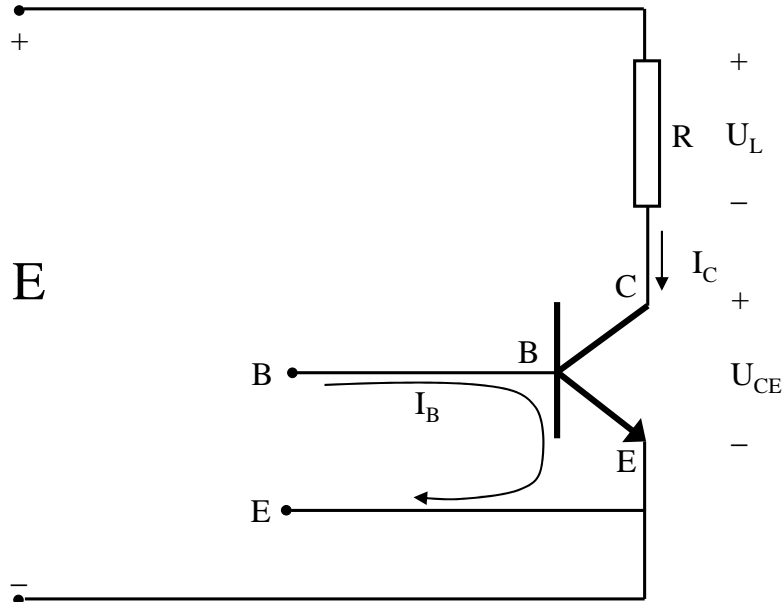


Figura 1.1: BJT

1.3. Estructura del BJT de potencia

Para que el transistor sea útil como llave de potencia se requiere:

- que tenga una tensión de bloqueo directo del orden de por lo menos centenas de voltios.
- que tenga un área de conducción suficiente como para manejar corrientes importantes, desde unidades a por lo menos centenas de A.
- que sea rápido como para poder trabajar con frecuencias altas (típicamente mayores que algunos kHz) sin que las transiciones afecten significativamente las formas de onda rectangulares asociadas a la operación de convertidores de potencia.
- que pueda operar, en cierta extensión, en las condiciones de carga inductiva clampeada (capítulo 4), soportando simultáneamente valores altos de tensión y corriente durante las conmutaciones.

Para que el BJT se pueda utilizar en aplicaciones de potencia se debe entonces modificar su estructura de forma que se pueda aumentar la tensión de bloqueo, que llamamos provisoriamente U_B . Para conectarlo a la red eléctrica se necesitaría una tensión de bloqueo $U_B > 200$ V para redes de 110 Vca, $U_B > 500$ V para redes de 230 Vca y $U_B > 1200$ V para redes de 380/400 Vca.

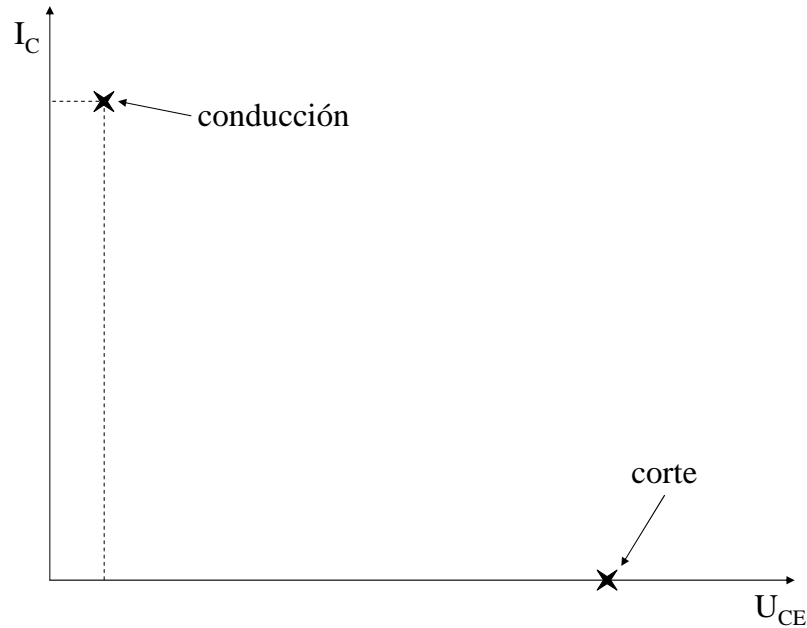


Figura 1.2: Estados de conducción y corte

Nota: El BJT no está previsto para ser utilizado en bloqueo inverso (tensión de emisor positiva con respecto al colector). En general tiene un diodo en antiparalelo o se utiliza en aplicaciones donde no se necesita bloquear una tensión inversa.

Una forma de aumentar la tensión de bloqueo es aumentar el espesor de la base ². Esto implica una disminución de la ganancia en corriente (β del transistor). Por otro lado el transistor necesita de una corriente de base mientras está conduciendo. Para que esta corriente no sea demasiado alta se necesita tener un β alto. Estos requerimientos en principio contradictorios para el esquema constructivo del transistor se han salvado manteniendo una base relativamente angosta y construyendo un colector consistente en una zona n^- contra la base y una n^+ contra el contacto metálico.

La solución adoptada consiste en una estructura vertical (fig 1.3) con emisor y base interdigitados de un lado y con el colector del otro, análoga a la de otros dispositivos ya vistos.

²La juntura pn^- es la que soporta la tensión de bloqueo directo

1.4. CURVAS CARACTERÍSTICAS. CORRIENTE DE COLECTOR / TENSIÓN COLECTOR-EMISOR 5

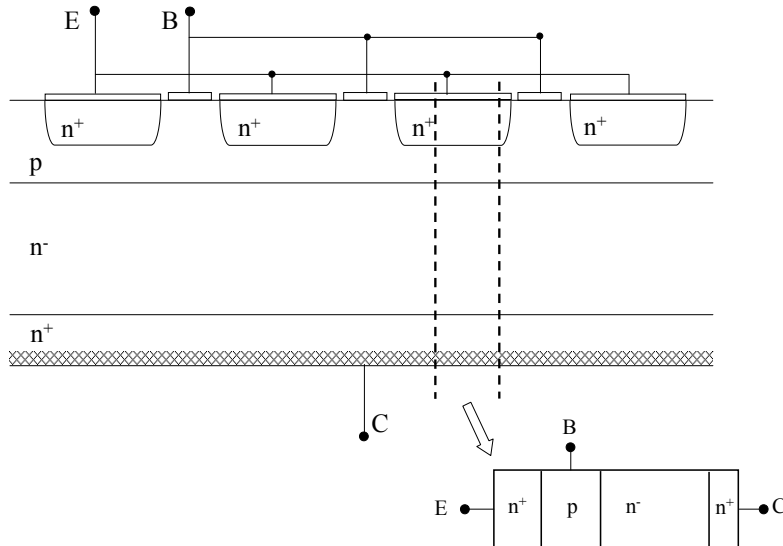


Figura 1.3: Esquema constructivo de un BJT de potencia

1.4. Curvas características. Corriente de colector / Tensión colector-emisor

1.4.1. Curvas características y funcionamiento de un transistor común

La figura 1.4 muestra un corte de la estructura vertical de un transistor bipolar común *npn*.

Los distintos modos de operación de un transistor común conectado según las figuras 1.1 y 1.5(a) se representan en las curvas características esquemáticas de 1.5(b).

- En el punto **A** de la figura 1.5(b) la corriente de base es cero y el transistor es una llave abierta (en realidad circula una pequeña corriente de fugas). Las dos junturas están polarizadas en inverso.
- En el punto **B** de la figura 1.5(b) el transistor está en zona activa, la corriente de colector depende de la corriente de base ($I_C = \beta \cdot I_B$) y la tensión colector emisor es $U_{CE} = E - R_L I_C$. La juntura base-emisor está polarizada en directo y la base-colector en inverso.
- En el punto **C** de la figura 1.5(b) la corriente de base es mayor que en **B**, I_C es mayor y por lo tanto la tensión U_{CE} disminuye, pero el transistor está aún en la zona activa.
- En el punto **D** de la figura 1.5(b) se suministra una $I_B > I_C / \beta$ y el transistor está en el límite del estado de saturación.

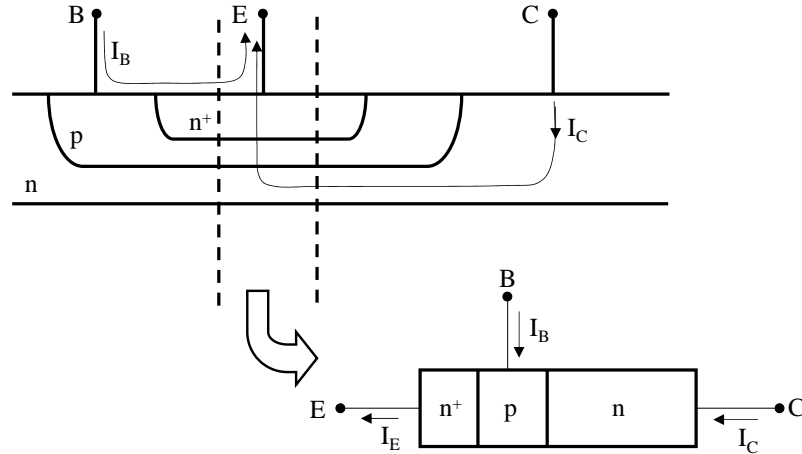


Figura 1.4: Estructura de un transistor bipolar común (estructura para circuito integrado)

- En el punto **D'** de la figura 1.5(b) el transistor entra en saturación dura pues se continuó aumentando la corriente de base. Las dos junturas están polarizadas en directo. La tensión $U_{CE} = U_{CE(sAT)}$ es del orden de décimas de V, caída de tensión en el material que depende de la corriente de colector.

En conducción, la juntura base emisor se polariza en directo y la corriente base-emisor inyecta huecos en el emisor lo que provoca el ingreso de electrones del emisor a la base. La base se construye con un espesor W_b mucho menor que la longitud L_n de difusión de los electrones en el material p (ver Capítulo 2).

$$W_b \ll L_n = (D_n \tau_n)^{1/2} \quad (1.3)$$

Donde D_n es la constante de difusión de electrones en material p y τ_n el tiempo de vida media de los electrones como portadores minoritarios antes de recombinarse.

De esa forma, la mayoría de los electrones ingresados desde el emisor - portadores minoritarios en la base - llegan al colector por el mecanismo de difusión sin recombinarse, formando la corriente de colector. Cuando el transistor opera en la zona activa, la concentración de electrones en la base (y por lo tanto la carga almacenada) se distribuye linealmente, siendo máxima en la juntura $E-B$ y prácticamente cero en la $B-C$, que está polarizada en inverso. La pendiente de la concentración de cargas $q_{nb}(x)$ ³ en el espesor de la base es controlada por la corriente de base. La densidad de corriente de colector es aproximadamente:

$$J_c \approx D_n \frac{d(q_{nb}(x))}{dx} \quad (1.4)$$

³ $q_{nb}(x)$ - de dimensiones $coul/m^3$ es la concentración de portadores minoritarios (electrones) multiplicada por la carga del electrón. $q_{nb}(x)$ no es uniforme respecto de la abscisa x

1.4. CURVAS CARACTERÍSTICAS. CORRIENTE DE COLECTOR / TENSIÓN COLECTOR-EMISOR

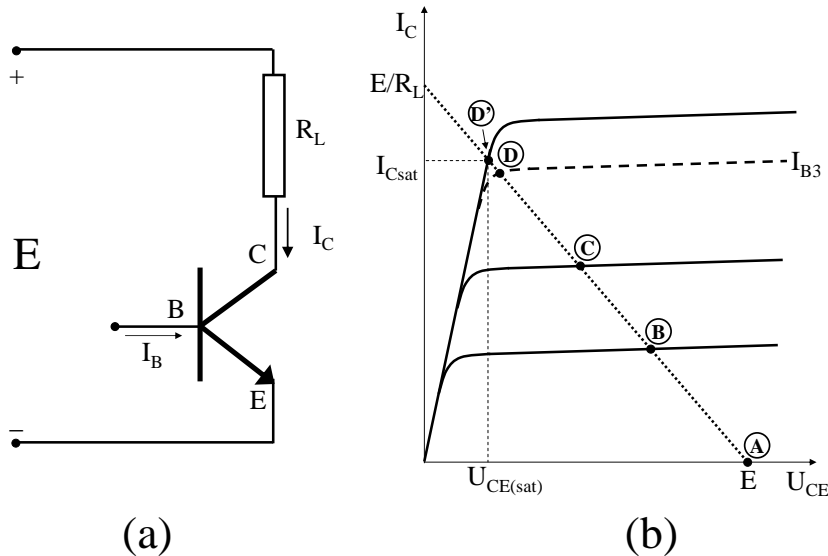


Figura 1.5: Transistor bipolar común - (a) Circuito con carga resistiva - (b) Características y puntos de trabajo

Cuando la corriente de base es mayor que la necesaria para mantener la máxima corriente que es capaz de suministrar el circuito externo, la juntura $B - C$ se polariza en directo y se acumulan portadores en exceso en la base del transistor, el cual entra en saturación dura.

La figura 1.6 muestra la distribución de cargas en los distintos estados. En 1.6(e) Q_{s1} representa la carga almacenada en la base necesaria para mantener la corriente máxima $I_{C_{sat}}$, lo que correspondería a una corriente de base I_{B3} y Q_{s2} el exceso de carga inyectada desde el emisor por efecto de $I_{B4} > I_{B3}$. La pendiente de la distribución de cargas en la base en saturación se mantiene con la corriente, en la medida que no se tenga en cuenta el efecto de inyección de electrones desde el colector (efecto de transistor inverso). Estas características juegan un papel importante en el uso del transistor como llave.

1.4.2. Curvas características del BJT para conmutación de potencia

Para lograr las tensiones de bloqueo directo requeridas en la aplicación del BJT en conmutación de potencia se adoptó la estructura de la figura 1.3. La juntura pn^- (base - zona n^- del colector) soporta la tensión de bloqueo de forma análoga a lo que sucede en un tiristor o GTO (capítulos 3 y 5). La zona n^- modifica el comportamiento del transistor en conducción introduciendo la llamada "zona de casi - saturación".

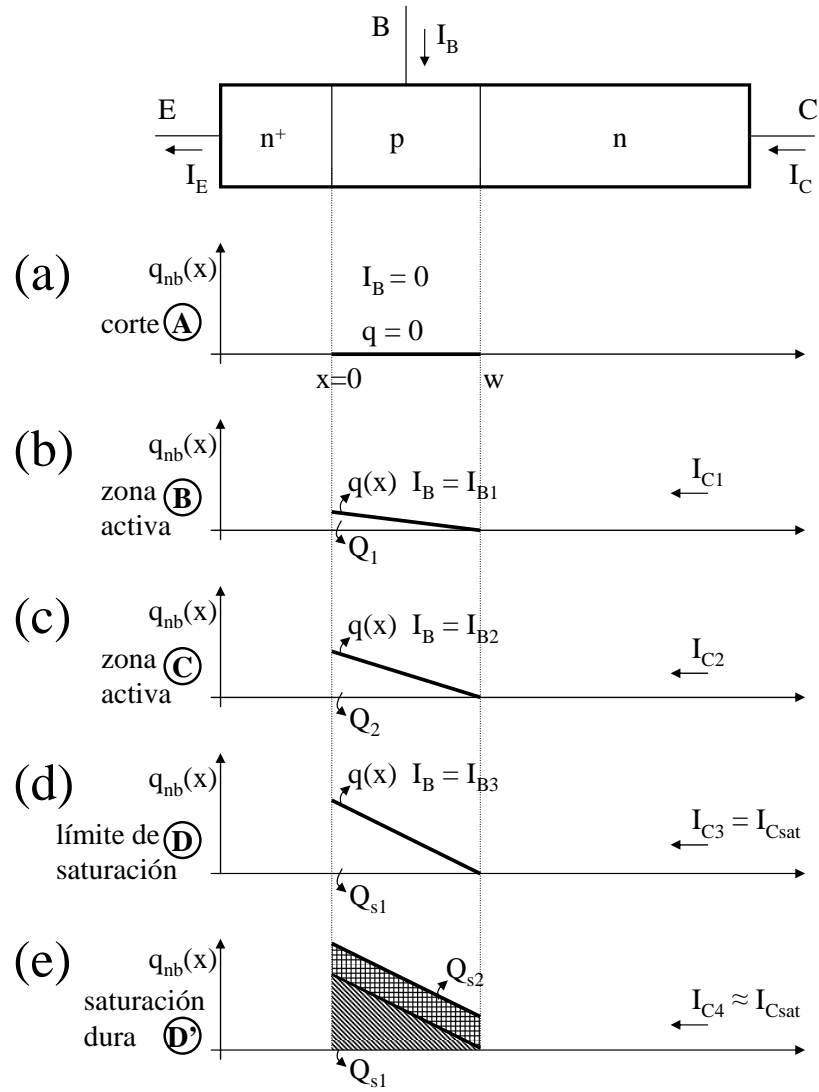


Figura 1.6: Distribución de portadores minoritarios (electrones en la base p) para los distintos estados de la figura 1.5

1.4. CURVAS CARACTERÍSTICAS. CORRIENTE DE COLECTOR / TENSIÓN COLECTOR-EMISOR 9

Zona de casi-saturación

Como en todos los semiconductores de potencia que soportan tensiones de bloqueo altas, la capa n^- (drift region en la literatura en inglés) introduce una zona de resistencia R_v relativamente alta en el camino de la corriente. A R_v la llamamos resistencia intrínseca por ser la resistencia de una capa de silicio de muy bajo dopaje (casi material intrínseco).

Si introducimos en el circuito general la resistencia R_v (figura 1.7) se ve que el transistor permanecerá en la zona activa siempre que:

$$U_{CE} > R_v I_C + U_{BE} \approx R_v I_C + 0,7V \quad (1.5)$$

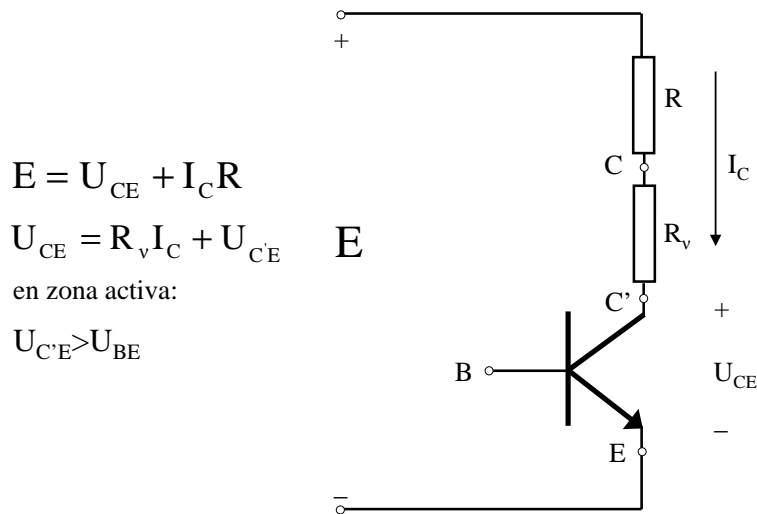


Figura 1.7: Modelo del transistor y carga mostrando la resistencia R_v de la capa n^-

Si se aumenta la corriente de base, aumenta la corriente I_C y por lo tanto, la tensión sobre la carga. U_{CE} disminuye, llegándose a un punto en que:

$$U_{CE} \approx R_v I_C + 0,7V \quad (1.6)$$

La figura 1.8 muestra la distribución de portadores en los distintos estados de conducción.

Con mayor I_B la juntura pn^- se polariza localmente en directo y se inyectan huecos en la región n^- adyacente a la base. Para mantener la neutralidad de carga se almacenan electrones que vienen difundiéndose desde el emisor. La distribución de electrones de la base comienza a penetrar en la zona n^- . Como resultado la zona n^- adyacente a la base aumenta fuertemente su conductividad dejando de contribuir a la resistencia R_v . El resto de la zona n^- se comporta como una resistencia $R'_v < R_v$ y la tensión U_{CE} decrece hasta $R'_v I_C + 0,7 V$. La base aumenta virtualmente su ancho entrando en el colector n^- y la ganancia

de corriente disminuye. La resistencia serie R'_ν es esencialmente la resistencia entre el límite de la base ensanchada y la zona n^+ . En estas condiciones el transistor de potencia, con estructura $n^+pn^-n^+$, se encuentra en estado de casi-saturación. Se comporta como un transistor en serie con una resistencia que disminuye con el aumento de la corriente de base. Si la corriente de base aumenta lo suficiente la distribución de electrones de la base virtual ocupa toda la zona n^- y el transistor llega a estado de saturación. Mayor corriente de base lleva al transistor a saturación dura con exceso de portadores en la base. La tensión $U_{CE} < U_{BE}$ y todas las junturas están polarizadas en directo.

La figura 1.9 muestra las curvas características de un transistor con la estructura de la figura 1.3 indicando las tres zonas de operación. El límite entre la zona activa y la de casi saturación está dado por la expresión $U_{CE} = R'_\nu I_C + U_{BE}$, una recta de pendiente $1/R'_\nu$ que corta al eje de la tensión colector-emisor en el valor de la tensión $U_{CE} = U_{BE}$.

1.5. Tensiones de Bloqueo. Avalancha y rupturas (breakdown)

Actuando como llave abierta el transistor debe soportar una tensión U_{CE} impuesta por el circuito externo. Debe ser construido por lo tanto de forma que soporte las tensiones usuales en los convertidores, incluyendo sobretensiones que pueden producirse en las conmutaciones. Las tensiones límite de bloqueo directo de un BJT son los valores para los cuales el dispositivo entra en avalancha, lo que quiere decir que en las condiciones dadas el dispositivo se vuelve conductor conduciendo toda la corriente que el circuito externo esté en condiciones de suministrar. Estos valores de tensión U_{CE} dependen del ancho de la zona n^- del colector y de las condiciones de polarización de la base.

Se definen los siguientes valores de avalancha:

U_{CB0} : tensión de avalancha de la juntura colector - base con el emisor abierto, $I_E = 0$. Es el mayor valor de avalancha asociado al transistor.

U_{CE0} : tensión de avalancha colector - emisor con la base abierta, $I_b = 0$.

U_{CES} : tensión de avalancha colector - emisor con un cortocircuito entre la base y el emisor.

U_{CER} : tensión de avalancha colector - emisor con una resistencia conectada entre el emisor y la base. Este valor se encuentra naturalmente entre U_{CE0} y U_{CES} , dependiendo del valor de la resistencia.

U_{CEV} (U_{CEX} en algunas hojas de datos): tensión de avalancha colector - emisor con la juntura base - emisor polarizada en inverso, es decir que $U_{BE} < 0$. En las hojas de datos se indica su valor para determinado valor negativo de U_{BE} . El valor U_{CEV} se encuentra entre U_{CES} y U_{CB0} . Se puede aproximar a U_{CB0} con suficiente polarización inversa en la base, que por otra parte está limitada por el valor de avalancha de la juntura base - emisor, que usualmente es $-U_{BE(avalancha)} < 10 V$.

A veces se indica la polarización inversa mediante una corriente negativa de base. Esa corriente negativa circula cuando el transistor se está apagando, lo cual es un proceso transitorio. Una vez apagado la corriente de base baja prácticamente a cero y el transistor quedará con una polarización que depende del circuito de manejo de base empleado, y que usualmente consistirá en una

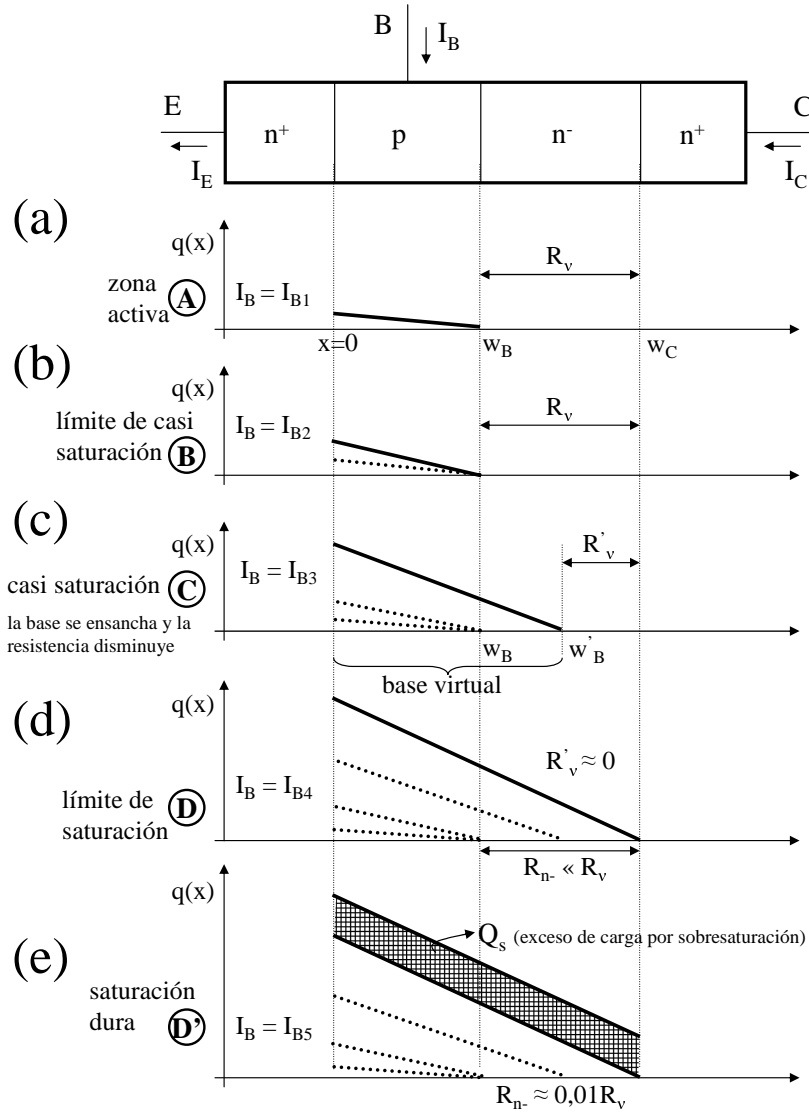


Figura 1.8: Distribución de portadores en el BJT para conmutación de potencia en los distintos estados de conducción

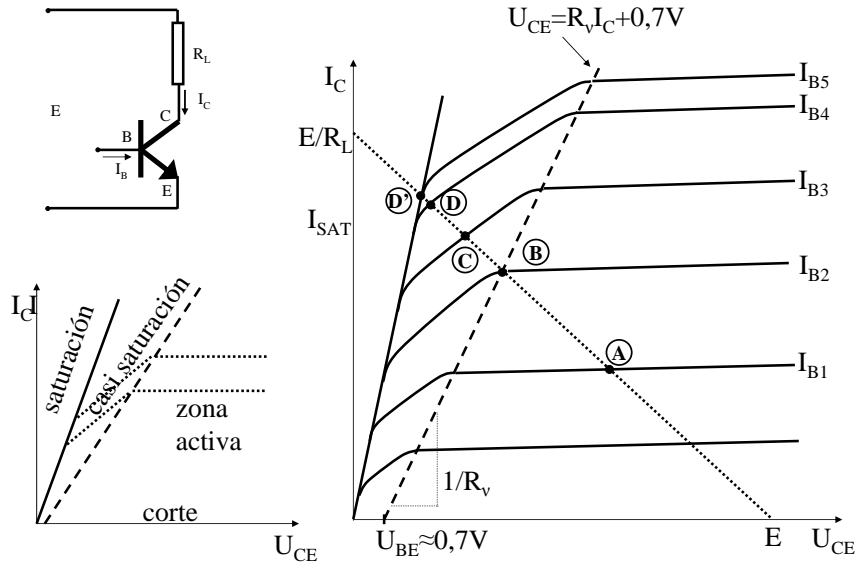


Figura 1.9: Curvas características del BJT de potencia



tensión negativa.

Se cumple que $U_{CB0} > U_{CEV} > U_{CES} > U_{CER} > U_{CE0}$.

Nota: Estos valores (como todos los de tensión) aparecen con más frecuencia denominados con una "V" (V_{CB0} , V_{CEV} , etc.) En este texto se ha optado por mantener la notación utilizada en el curso de Electrónica de Potencia, que corresponde a la de la CEI (Comisión Electrotécnica Internacional).

Máxima tensión admisible de trabajo

Al utilizar el transistor, importa la máxima tensión a la cual el dispositivo puede mantener una corriente importante de colector. En polarización directa esa tensión se llama $U_{CE0(sus)}$, por "sustaining" o "sustained" y es el valor al cual converge U_{CE} al crecer la corriente durante una avalancha desde los distintos estados de polarización de base, resultando algo menor que U_{CE0} . El valor $U_{CE0(sus)}$ es el límite de tensión de bloqueo para utilización del transistor en polarización directa.

Se define en forma similar un valor $U_{CEV(sus)}$ para polarización inversa. Es el límite de tensión de bloqueo con polarización inversa manteniendo un cierto valor de corriente de colector durante el proceso transitorio de apagado. Es algo menor que el valor de U_{CEV} para la misma polarización inversa base - emisor.

Los datos de tensión de bloqueo que proporciona el fabricante son justamente los valores $U_{CE0(sus)}$ y $U_{CEV(sus)}$ para determinadas condiciones de corriente de colector y polarización de base.

Los valores $U_{CE0(sus)}$ y $U_{CEV(sus)}$ son límites de las zonas de operación segura

del transistor (sección 6.8)

La figura 1.10 muestra las curvas características $I_C - U_{CE}$ en la zona de avalancha.

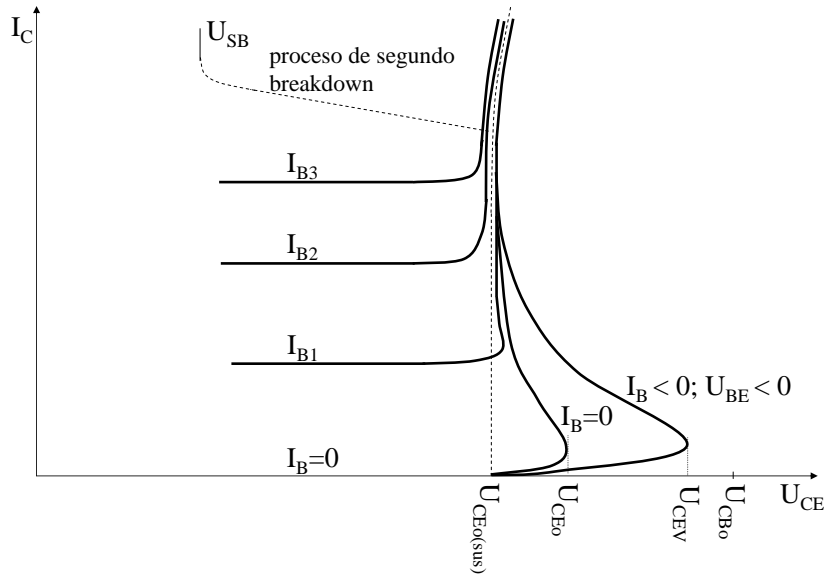


Figura 1.10: Curvas características aproximadas en la zona de avalancha

Segunda ruptura (second breakdown)

La figura 1.10 muestra además la curva correspondiente al fenómeno de segunda ruptura o second breakdown. Este proceso destructivo en el transistor es diferente del "first breakdown". La primera ruptura o "first breakdown" es un proceso de avalancha no necesariamente destructivo. El segundo breakdown se produce cuando la tensión y la corriente asumen simultáneamente valores más altos que determinados límites específicos y se manifiesta como una brusca caída de tensión a un valor más bajo pero sostenido, no controlable por la corriente de base, lo que puede llevar a la destrucción térmica del transistor.

Valores simultáneamente altos de U_{CE} e I_C se producen durante el encendido y apagado del transistor con carga inductiva clampeada (ver capítulo 4). En esas situaciones la corriente no está uniformemente distribuida en el chip, lo que implica que transitoriamente toda la corriente esté circulando por partes del mismo.

A su vez en los dispositivos con funcionamiento basado en difusión de portadores minoritarios como el BJT la resistividad disminuye con la temperatura a tensión constante, por lo tanto la corriente tiende a aumentar con la temperatura.

El aumento de corriente y la no distribución uniforme combinadas llevan a la formación de puntos calientes que se producen donde, a tensión constante la corriente aumentó por encima de la admisible para la disipación térmica produciéndose la destrucción del dispositivo por fundición del silicio en dichos puntos. El fabricante da datos sobre los valores admisibles al indicar las zonas de operación segura (sección 6.8).

1.6. Corrientes máximas

La corriente de colector admisible está determinada por la disipación térmica en el chip de silicio y en los contactos así como por el fenómeno de segunda ruptura o segundo breakdown. Las hojas de datos indican un valor denominado $I_{C(cont)}$ que corresponde a la corriente máxima que el transistor es capaz de conducir en forma permanente bajo determinadas condiciones, y un valor $I_{CM} = 2I_{C(cont)}$ que corresponde a la máxima corriente admisible en forma transitoria. Estos valores limitan parte de la zona de operación segura y se verán en la sección 6.8.

1.7. Procesos de Conmutación

El BJT para conmutación de potencia trabaja alternativamente en estado de bloqueo o corte y en conducción plena, que puede ser saturación o, como se verá más adelante, casi saturación. El comando de base debe asegurar que las transiciones entre los dos estados se produzcan en forma rápida (tiempos de por lo menos un orden de magnitud menores que los tiempos en conducción o corte) y segura. Se analizan entonces las características de estas transiciones para un BJT que comanda una carga inductiva clampeada (figura 1.11 y capítulo 4).

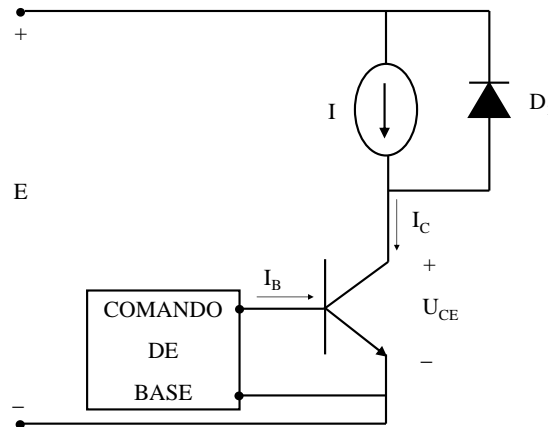


Figura 1.11: BJT con carga inductiva clampeada

Las formas de onda de encendido y apagado se muestran en la figura 1.12.

1.7.1. Encendido (turn-on)

En el encendido con carga inductiva clampeada la corriente a conducir está inicialmente circulando por el diodo $D1$. El comando de base consiste en una corriente $I_{B(on)}$ mayor a la corriente I_B correspondiente a una corriente $I_C = I$ para la zona activa. El punto de operación del transistor estará en la zona de saturación o de casi saturación, de acuerdo a la $I_{B(on)}$ elegida. Es común evitar la saturación dura para aumentar la velocidad de apagado. Si la ganancia del transistor en zona activa es $\beta = I_C/I_B$, se elige una corriente de encendido $I_{B(on)} > I_B$.

Se define usualmente una ganancia "forzada" $\beta_F = I_C/I_{B(on)} \ll \beta$. La ganancia forzada elegida depende del grado de saturación o casi saturación deseado para el punto de trabajo en conducción. Depende además del circuito elegido para comando de la base. Si se dispone de una única corriente de base, ésta deberá ser suficientemente grande como para mantener el transistor en el punto de conducción a la máxima corriente prevista para el circuito. β_F será entonces mucho menor que β . Normalmente los circuitos de comando de base de transistores de potencia ajustan la corriente de base a la que está pasando por el colector, de esa forma alcanza con que la ganancia forzada sea algo menor que la ganancia en la zona activa. La ganancia forzada depende del circuito de comando y no es una característica del transistor, sino un parámetro de diseño.

Para prender el transistor se aplica un escalón de corriente $I_{B(on)} = I_{B1}$ en $t = 0$. La juntura base - emisor tarda un tiempo en pasar de polarización inversa a polarización directa con $V_{BE} \approx 0,7V$. Ese tiempo se define como tiempo de retardo en el encendido (turn-on delay time $t_{d(on)}$). En $t = t_{d(on)}$ la corriente de colector comienza a crecer conmutando del diodo al transistor. El tiempo que demora I_C en alcanzar el valor I se llama tiempo de subida (rise time, t_r). En el instante $t_{d(on)} + t_r$ se corta $D1$ y la tensión U_{CE} comienza a caer. Al principio cae rápidamente debido a la alta ganancia en la zona activa. La pendiente decrece cuando entra en la zona de casi saturación. Si $I_{B(on)} = I_{B1}$ es suficientemente grande el transistor entra en saturación dura. El punto de trabajo en conducción queda definido por $I_C = I$ y $U_{CE} = U_{CE(sat)}$. La corriente $I_{B(on)}$ debe mantenerse durante todo el período de conducción. Los portadores minoritarios de la base se distribuyen según la figura 1.8(e). El tiempo total de encendido es $t_{on} = t_{d(on)} + t_r$.

1.7.2. Apagado (turn-off)

Para que el transistor pase a estado de corte (llave abierta) es necesario retirar todos los portadores minoritarios de la base y las cargas del mismo signo de la zona n^- . Si el transistor está en saturación dura hay además un exceso de cargas por encima de las necesarias para mantener al transistor en conducción. En teoría el BJT puede apagarse llevando la corriente de base a cero. Los electrones de la base p y de la zona n^- desaparecen por recombinación. Este proceso lleva un tiempo demasiado largo para fines prácticos, por lo que el método de apagado usual consiste en aplicar una corriente inversa (negativa) de valor I_{B2} a efectos de retirar todo el exceso de portadores. El valor de I_{B2} es recomendado por el fabricante. Un valor alto de I_{B2} retirará las cargas más rápido, pero aumenta por otra parte el riesgo de entrada en segundo breakdown. El valor de I_{B2} es entonces un compromiso. I_{B2} se aplica con una pendiente controlada o

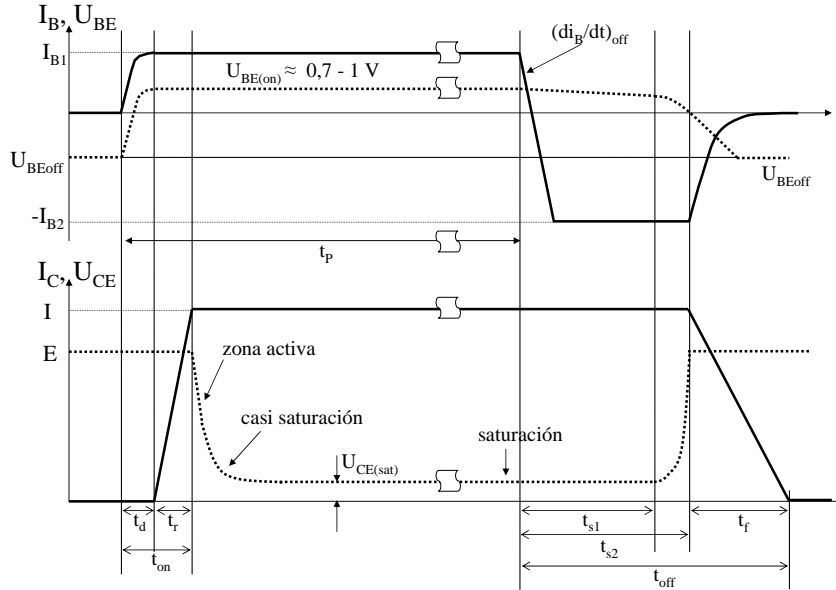


Figura 1.12: Formas de onda simplificadas de encendido y apagado de un BJT con carga inductiva clampeada. t_{s1} y t_{s2} son definiciones alternativas del tiempo de almacenamiento (storage time)

en forma abrupta, dependiendo del estado de saturación del BJT. Mientras se retira el exceso de portadores que mantiene al BJT en saturación dura la tensión U_{CE} no crece. El tiempo que transcurre desde la aplicación de la corriente inversa y el retiro suficiente de portadores como para que el BJT entre en casi saturación se llama tiempo de almacenamiento (storage time, t_s). Este tiempo puede llegar a 15 - 20 μs y es el que condiciona la velocidad de apagado del dispositivo. Mientras se retiran portadores de la zona n^- el BJT recorre la zona de casi-saturación y la tensión U_{CE} crece lentamente. Luego crece rápidamente recorriendo la zona activa. Durante todo este tiempo la corriente $I_C = I$, ya que el diodo no puede conducir. Cuando $U_{CE} = E$ el diodo $D1$ empieza a conducir y la corriente por el transistor cae a 0 en un tiempo t_f (fall time). Durante este proceso la corriente inversa de base disminuye y también lo hace la pendiente de la distribución de portadores en la base. Cuando I_C cae a cero la corriente de base se hace 0 y el transistor queda polarizado en inverso con la tensión que proporcione el circuito de manejo de base. ($U_{BE} = -2V$ a $-5V$).

Nota 1: También se define t_s como el tiempo transcurrido entre el momento en que se aplica la corriente inversa de base y el momento en que la corriente de colector empieza a disminuir. Lo importante es saber cómo están definidos los tiempos dados por el fabricante para un dispositivo determinado.

El tiempo total de apagado es entonces $t_{off} = t_s + t_f$

Nota 2: En realidad los tiempos de conmutación se definen entre puntos en los cuales la o las magnitudes involucradas están en el 10% y el 90% de

sus valores máximos. Así, $t_{d(on)}$ se define como el tiempo transcurrido entre el instante en que la corriente de base está en el 10 % de su valor final y el instante en que la corriente de colector está en el 10 % del valor de conducción, y t_f como el tiempo entre el instante en que la corriente I_C cayó al 90 % del valor I y el instante en que I_C llega al 10 % de dicho valor. Los otros parámetros se definen de manera análoga. En los dibujos se ha optado por simplificar las formas de onda e indicar los tiempos entre 0 y 100 % de los valores involucrados.

La figura 1.12 muestra el proceso de encendido y apagado de un BJT. La figura 1.13 muestra la trayectoria de conmutación a través de las distintas regiones del diagrama de curvas características.

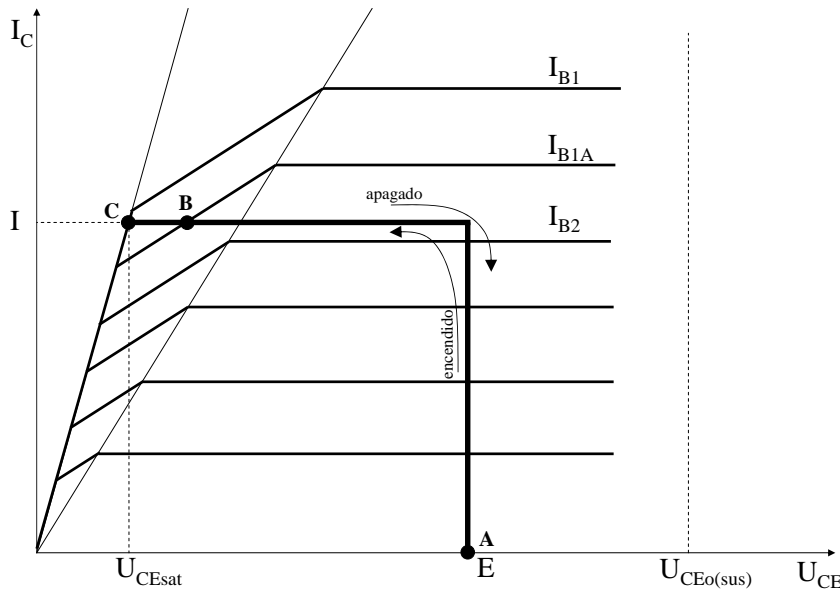


Figura 1.13: Trayectorias durante la conmutación - Si se aplica I_{B1} , el BJT entra en saturación dura (punto C) - Si se aplica I_{B1A} el BJT queda en casi saturación.

Si el transistor es apagado mediante una corriente de base inversa muy alta y muy abrupta es posible que la juntura base - emisor se polarice en inverso cuando aún queda gran cantidad de portadores en la zona n^- . Esos portadores solamente pueden circular por la base, ya que el diodo base - emisor está cortado. La corriente de base se hace igual a la de colector, el transistor es apagado con ganancia 1 y por lo tanto muy lentamente. Aparece una cola de corriente de colector (current tailing) y el transistor se apaga mucho más tarde de lo que debiera, aumentando las pérdidas (la tensión ya está en su valor final) y comprometiendo el funcionamiento del circuito. Este sistema de apagado se usa en el IGCT, pero en ese caso se usa un circuito de comando capaz de dar una

corriente igual a la de colector, cosa que no se justifica en un BJT. La figura 1.14 muestra las curvas de apagado en esta situación y la distribución de portadores en conducción y en la última fase del apagado. Como la juntura base - emisor está cortada el dispositivo se apaga como un diodo o tiristor con recuperación inversa muy lenta.

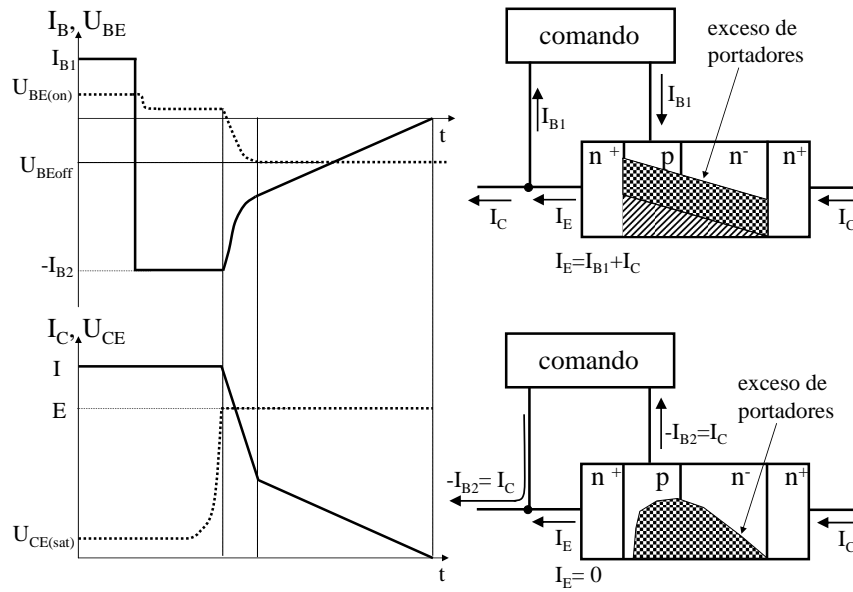


Figura 1.14: Apagado de un transistor saturado con corriente inversa abrupta



Elección del punto de trabajo en conducción

En la práctica, cuando se necesita alta velocidad, se ajusta la corriente de base de manera de mantener al transistor en casi saturación. Se disminuye t_s al precio de aumentar las pérdidas de conducción. El punto de trabajo B de la figura 1.13 se obtiene ajustando la corriente de base a I_{B1A} . El punto C (saturación dura) se obtiene para corrientes iguales o mayores que I_{B1} .

Los valores prácticos de U_{CE} en casi-saturación están en el orden de los 2 V.

En aplicaciones de muy baja frecuencia (inversores de onda cuadrada o casi cuadrada) el transistor se ha empleado en saturación dura de manera de mantener la caída de tensión $U_{CE(sat)}$ lo suficientemente baja como para minimizar las pérdidas, sobre todo en inversores desde baterías de 12 V como las de los autos. Actualmente para esas aplicaciones se usan MOSFETs (capítulo 7).



1.8. Zonas o áreas de operación segura (SOA) de un transistor bipolar

Las zonas o Areas de Operación Segura (*SOA*: Safe Operating Area) consisten en la representación, en diagramas $I_C - U_{CE}$ de los puntos de trabajo que, bajo determinadas condiciones, no representan riesgo de daño para el dispositivo. Constituyen un método muy útil para resumir en forma compacta los valores máximos de tensión y corriente a que puede ser sometido un transistor bipolar. Los diagramas de SOA se incluyen normalmente en las hojas de datos de los dispositivos. Se distinguen dos tipos de SOA: La zona de operación segura con polarización de base directa (*FBSOA*: Forward-Bias Safe Operating Area) y la zona de operación segura con polarización de base inversa (*RBSOA*: Reverse-Bias Safe Operating Area). En lo que sigue se utilizarán las siglas en inglés. La FBSOA se aplica cuando el transistor está polarizado con una corriente de base positiva, es decir durante el encendido y la conducción (estado *ON*). Durante el proceso de apagado, cuando se aplica una corriente negativa a la base, o cuando está en estado de corte (*OFF*) con una tensión base-emisor negativa, debe tomarse en cuenta la RBSOA.

1.8.1. FBSOA

La FBSOA está representada en la figura 1.15. Se distingue una zona básica -la más restrictiva- que representa los valores de tensión colector-emisor y corriente de colector que el transistor puede soportar simultáneamente en forma permanente manteniendo el encapsulado a una temperatura T_c dada en la hoja de datos (usualmente $25^\circ C$).

Los límites de la zona están dados por diferentes mecanismos físicos: El límite A - B es una recta horizontal de ecuación $I_C = I_{C(cont)}$. La corriente $I_{C(cont)}$ es la máxima corriente de colector admisible en forma permanente. No está limitada por el transistor en sí sino por las características de los contactos y conductores metálicos entre el chip de silicio y los terminales de contacto accesibles. La recta B - C representa en diagrama logarítmico el límite impuesto por la potencia máxima que puede disipar el transistor. En realidad el límite está dado por la temperatura máxima de juntura (normalmente $T_j = 150^\circ C$). La potencia queda determinada por la temperatura a la que se mantiene el encapsulado y la resistencia térmica juntura-encapsulado (R_{jc}). El límite de potencia representado corresponde usualmente a $T_c = 25^\circ C$. Lo corriente es trabajar a temperaturas de encapsulado bastante mayores. En tal caso el límite B-C debe corresponder a la potencia admisible para la temperatura de trabajo de la aplicación. Como ayuda las hojas de datos presentan una gráfica del factor de “derating” de la potencia permanente a disipar en función de T_c . El límite C- D está impuesto por las combinaciones máximas admisibles de valores de I_C y U_{CE} para las cuales no se produce el fenómeno de carácter destructivo ya descrito llamado “segunda ruptura” o “second breakdown” (en lenguaje corriente “segundo breakdown”), de aquí en adelante designado *SB*. La posición de esta recta también debe ser modificada si se trabaja a $T_c > 25^\circ C$. Los factores de modificación se presentan usualmente en la misma gráfica que los de modificación de la potencia máxima con la temperatura (figura 1.16).

El límite D - E es una recta vertical de ecuación $U_{CE} = U_{CEO(sus)}$. La tensión

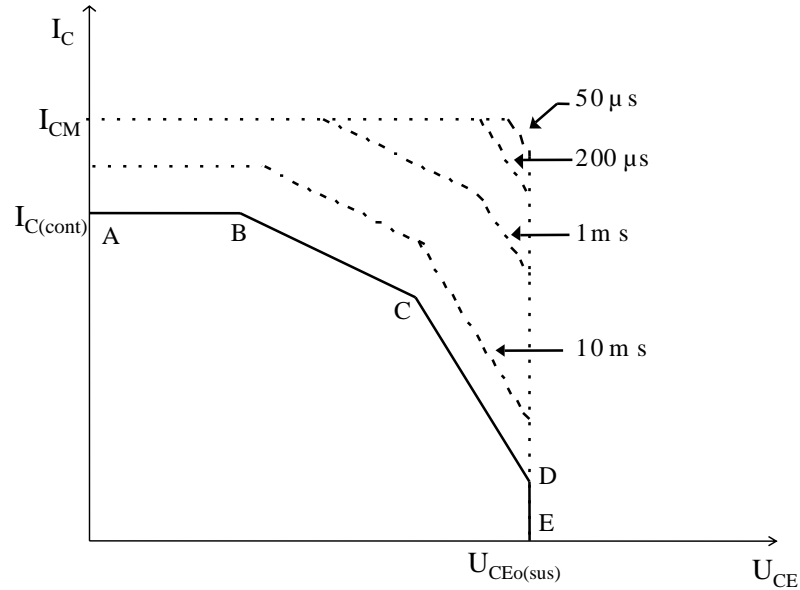


Figura 1.15: Zona de operación segura con polarización directa (FBSOA)

$U_{CEO(sus)}$ ya fue presentada en la sección 1.5.

Como se ve en la figura 1.10, si a un transistor con la base abierta lo sometemos a una tensión creciente U_{CE} , cuando ésta llega a un valor U_{CEo} (U_{CE} “open”) el transistor entra en avalancha y empieza a conducir corriente. Si la corriente disponible crece, la tensión durante la avalancha cae a un valor algo menor que resulta ser el $U_{CEo(sus)}$. El sufijo (*sus*) corresponde a “sustaining”, y se refiere al hecho de que es la máxima tensión a la que el dispositivo puede mantener una corriente importante no destructiva (figura 1.10).

Las cargas de los dispositivos apagables como el BJT son en su mayoría cargas inductivas clampeadas en las que la corriente es conmutada entre un diodo con el cátodo a un potencial fijo y el transistor. En esas condiciones la corriente crece por el transistor a tensión prácticamente constante hasta que el diodo se apaga y U_{CE} baja, pasando entonces el transistor a estado de saturación o casi-saturación. $U_{CEo(sus)}$ es por lo tanto usualmente definida como la máxima tensión que puede tener el transistor mientras la corriente crece en esas condiciones. En forma transitoria, como por ejemplo durante el encendido, el transistor puede estar, en cuanto a su tensión y corriente, en una zona menos restringida. Los nuevos límites de corriente máxima, potencia máxima y S-B se expanden paramétricos en la duración del estado transitorio (figura 1.15). En términos muy simplificados se puede decir que esto se produce debido a la capacidad térmica del dispositivo, que permite absorber cierta cantidad de calor sin que la temperatura del chip o de los contactos suba excesivamente. El $U_{CEo(sus)}$ no cambia. Si el encendido se produce en pocos microsegundos, la

1.8. ZONAS O ÁREAS DE OPERACIÓN SEGURA (SOA) DE UN TRANSISTOR BIPOLAR21

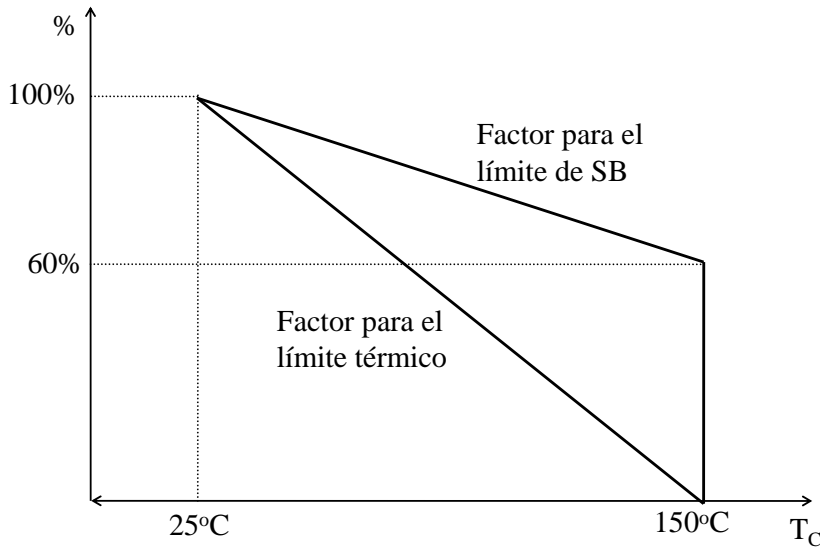


Figura 1.16: Factores de modificación del límite de potencia máxima y de SB (FBSOA)

FBSOA queda esencialmente rectangular, limitada solamente por un valor I_{CM} máximo, usualmente el doble que $I_{C(cont)}$, y por $U_{CEO(sus)}$. Es de destacar que los límites de la FBSOA paramétricos en el tiempo están dados por el fabricante para pulsos "no repetitivos". Esto puede interpretarse de la siguiente manera: Supongamos que el transistor está trabajando a una temperatura de juntura T_{jr} en régimen. En esas condiciones el fabricante indica que el estado del transistor dado por la tensión y la corriente puede encontrarse por debajo de la curva indicada con "1 μs " durante un transitorio que dure a lo sumo 1 μs . Como durante ese transitorio la disipación térmica aumenta, T_j aumenta. Entonces, luego de finalizado el transitorio, éste no podrá repetirse hasta que la temperatura de juntura baje a T_{jr} . Por supuesto que la curva de FBSOA a emplear debe ser la calculada para la temperatura de encapsulado T_c de régimen. T_c se puede fijar mediante la temperatura T_{jr} y las resistencias térmicas involucradas en el montaje del caso; la temperatura T_j luego del transitorio y el tiempo que debe transcurrir antes de que ocurra un nuevo pulso pueden calcularse utilizando la gráfica de resistencia térmica transitoria que aparece en las hojas de datos.

La figura 1.17 muestra una trayectoria idealizada del encendido de un BJT con carga inductiva clampeada por un diodo. El dibujo y los tiempos de conmutación permiten visualizar los márgenes de seguridad con que opera el transistor.

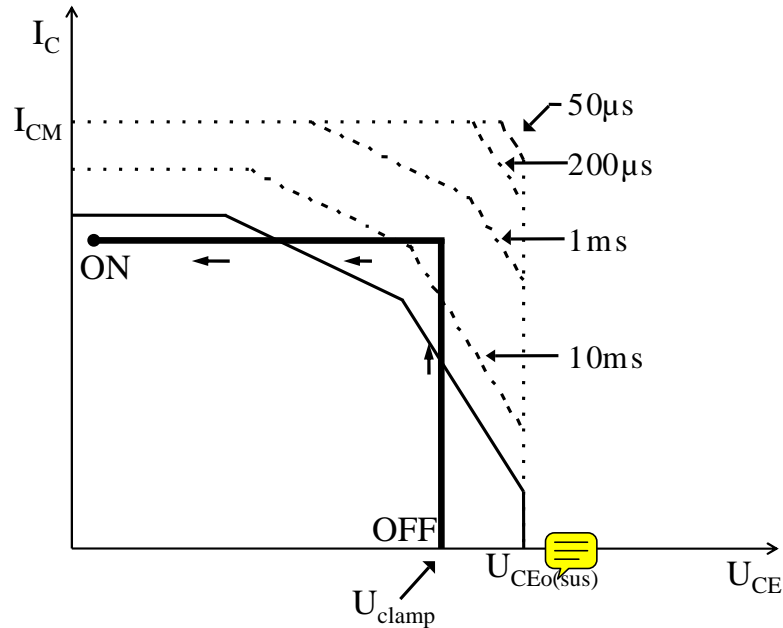


Figura 1.17: Conmutación inductiva en la FBSOA

1.8.2. RBSOA

La zona de operación segura con polarización negativa está asociada a un proceso naturalmente transitorio como es el apagado del transistor. Por lo tanto consiste en una única curva no paramétrica en el tiempo (figura 1.18) que junto con los ejes limita la zona dentro de la cual debe quedar la línea de carga de apagado. Los límites en este caso son los siguientes: El límite A-B es una recta horizontal de ecuación $I_C = I_{CM}$. La corriente máxima I_{CM} es la mencionada en la descripción del FBSOA, limitada por los contactos metálicos del dispositivo. La curva B - C corresponde al límite determinado por el fenómeno de “Second Breakdown” de apagado, designado como $E - SB$ (El SB de polarización directa se denomina $I - SB$). Cualquier combinación de valores de I_C y U_{CE} que determine un punto a la derecha de esta curva causará SB y por lo tanto la inmediata destrucción del dispositivo. El límite de SB depende de la corriente inversa de base que se emplee para apagar el transistor.

Al aumentar esta corriente, se reduce el área en que no se produce el SB . Usualmente se indican curvas para dos valores de corriente, como en la figura 1.18. El límite C - D es una recta vertical de ecuación $U_{CE} = U_{CEV(sus)}$. La tensión $U_{CEV(sus)}$, también llamada $U_{CEX(sus)}$, mencionada en la sección 1.5, es una tensión de avalancha definida de la siguiente manera: si a un transistor

1.8. ZONAS O ÁREAS DE OPERACIÓN SEGURA (SOA) DE UN TRANSISTOR BIPOLAR23

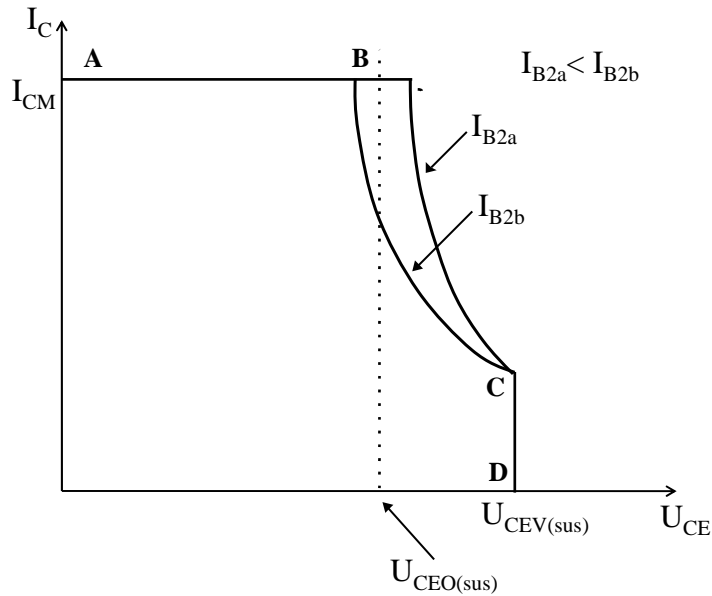


Figura 1.18: Zona de operación segura con polarización inversa (RBSOA)

con la base polarizada negativamente (con una tensión base - emisor negativa) lo sometemos a una tensión creciente colector - emisor U_{CE} , cuando ésta llega a un valor U_{CEV} (que resulta ser mayor que U_{CEO}), el transistor entra en avalancha y empieza a conducir corriente (figura 1.10). El sufijo (*sus*) corresponde a “sustaining”, y se refiere al hecho de que es la máxima tensión a la que el dispositivo puede mantener una corriente importante no destructiva teniendo polarización inversa. Con suficiente polarización inversa este valor puede igualar a la tensión de avalancha de la juntura base colector, llamada U_{CB0} . En hojas de datos de transistores Darlington el $U_{CEV(sus)}$ está usualmente especificado para $U_{BE} = -2V$. El empleo del RBSOA puede ilustrarse dibujando en el diagrama la trayectoria correspondiente al apagado de un transistor con una carga inductiva clampeada. En la figura 1.19 el transistor en conducción (llave cerrada) está representado por el punto 1. En determinado momento se aplica la corriente de base de apagado $-I_{B2}$. El transistor permanece en 1 durante el “tiempo de almacenamiento” t_s . Luego la tensión sube rápidamente. La corriente inductiva se mantiene constante hasta que la tensión U_{CE} llegue a poco más que el potencial de clamp y el diodo pueda empezar a conducir (punto 2). Este punto debe quedar a la izquierda de la curva límite de RBSOA que corresponda a la corriente negativa de base empleada. Cuando el diodo comienza a conducir se produce la conmutación de la corriente del transistor al diodo, I_C baja a cero durante el “tiempo de caída” t_f y se llega al punto 3 (transistor apagado). Este último tramo no es una recta vertical debido a que la corriente

rápida y decreciente produce una sobretensión sobre el transistor a causa de las inductancias parásitas de los conductores que van al colector y al emisor. Por lo tanto, para tener total seguridad de que la trayectoria de apagado quede dentro del RBSOA se deben tomar medidas para minimizar las inductancias, acortando los conductores de conexión todo lo posible, y agregando circuitos de clamp adicionales o “snubbers”.

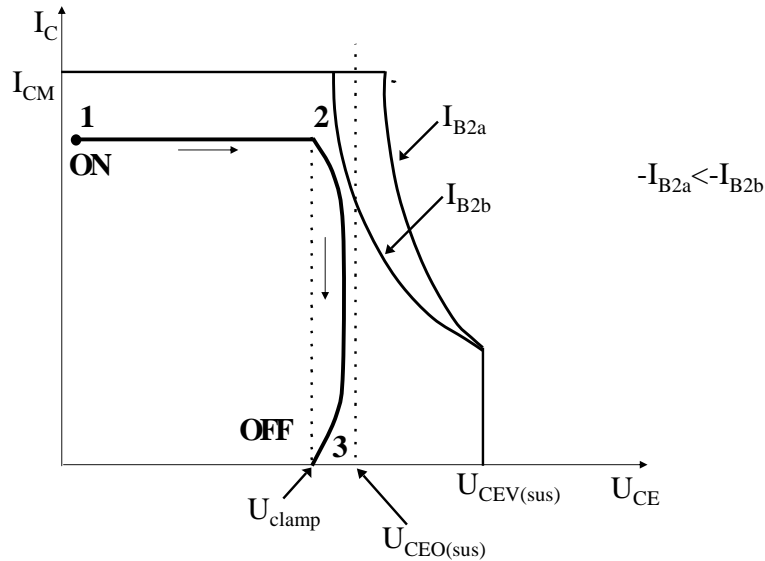


Figura 1.19: Apagado de un transistor con carga inductiva representado en la RBSOA

1.9. Configuración Darlington

La ganancia en corriente β del BJT de potencia (también indicada como h_{FE} en las hojas de datos) es mucho más baja que la de un transistor de señal o de baja tensión. Esto se debe a diversos compromisos que deben realizarse en la fabricación al determinar el ancho de la base y su dopaje. Por un lado, una base angosta permitiría que prácticamente todos los portadores inyectados desde el emisor llegaran a la zona n^- asegurando una ganancia alta. Por otro lado, el diodo base - colector debe fabricarse para una tensión de bloqueo alta. Eso se logra con la zona de colector de bajo dopaje pero también con una base ancha, ya que por construcción no puede tener un dopaje demasiado alto. El resultado es que los BJT de potencia con tensiones de bloqueo de algunos cientos de V tienen un β de 5 a 10, que incluso disminuye a valores menores para mayores tensiones de bloqueo. Por lo tanto los convertidores para trabajar en aplicaciones

industriales de baja tensión se han construido usando la llamada configuración Darlington.

La conexión Darlington consiste en una llave formada por dos transistores $T1$ y $T2$ conectados según la figura 1.20. El transistor $T1$ (“driver”) conduce la corriente de base del transistor $T2$ (transistor principal).

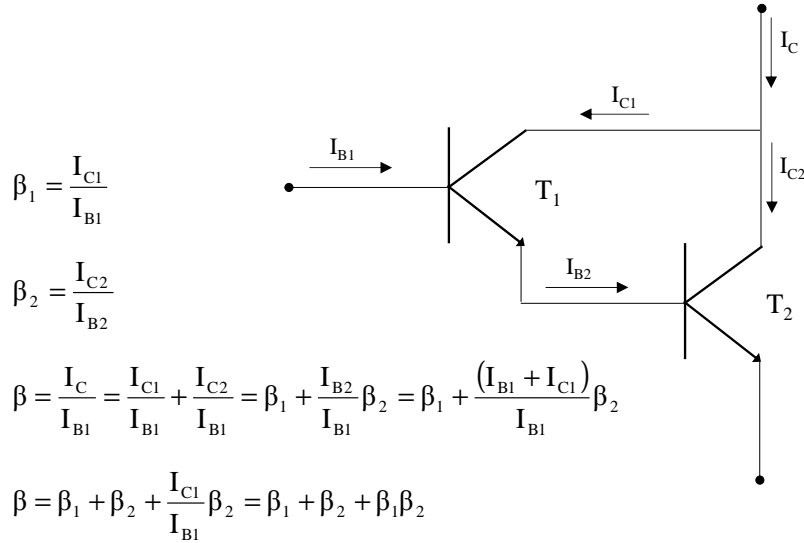


Figura 1.20: Conexión Darlington

De la figura se deduce que:

$$\beta_D = \beta_{T1} + \beta_{T2} + \beta_{T1}\beta_{T2} \quad (1.7)$$

Los dos transistores deben ser capaces de bloquear la misma tensión. Con suficiente corriente de base $T1$ puede entrar en saturación dura, ya que el valor U_{CE} no está acotado inferiormente por ningún elemento del circuito (figura 1.20). En ese caso la base del transistor principal $T2$ queda a unas décimas de V por debajo del potencial de los colectores de ambos transistores, que están unidos y forman un colector, y $U_{CB2} = U_{CE1(sat)}$. La tensión colector - emisor de $T2$ queda entonces $U_{CE2} = U_{BE2} + U_{CE1(sat)}$. De acuerdo a lo visto en 6.4.2, $T2$ queda en la zona de casi-saturación, ya que la juntura base - colector queda polarizada en inverso con el valor $U_{CE1(sat)}$ (ver ecuaciones 1.5 y 1.6).

En la conexión de la figura 1.20 la corriente inversa de la base del dispositivo apaga $T1$. $T2$ se apaga entonces por recombinación de portadores con $I_{B2} = 0$, lo cual lleva a tiempos de apagado inaceptablemente largos para las aplicaciones usuales.

Además, cuando el transistor está apagado bloqueando una tensión U_{CE} , la corriente de fugas de $T1$ actúa como corriente de base para $T2$, lo que puede provocar una corriente por $T2$ mucho mayor que su corriente natural de fugas.

Para su uso en potencia se le agrega entonces al Darlington un diodo $D1$ entre emisor y base de $T1$ (figura 1.21). De esa forma se puede apagar también $T2$ con corriente de base inversa una vez apagado $T1$. Se conecta además una resistencia entre la base y el emisor de $T2$ para darle un camino a la corriente de fugas de $T1$ de manera que $T2$ no entre en conducción. Naturalmente esta resistencia disminuye la ganancia total del dispositivo.

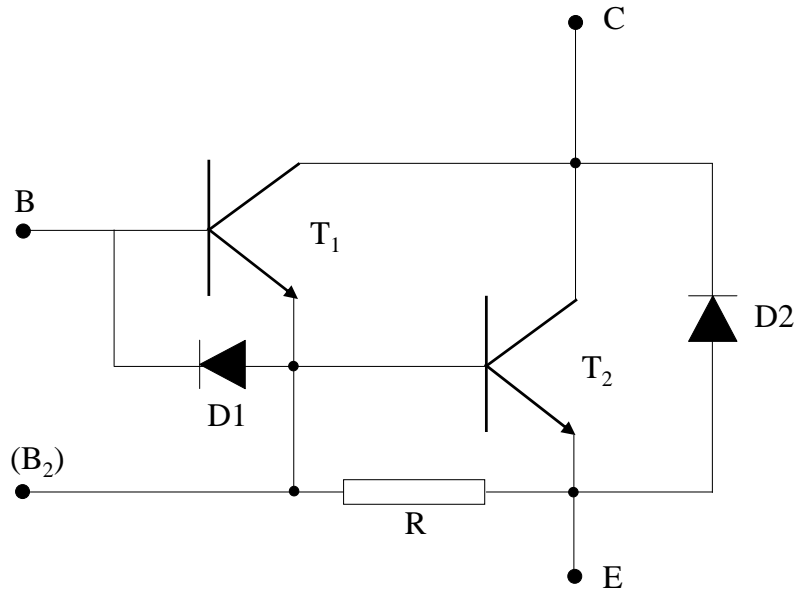


Figura 1.21: Darlington de potencia

El diodo $D2$ se agrega para uso del dispositivo como llave con conducción inversa. El Darlington de potencia se ha implementado mediante la integración de $T1$ y $T2$ en un único chip (figura 1.22) utilizando la misma zona n^-n^+ como colector común y agregando los componentes discretos complementarios. Muchos fabricantes dejan la base de $T2$ accesible de manera de permitirle al diseñador emplear circuitos de comando más complejos a fin de aumentar la velocidad.

Cuanto mayor sea la tensión que debe bloquear el dispositivo, mayor deberá ser la zona n^- lo que traerá como consecuencia una disminución en la ganancia del mismo. Para llegar a tensiones de bloqueo del orden de 1000 V ganancias aceptables para fines prácticos se usan transistores Darlington de tres etapas, como muestra la figura 1.23. Con la tensión de bloqueo y el número de transistores aumenta también el tiempo de almacenamiento t_s .

Un dispositivo para un voltaje $U_{CE(sus)} = 450V$ generalmente es un Darlington de dos transistores que tiene un $t_s \approx 10\mu s$.

Un dispositivo para un voltaje $U_{CE(sus)} = 1000V$ generalmente es un Darlington de tres transistores que tiene un $t_s \approx 15\mu s$.

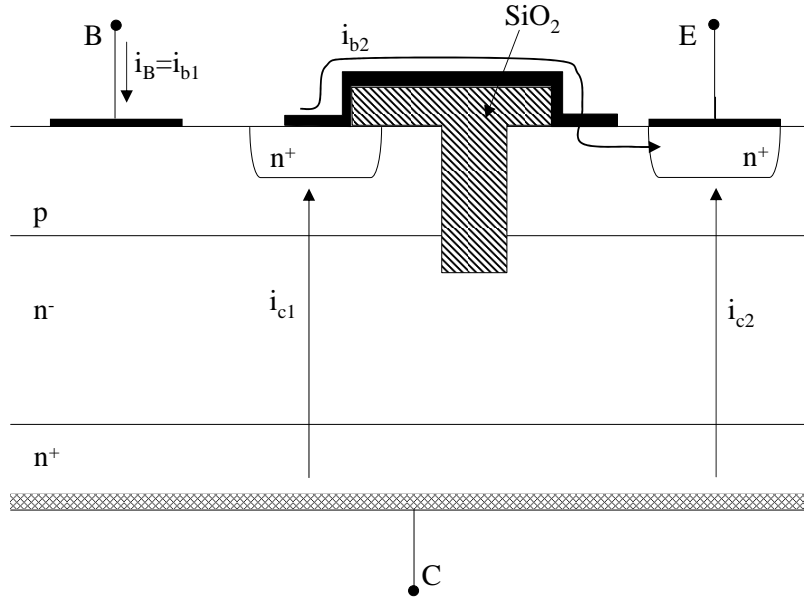


Figura 1.22: Corte de un Darlington monolítico - la zona de SiO_2 separa las bases de los transistores $T1$ y $T2$

1.10. Circuitos de comando de base. "Drivers" de base.

Características

Los circuitos de manejo de base de un BJT común o Darlington para aplicaciones prácticas se diseñan de manera que:

- Todo el chip encienda de la forma más uniforme posible. Esto requiere un pulso de corriente de base de amplitud bastante mayor que el valor necesario para mantener al transistor en el punto de conducción elegido.
- La corriente de base durante la conducción se ajuste de manera que frente a variaciones de I_C el BJT se mantenga en el nivel de saturación adecuado, normalmente tratando de minimizar t_s .
- El tránsito de corriente de base para conducción a corriente de base para apagado se realice con pendiente controlada para evitar que el diodo base - emisor se corte cuando todavía hay exceso de portadores en la base y en la zona n^- .
- La corriente de apagado I_{B2} sea lo suficientemente grande como para disminuir t_s pero limitada para no restringir la RBSOA.

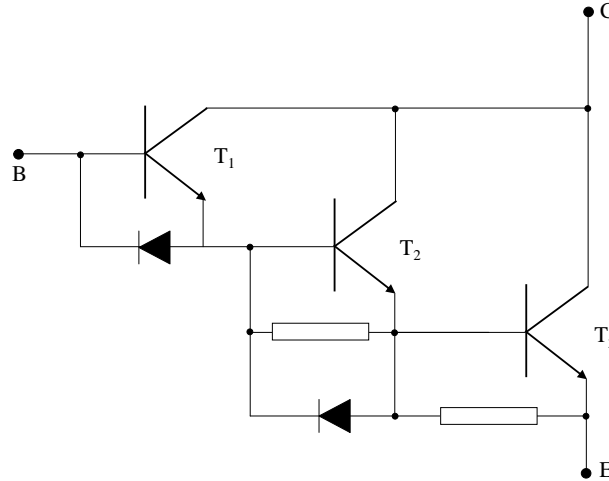


Figura 1.23: Darlington de tres transistores para tensiones de bloqueo de 800 a 1200 V

- Se disponga de aislación galvánica para comandar transistores cuyo emisor no tiene una tensión fija, como las llaves “de arriba” de un inversor.
- Se asegure el estado de corte del transistor cuando no hay señal de comando.

Una forma de controlar el t_s es elegir que el dispositivo trabaje en su totalidad en la zona de casi saturación. Esto implica una mayor tensión U_{CE} de conducción que se podrá tolerar o no dependiendo de la aplicación. Hay que tener en cuenta que en estas condiciones aumentan las pérdidas en conducción.

1.10.1. Pulso inicial de corriente y ajuste de I_B

La caída U_{CE} en casi saturación es del orden de 2 o 3 V . El problema a resolver es cómo ajustar I_B para seguir en la zona de casi saturación cuando la carga (I_C) varía. Una forma es utilizar el circuito de la figura 1.24, llamado “Baker clamp”.

Al empezar a prender el transistor U_{CE} es la tensión bloqueada y el diodo $D1$ está apagado (figura 1.11). Toda la corriente de base I_{B_d} suministrada por el driver se utiliza para prender el transistor, entonces U_{CE} baja hasta que el diodo $D1$ conduce. Llamamos V_γ a la caída de tensión de un diodo en conducción, valor que asumimos como prácticamente constante. En esa situación se cumple que:

$$NV_\gamma + U_{BE} = V_\gamma + U_{CE(\text{cond})} \quad (1.8)$$

$$U_{CE(\text{cond})} = (N - 1)V_\gamma + U_{BE} \quad (1.9)$$

Lo que muestra que utilizando diodos se puede aumentar o disminuir U_{CE} en pasos de 0,7 V, lo cual es una forma de elegir el punto de funcionamiento en

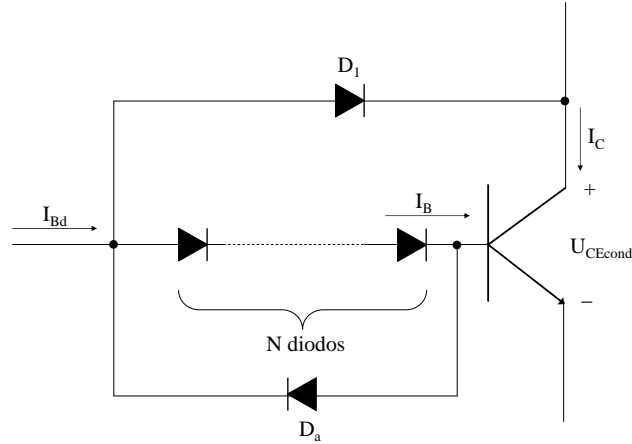


Figura 1.24: Circuito de ajuste para I_B (Baker clamp)

conducción. El circuito funciona como un sistema con realimentación negativa. De la corriente suministrada por el driver solamente va a la base del transistor la necesaria para mantenerlo en el $U_{CE} = U_{CE(cond)}$ elegido. El resto circula por $D1$ y se suma a la corriente de colector. Si disminuye I_C , $U_{CE(cond)}$ tiende a disminuir, lo que hace que $D1$ se polarice más en directo conduciendo más corriente. De esta manera disminuye la corriente de base del transistor hasta que alcanza estrictamente el valor necesario para que la tensión colector - emisor se mantenga en $U_{CE(cond)}$ (figura 1.25).

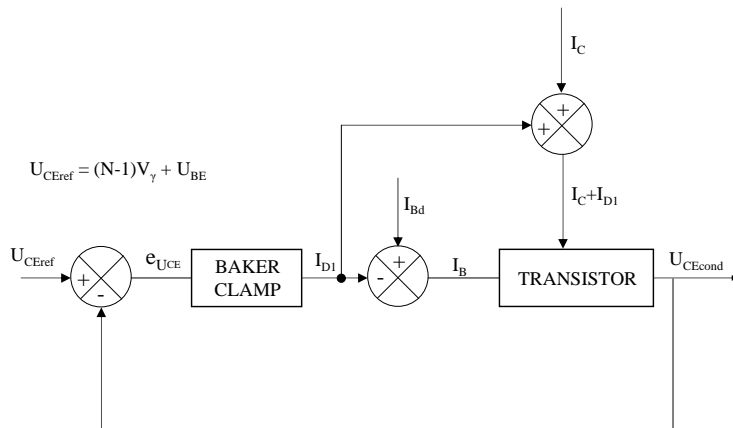


Figura 1.25: Funcionamiento del Baker clamp

El Baker clamp permite resolver el problema de generar un pulso inicial de encendido de valor mayor que el necesario para la saturación, ya que mientras

U_{CE} no baja toda la corriente I_{Bd} va a la base del transistor. En el caso de carga inductiva clampeada toda la corriente de drive va a la base hasta que el transistor conduce toda la corriente de carga, porque recién en esa situación U_{CE} comienza a bajar. Es frecuente usar el Baker clamp con un solo diodo, con lo que $U_{CE} \approx U_{BE}$.

1.10.2. Ejemplo de driver de base para BJT común o Darlington

La figura 1.26 muestra una posible implementación del driver de un BJT que cumple con los requerimientos mencionados.

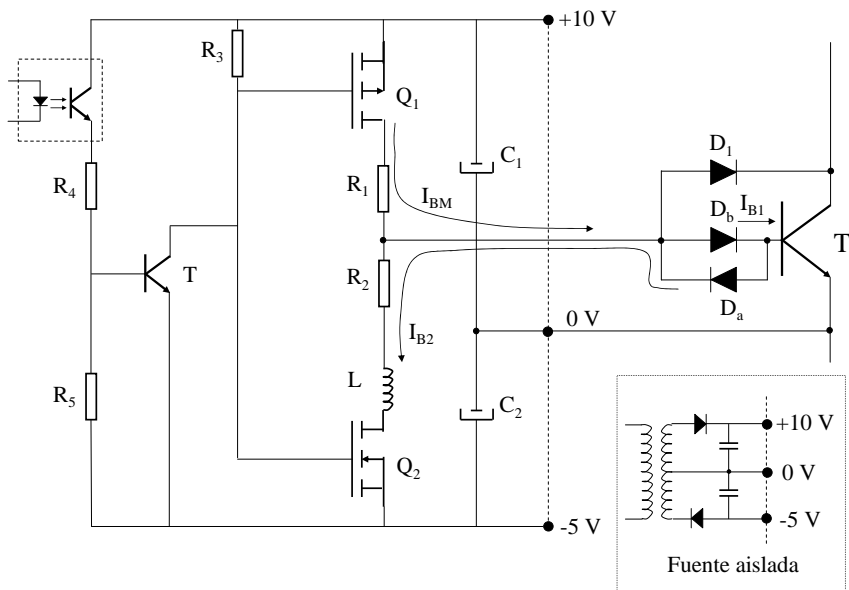


Figura 1.26: Circuito de comando de base o “Driver” de BJT con aislación galvánica

La señal de encendido y apagado se transmite a través de un acoplador óptico o por un vínculo de fibra óptica. Dos fuentes de tensión, una positiva y otra negativa con cero común suministran las corrientes I_{B1} y $-I_{B2}$ necesarias para prender y apagar el BJT. Estas fuentes se implementan mediante rectificadores en el secundario de un transformador, a efectos de asegurar aislación galvánica.

Como llaves auxiliares se utilizan MOSFETs, dispositivos que se estudian en el Capítulo 7. Un MOSFET canal n es una llave que bloquea una tensión positiva U_{DS} entre sus electrodos D (drain) y S (source), conduce si se le aplica una tensión de $+10$ a $+15V$ entre el electrodo de comando gate y source y corta si se le aplica tensión cero o negativa entre esos electrodos, aún a través de una impedancia relativamente alta. Un MOSFET canal p es una llave que bloquea una tensión negativa U_{DS} entre sus electrodos D y S , conduce si se le aplica una

tensión de -10 a $-15V$ entre gate y source y corta si se le aplica tensión cero o positiva entre esos electrodos, aún a través de una impedancia relativamente alta.

Funcionamiento

- a Si no hay señal en el acoplador óptico su transistor está cortado. El transistor T queda con su base conectada al emisor a través de R_5 y por lo tanto también está cortado. El MOSFET Q_1 , de canal p , queda con una resistencia R_3 entre gate y source, por lo tanto también es una llave abierta. El MOSFET Q_2 , de canal n , tiene su gate conectado a una tensión de $15V$ con respecto a su source, a través de la resistencia R_3 , por lo tanto está en estado de conducción y es una llave cerrada. La base del transistor T_p queda conectada a $-5V$ a través del diodo D_a , la inductancia L y la resistencia R_2 . El diodo base emisor de T_p queda polarizado en inverso y solamente circula la corriente de fugas. La tensión de polarización en inverso es $-5V - V_{\gamma(D_a)} \approx -4V$. Se asegura entonces el corte de T_p .
- b Si mediante corriente por su ~~fotodiodo~~ se prende el transistor del acoplador óptico, se prende T dado que su base se conecta a $+10V$ a través de R_4 , mientras que su emisor está conectado a $-5V$. Q_2 queda con su gate conectado a su source y se corta. El gate de Q_1 queda con una tensión de $-15V$ con respecto a su source y se prende, actuando como llave cerrada. Se establece una corriente por el circuito formado por Q_1 , R_1 , D_b , el diodo base - emisor de T_p alimentado por la fuente de $10V$ con respecto al emisor de T_p . Esa corriente I_{B_M} es la corriente inicial de prendido de T_p . El transistor T_p prende y U_{CE} queda al valor fijado por el Baker clamp (D_1 , D_b , D_a). Según el valor de I_C , la corriente necesaria de base I_{B_1} circula por la juntura base - emisor y por D_1 circula $I_{B_M} - I_{B_1}$. El transistor T_p queda en estado de conducción.
- c Si se corta la señal de comando, se corta T de acuerdo a a). Q_1 se apaga y Q_2 conduce. Se establece una corriente inversa de valor I_{B_2} por la juntura base - emisor de T_p polarizada en directo, que circula por el circuito formado por D_a , R_2 , L , Q_2 (llave cerrada) y por la fuente de $-5V$ con respecto al emisor de T_p . La corriente llega al valor I_{B_2} con una cierta pendiente fijada por L . Cuando T_p se apaga la juntura base - emisor se polariza en inverso y la corriente de base va a cero. La base de T_p queda en $-4V$ respecto al emisor y T_p queda apagado.

De acuerdo al circuito los valores de I_{B_M} e I_{B_2} son:

$$I_{B_M} = \frac{10V - U_{BE} - V_{\gamma(D_b)}}{R_1} \quad (1.10)$$

$$I_{B_2} = \frac{5V + U_{BE} - V_{\gamma(D_a)}}{R_2} \quad (1.11)$$

La forma de onda de la corriente y tensión de base aplicadas por el circuito de comando se ven en la figura 1.27. Los condensadores C_1 y C_2 se conectan para fijar la tensión sobre las llaves del driver y para suministrar corriente durante los transitorios.

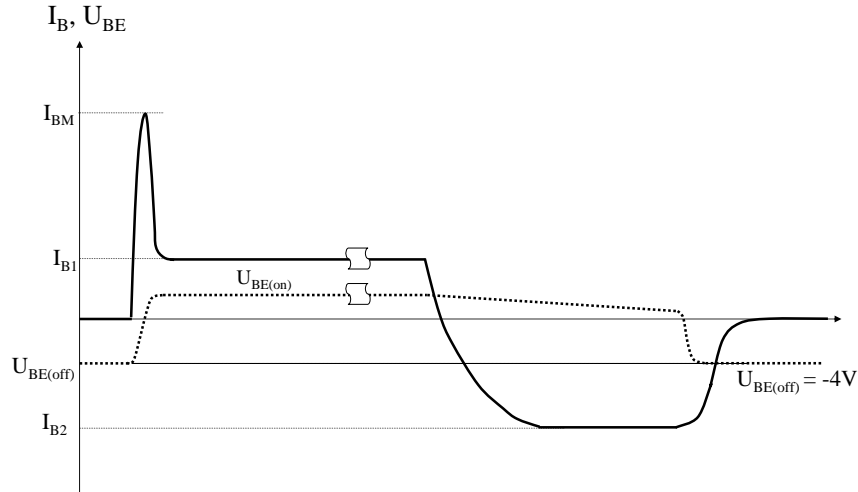


Figura 1.27: Corriente de base y tensión base - emisor con el circuito de la figura 1.26

1.11. Comentarios generales

El BJT y su versión Darlington han sido los componentes claves para el desarrollo de aplicaciones de electrónica de potencia en equipos asociados a redes de baja tensión. Ha sido sustituido por otros componentes debido a sus limitaciones en diversos aspectos. El BJT de potencia simple (*no Darlington*) tiene la ventaja de la baja tensión en conducción cuando se lo satura (unas décimas de V). Sin embargo la saturación implica corriente de base alta, con ganancias del orden de 5 (baja eficiencia de comando) y tiempos de conmutación largos (sobre todo t_s) que restringen su uso a altas frecuencias debiéndose trabajar por debajo de 20 kHz, límite superior del rango audible. Tiene además limitaciones en cuanto a la tensión de bloqueo, ya que la ganancia disminuye con la misma, y en cuanto a la capacidad de manejar cargas inductivas clampeadas, debido al riesgo de segundo breakdown.

Para poder aumentar la tensión de bloqueo, la ganancia y la potencia total a manejar se desarrolló el Darlington monolítico, que permite ganancias del orden de 20 a 100 y tensiones de bloqueo de hasta 1200 V (con Darlington de 3 etapas) y corrientes de hasta 600 A. Esta construcción implica sin embargo que las tensiones de conducción quedan del orden de 3 a 5V, con las correspondientes pérdidas asociadas, y los tiempos de almacenamiento t_s de 20 μs , con la correspondiente limitación en la frecuencia de trabajo ya que se introduce un retardo e imprecisión en el tiempo de apagado.

Las limitaciones por segundo breakdown implican exigencias adicionales a los circuitos de ayuda al apagado.

La conexión en paralelo para llegar a mayores potencias es posible pero

presenta dificultades adicionales por ser un dispositivo cuyo funcionamiento se basa en la difusión de portadores minoritarios, con el consecuente coeficiente negativo de temperatura, situación similar a la de los diodos.

Los BJT se han usado tanto para aplicaciones de alta velocidad y baja potencia (fuentes de dispositivos electrónicos) como para usos de alta potencia y por lo tanto baja frecuencia, como controles de motor e inversores de UPS.

Actualmente han sido sustituidos por los MOSFETs (Metal Oxide Semiconductor Field Effect Transistor) de potencia, que predominan en las aplicaciones de alta velocidad y baja tensión y potencia, y por los IGBT (Insulated Gate Bipolar Transistor), en los que se basan los inversores de potencia (de hasta cientos de MW) y los controles de motor.

Todos los dispositivos en uso tienen sin embargo transistores bipolares integrados en su estructura, y sus especificaciones utilizan conceptos desarrollados para los BJT, como por ejemplo las zonas de operación segura.

Bibliografía

B.Williams (2006). *Power Electronics: Devices, Drivers, Applications, and Passive Components*, University of Strathclyde, Glasgow - UK.

Darlington modules databook (Databook). FALTA ESTO - PREGUNTARLE A CESAR.

Kassakian, J., Schlecht, M. & Verghese, G. (1992). *Principles of Power Electronics*, Addison-Wesley.

Mohan, N., Underland, T. & Robbins, W. (1995). *Power Electronics - Converters, Applications and Design*, John Wiley & Sons, Inc.

Thomson-CSF (1978). The power transistor in its environment, *Aix - en Provence, Manual* .

Thorborg, K. (1988). *Power Electronics*, Prentice - Hall.