

Capítulo 1

GTO - GCT

Resumen

El *GTO* (de **G**ate **T**urn **O**ff thyristor, tiristor apagable por gate) consiste en un tiristor modificado de manera que pueda ser apagado a través del gate. Se modifica la estructura de manera de minimizar la resistencia lateral descrita en el punto 3.8.1 en la zona del gate. De esta forma se lo puede apagar con una corriente inversa de gate de muy corta duración aunque del orden de la corriente de ánodo. Se emplea en inversores de gran potencia. Su capacidad de bloqueo llega a varios miles de V y su capacidad de corriente a varios miles de A . El *GCT* (de **G**ate **C**ommutated Thyristor, tiristor conmutado por gate) es una variante del *GTO* desarrollada para optimizar su funcionamiento y simplificar el diseño de potencia de un convertidor. Consiste esencialmente en un módulo compuesto por un *GTO* de gate modificado y estructura general optimizada y un circuito de comando (driver) capaz de generar las corrientes de encendido y apagado correspondientes. Al conjunto de *GTO* modificado y driver se lo denomina también *IGCT* (**I**ntegrated **G**ate **C**ommutated Thyristor). El *IGCT* es uno de los dispositivos de elección para implementación de convertidores de alta potencia (cientos de MW) como los utilizados en sistemas *FACTS* (**F**lexible **A**C **T**ransmission **S**ystems)

1.1. Introducción

Al analizar el apagado de un tiristor común, en el punto 3.8.1 se presentó la imposibilidad de su apagado mediante una corriente inversa de gate debido a la estructura de la juntura p^-n^+ entre gate y cátodo. Según lo allí expuesto, la resistencia lateral de la capa p impide que la eventual corriente inversa se distribuya en la juntura y por lo tanto imposibilita el apagado forzado del dispositivo. El tiristor se apaga entonces llevando la corriente de ánodo a cero mediante una corriente inversa aplicada por un circuito externo que a su vez aplique una tensión inversa durante un tiempo suficiente ($> t_q$) como para que el dispositivo no reencienda al pasar a bloqueo directo. En particular, en convertidores conmutados por la red, esta función la cumple el propio convertidor (ver 3.8.3).

Por otra parte, el tiristor constituye una excelente implementación física

de llave electrónica, sobre todo para aplicaciones en altas potencias. Puede bloquear altas tensiones (hasta más de 10 kV), conducir en forma permanente altas corrientes (varios kA), soportar sobrecorrientes de hasta 10 veces la corriente nominal permanente, y su caída de tensión en conducción (a lo sumo unos pocos V), comparada con las tensiones usuales de trabajo de los convertidores, es muy baja, lo cual permite implementar sistemas de alto rendimiento. De hecho ha tenido un uso extendido en inversores o convertidores de alta potencia que requieren apagado forzado, fabricándose en versiones de alta velocidad (inverter grade). Estas aplicaciones requieren de todas maneras circuitos auxiliares costosos y complejos, que esencialmente superponen una corriente inversa de mayor valor que la de funcionamiento para forzar el apagado. El *GTO* y su versión actual, el *IGCT*, han sido desarrollados para utilizar en la mayor extensión posible las características de llave del tiristor incorporándole la posibilidad de apagado por electrodo de comando. Para presentar su funcionamiento se analiza con cierto detalle el proceso de encendido y posible apagado mediante el modelo de dos transistores y se presentan las características estructurales adicionales que posibilitan el apagado. Se describen además las características de conmutación y comando de gate correspondientes.

1.2. Condición teórica de encendido y apagado de un tiristor mediante corriente de gate

Consideremos nuevamente el modelo de dos transistores de un tiristor (figura 1.1). Las corrientes de los transistores se pueden expresar en función de la corriente de ánodo y gate utilizando las ganancias en base común α_{npn} y α_{pnp} correspondientes. De esa forma se puede deducir expresiones para la condición de encendido y para la corriente de gate necesaria para el apagado. Utilizamos las definiciones y relaciones según la figura 1.2

1.2.1. Condición de encendido

Para que el tiristor pueda ser prendido debe tener una tensión ánodo cátodo positiva. En esas condiciones la tensión está bloqueada por la juntura J_{23} , única polarizada en inverso. Por esa juntura circula solamente la corriente de fugas, de huecos y electrones, que en el modelo de dos transistores está representada por la suma de las corrientes de fugas I_{CBO_p} , del transistor pnp , e I_{CBO_n} , del transistor npn .

De acuerdo a las figuras 1.1 y 1.2 al aplicar una corriente de gate I_G se tiene:

$$I_A = I_{E_{pnp}} \quad (1.1)$$

$$I_K = I_{E_{npn}} \quad (1.2)$$

Si se hace circular corriente de *gate* vale que:

$$I_G + I_A = I_K \quad (1.3)$$

Utilizando los modelos de la figura 1.2 se puede entonces obtener una expresión para I_A :



1.2. CONDICIÓN TEÓRICA DE ENCENDIDO Y APAGADO DE UN TIRISTOR MEDIANTE CORRIENTE DE

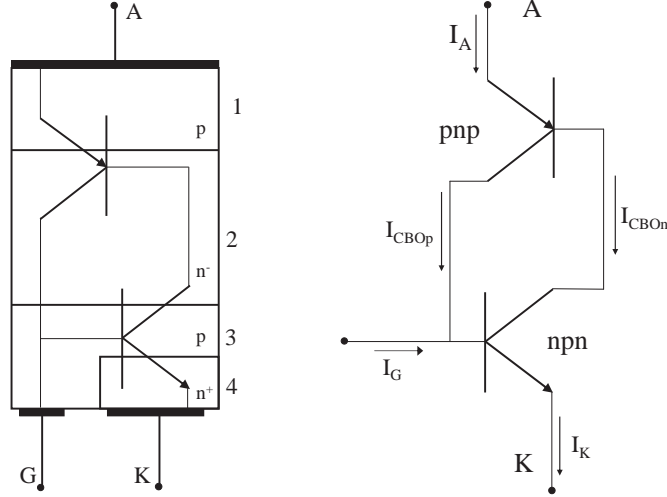


Figura 1.1: Modelo de dos transistores de un tiristor en bloqueo directo, con las corrientes de fugas correspondientes

$$I_{C_{pnp}} = \alpha_{pnp} I_A + I_{CBO_p} \quad (1.4)$$

$$I_{B_{npn}} = I_G + I_{C_{pnp}} = I_G + \alpha_{pnp} I_A + I_{CBO_p} \quad (1.5)$$

$$I_{B_{pnp}} = I_K(1 - \alpha_{npn}) - I_{CBO_n} = (I_A + I_G)(1 - \alpha_{npn}) - I_{CBO_n} \quad (1.6)$$

$$(I_A + I_G)(1 - \alpha_{npn}) - I_{CBO_n} = I_G + \alpha_{pnp} I_A + I_{CBO_p} \quad (1.7)$$

$$I_A + I_G - \alpha_{npn} I_A - \alpha_{npn} I_G - I_{CBO_n} = I_G + \alpha_{pnp} I_A + I_{CBO_p} \quad (1.8)$$

$$I_A(1 - \alpha_{npn} - \alpha_{pnp}) = \alpha_{npn} I_G + I_{CBO_n} + I_{CBO_p} \quad (1.9)$$

$$I_A = \frac{\alpha_{npn} I_G + I_{CBO_n} + I_{CBO_p}}{1 - (\alpha_{npn} + \alpha_{pnp})} \quad (1.10)$$

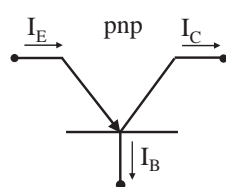
Si la corriente total de fugas del tiristor es $I_S = I_{CBO_p} + I_{CBO_n}$

$$I_A = \frac{\alpha_{npn} I_G + I_S}{1 - (\alpha_{npn} + \alpha_{pnp})} \quad (1.11)$$

En esta ecuación, a la suma de las ganancias en base común a veces se le llama "ganancia del lazo" (loop gain) $G = \alpha_{npn} + \alpha_{pnp}$

La ecuación expresa la corriente de ánodo en función de la corriente de gate y de las ganancias en base común de los transistores. Para vincularla con el encendido del tiristor se debe tener en cuenta los siguientes factores:

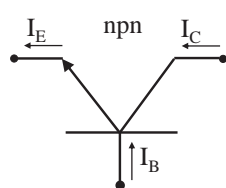
- Las ganancias α_{npn} y α_{pnp} no son constantes. Dependen de (crecen con) la densidad de corriente en la juntura base-emisor de cada transistor y por lo tanto de $I_K = I_A + I_G$ e I_A respectivamente. También aumentan algo al aumentar la tensión ánodo-cátodo debido a que el ancho efectivo de las bases disminuye (Sze 1981). Las ecuaciones muestran además que I_A e I_K crecen con la corriente de gate I_G . Al aumentar la tensión aumenta además I_S que contribuye a la densidad de corriente.



$$I_C = \alpha_{\text{pnp}} I_E + I_{\text{CBO}_p}$$

$$I_E = I_C + I_B$$

$$I_B = I_E (1 - \alpha_{\text{pnp}}) - I_{\text{CBO}_p}$$



$$I_C = \alpha_{\text{npn}} I_E + I_{\text{CBO}_n}$$

$$I_E = I_C + I_B$$

$$I_B = I_E (1 - \alpha_{\text{npn}}) - I_{\text{CBO}_n}$$

Figura 1.2: Ganancia en base común α . Definiciones y relaciones

- b) El tiristor está encendido cuando la corriente de ánodo no depende de la corriente de gate sino del circuito externo.

En ese contexto, si por cualquiera de los mecanismos descritos en *a*) la suma $\alpha_{\text{npn}} + \alpha_{\text{pnp}}$ se hace igual a 1 o se aproxima a 1, la ecuación 1.11 indicaría que I_A se hace infinitamente grande. El valor máximo de I_A es sin embargo el que impone el circuito externo en una llave cerrada en lugar del tiristor. Por lo tanto la ecuación 1.11 indica en realidad que con $\alpha_{\text{npn}} + \alpha_{\text{pnp}} = 1$ la corriente I_A deja de depender de I_G y pasa a ser determinada por el circuito externo. La corriente de ánodo es la suma de las corrientes de base de los transistores, que quedan prendidos en un proceso de realimentación positiva. La corriente de gate deja de ser necesaria para que el tiristor permanezca en conducción. Debido a la magnitud de las corrientes de base ($I_A = I_{B_{\text{npn}}} + I_{B_{\text{pnp}}}$ con el tiristor encendido e $I_G = 0$) los transistores saturan.

La fig 1.3 (Wallmark & Zwegbergk 1973, adaptada de) muestra cómo α_{npn} y α_{pnp} dependen de la densidad de corriente. Las curvas de 1.3 a) muestran que la densidad de corriente necesaria para que $\alpha_{\text{npn}} + \alpha_{\text{pnp}} = 1$ es relativamente pequeña, lo cual indica que el tiristor encendería con tensión directa muy baja, con aumentos de temperatura ~~por~~ otros factores. Por lo tanto el tiristor se modifica para que las ganancias se comporten como en la curva 1.3 b). Esto se logra por ejemplo mediante la técnica de emisor cortocircuitado descrita en el punto 3.4.3 (fig 3.16). α_{npn} se mantiene prácticamente en cero hasta que la densidad de corriente requerida para el disparo es suficientemente alta como para que tenga que ser suministrada por la corriente externa de gate.



1.2. CONDICIÓN TEÓRICA DE ENCENDIDO Y APAGADO DE UN TIRISTOR MEDIANTE CORRIENTE DE

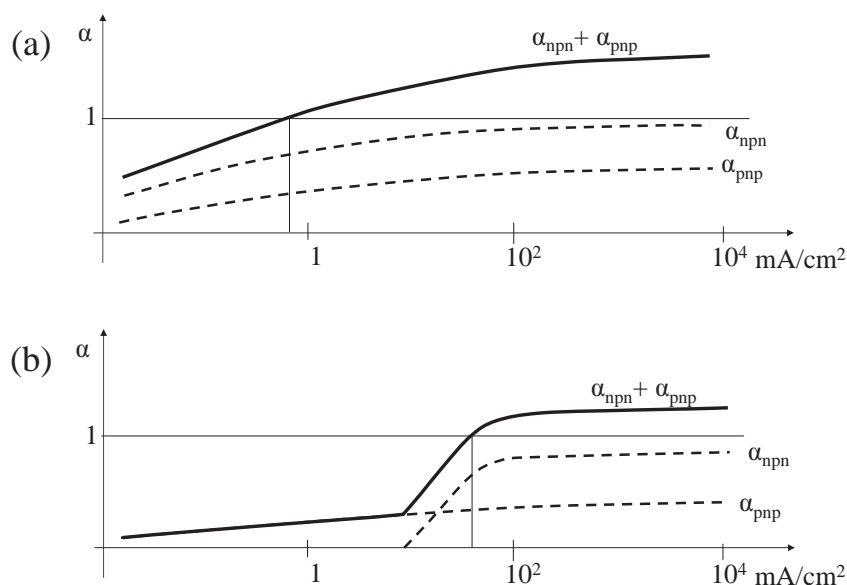


Figura 1.3: Ganancia en base común en función de la corriente - (a) ganancias en modelo básico - (b) ganancias con cátodo (emisor del npn) modificado.

1.2.2. Condición de apagado

Para analizar el apagado suponemos que el modelo de dos transistores sigue siendo válido. En esas condiciones se puede considerar que el tiristor se puede apagar mediante una corriente inversa de gate lo suficientemente grande como para que el transistor *npn* salga de saturación. La figura 1.4 muestra el tiristor en conducción en el momento de ser apagado de esta forma. ~~Para este análisis puede despreciarse el efecto de la corriente de fugas.~~

Utilizando las relaciones de la fig 1.2 para el tiristor en zona activa y ~~despreciando las corrientes de fugas~~ se obtiene:

$$I_{G_{off}} = I_A - I_K \quad (1.12)$$

$$I_{G_{off}} = I_A - I_A \frac{(1 - \alpha_{pnp})}{\alpha_{nnp}} = I_A \left(1 - \frac{1 - \alpha_{pnp}}{\alpha_{nnp}}\right) \quad (1.13)$$

$$I_{G_{off}} = I_A \left(\frac{\alpha_{nnp} + \alpha_{pnp} - 1}{\alpha_{nnp}}\right) \quad (1.14)$$

En realidad esta es la mínima corriente de gate que saca de saturación al tiristor ideal que responde al modelo de dos transistores. Teóricamente alcanza con sacar de saturación al transistor *npn* para que el tiristor se apague, ya que el circuito externo impone una corriente, y para seguir conduciendo en zona activa la corriente de base del *npn* debería bajar exactamente al valor correspondiente a la corriente impuesta, cosa prácticamente imposible en condiciones reales (una corriente levemente mayor lo saturaría y una levemente menor lo cortaría). Bastaría entonces que la corriente I_{G_Q} de apagado sea algo mayor que el valor

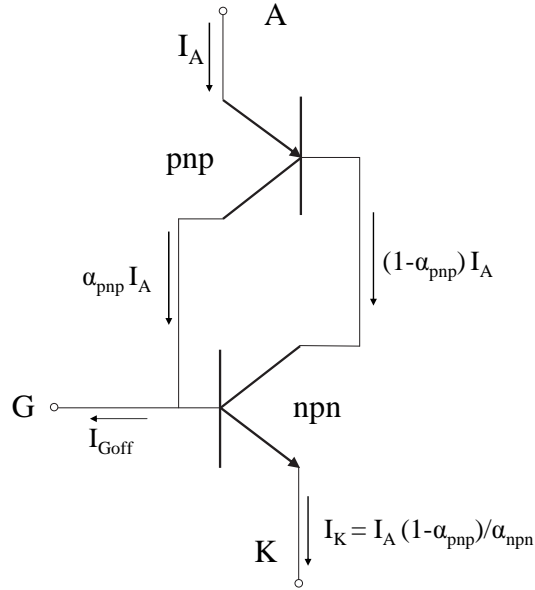


Figura 1.4: Modelo de dos transistores para el apagado con las relaciones entre corrientes para zona activa

límite indicado por la ecuación 1.14 para que el tiristor se apague. En la práctica para asegurar el apagado la corriente de gate necesaria (I_{GQ}) debe ser claramente mayor que el valor de la ecuación 1.14.

$$I_{GQ} > I_A \left(\frac{\alpha_{npn} + \alpha_{pnp} - 1}{\alpha_{npn}} \right) \quad (1.15)$$

La ganancia de apagado β_{off} se suele definir como el cociente entre la corriente de ánodo y la mínima corriente inversa de gate necesaria para apagar el *GTO*

$$\beta_{off} = \frac{I_A}{I_{G_{off}}} \quad (1.16)$$

De la ecuación 1.15 se obtiene que

$$\beta_{off} = \frac{\alpha_{npn}}{\alpha_{npn} + \alpha_{pnp} - 1} \quad (1.17)$$

La corriente de apagado real debe ser entonces

$$I_{GQ} > I_{G_{off}} = \frac{I_A}{\beta_{off}} \quad (1.18)$$

Se ve que para valores normales de ganancias en base común para transistores en conducción la corriente de gate es del orden de la corriente de ánodo. Para obtener entonces un dispositivo de este tipo que sea apagable por corriente de gate se debe modificar la estructura del tiristor en por lo menos dos aspectos:

a) Hacer que el modelo de dos transistores sea válido en el apagado, lo cual implica disminuir drásticamente la resistencia lateral del gate.

b) Aumentar la ganancia de apagado, lo cual implica modificar la estructura para que α_{npn} sea cercano a la unidad y α_{pnp} sea lo más bajo posible.

1.3. Estructura de un GTO

La estructura básica de un GTO es esencialmente la de un tiristor (4 capas *nnpn*) con cambios que permiten su funcionamiento como llave apagable. Los cambios mayores se concentran en la zona del cátodo - gate y en la estructura del ánodo. La tensión de bloqueo depende, como en todos los dispositivos, del espesor de la capa n^- . La capacidad de corriente depende naturalmente del área del chip.

1.3.1. Estructura del cátodo - gate: Minimización de la resistencia lateral de gate

La resistencia lateral es la resistencia de la capa *p* del gate entre su contacto metálico y la zona que queda en el medio del dopaje n^+ del cátodo. Se trata entonces de disminuir la distancia entre esos dos puntos. Esto se logra mediante una estructura consistente en gran cantidad de regiones o islas n^+ (cátodos individuales) dopadas en el material *p* del gate. El silicio se talla además de forma que esas zonas n^+ queden en relieve con respecto a la zona *p* que las rodea. La superficie de la oblea o chip de silicio queda entonces formada por "mesas" n^+ rodeadas por material *p*. Se metaliza entonces la superficie de cada mesa, formando múltiples contactos de cátodo, y utilizando el desnivel se metaliza toda la superficie de material *p* que aflora entre los cátodos, formando un contacto único de gate que se extiende por toda la oblea. Sobre la superficie metalizada de todas las mesas se apoya entonces la placa metálica del cátodo poniéndolos todos en paralelo. El resultado es un dispositivo consistente en gran cantidad de tiristores en paralelo de dimensiones laterales comparables a la del espesor total de la oblea, y por lo tanto asimilables a estructuras verticales representables por el modelo de dos transistores.

Las figuras 1.5 y 1.6 (Mohan, Underland & Robbins 1995, adaptado de) muestran la estructura general del GTO. La figura 1.5 muestra el aspecto de la oblea del lado del cátodo y gate. Las pequeñas zonas alargadas en blanco son las mesas del cátodo. La zona en gris que las rodea es la metalización del gate.

Cada mesa mide aproximadamente 2 - 3 mm de largo por 0,1- 0,3 mm de ancho, dimensiones comparables con el espesor del chip (aprox. hasta 1 mm). Un GTO de 3000 A puede tener hasta 3000 mesas de cátodo. Esta estructura se puede comparar con la de un tiristor común para empleo en convertidores conmutados por la red presentada en la Fig. 3.4. Se ve que la resistencia lateral es ahora muy baja y que la metalización de gate tiene área de contacto y material suficiente como para posibilitar corrientes de apagado del orden de las de conducción.

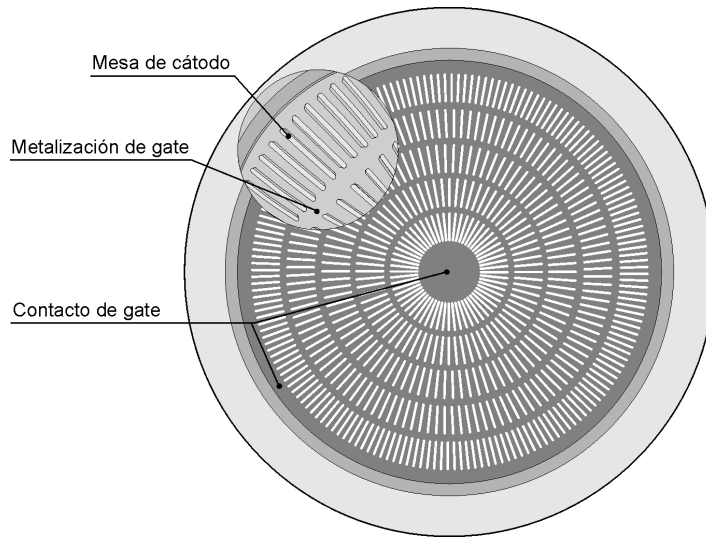


Figura 1.5: Estructura de un *GTO* ~~en perspectiva~~ (I)

1.3.2. Estructura del ánodo. Disminución de la ganancia α_{pnp} . Estructura general

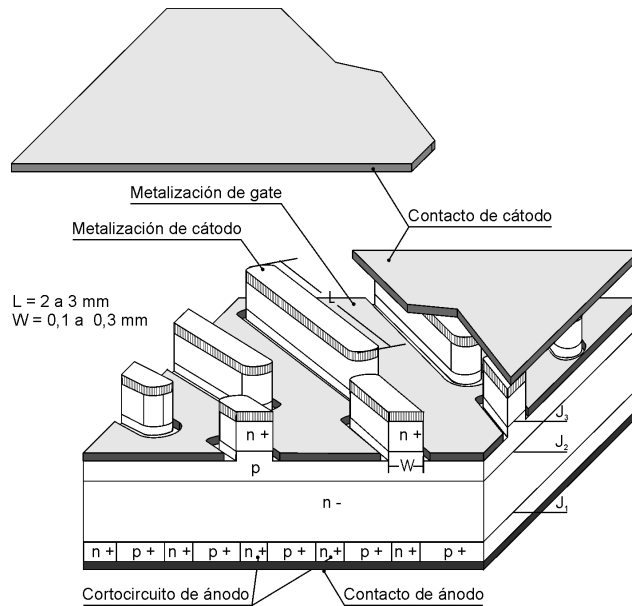
Para aumentar la ganancia de apagado, es decir para aumentar la corriente de ánodo que es posible apagar mediante una corriente inversa de gate se puede disminuir α_{pnp} , según 1.17. Esto se logra mediante la implantación de zonas n^+ que conectan la capa de bloqueo al contacto del ánodo. Estas zonas se llaman cortocircuitos de ánodo y son similares a las que se emplean en el cátodo del tiristor para modificar el alfa del transistor de manera de aumentar la densidad de corriente necesaria para el disparo y así obtener un encendido preciso y seguro. La zona del ánodo de un *GTO* es una zona p^+ . El *GTO* con cortocircuitos de ánodo pierde la capacidad de bloqueo inverso del tiristor, que queda reducida a unos 20 V, y se le llama *GTO asimétrico*. En inversores desde fuentes de tensión, principal campo de aplicación de estos dispositivos, el bloqueo inverso no tiene relevancia ya que el *GTO* funciona solamente con bloqueo directo y se utiliza con un diodo en antiparalelo.

Otro mecanismo de ayuda al apagado consiste en reducir el tiempo de vida media de los portadores minoritarios en los bordes de la capa n^- de bloqueo lo cual implica modificar el material en esas zonas. Tanto los cortocircuitos de ánodo como la disminución de la vida media de los portadores ayudan a disminuir el exceso de estos últimos durante el apagado, acelerándolo.

Capa buffer y ánodo transparente

En *GTOs* modernos la disminución de ganancia se implementa mediante el llamado “emisor transparente” (el ánodo del *GTO* es el emisor del transistor *pnp*).

La estructura se muestra en la figura 1.9 b) (Galster, Klaka & Weber n.d.,

Figura 1.6: Estructura de un *GTO* en perspectiva (II)

adaptado de) y está asociada con la introducción de una capa n entre el ánodo p^+ y la capa de bloqueo. Esta capa, llamada capa buffer, se agrega para modificar el perfil del campo eléctrico sobre la capa n^- en condiciones de bloqueo directo. La tensión de bloqueo directo es la integral del campo eléctrico sobre el espesor de la capa n^- .

La figura 1.10 a) muestra el perfil del campo en un *GTO* sin capa buffer con ánodo cortocircuitado. Dado un determinado dopaje, para aumentar la tensión de bloqueo es necesario aumentar el espesor de la capa n^- , lo cual aumenta naturalmente la resistencia óhmica de esa n^- y por lo tanto las pérdidas en conducción. La introducción de una capa n entre la zona n^- y la capa p^+ del ánodo permite disminuir el espesor de la capa n^- para obtener la misma tensión de bloqueo. El perfil del campo eléctrico se muestra en la figura 1.10 b).

La pendiente del perfil del campo eléctrico en la zona n^- de la figura 1.10 b) es menor que la de la figura 1.10 a) pues el dopaje de la zona n^- correspondiente es menor (es prácticamente material intrínseco). Tenemos entonces el mismo valor de integral de campo y por lo tanto de tensión de bloqueo con una zona n^- de espesor significativamente menor que el necesario en la implementación sin capa buffer.

Emisor transparente

En presencia de una capa buffer, se puede ver que los cortocircuitos de ánodo no funcionan en forma satisfactoria (Galster et al. n.d.). Esto se debe a que la zona n del buffer presenta mucho mayor conductividad que la capa n^- , por lo tanto los electrones inyectados desde la capa n^- al emisor encuentran en la capa n un camino lateral de baja resistencia hacia los cortocircuitos de ánodo.

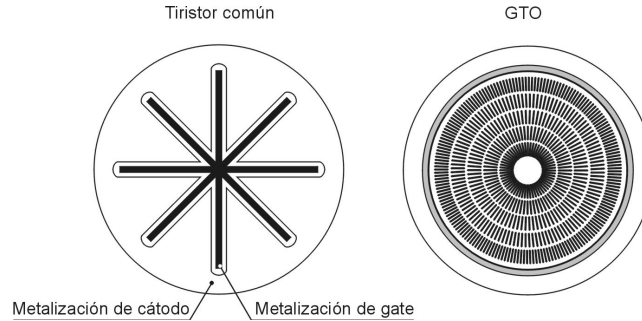


Figura 1.7: Superficie cátodo-gate de un tiristor común y superficie de un GTO

Esto incide negativamente en el encendido dado que disminuye excesivamente la ganancia del transistor npn .

Se implementa entonces un ánodo p^+ (o emisor del transistor npn) tal que su espesor sea menor que la longitud media recorrida por los electrones inyectados de la base. Lo que sucede entonces es que numerosos electrones atraviesan este emisor sin producir la emisión de huecos correspondiente. Se obtiene entonces un emisor de baja eficiencia y por lo tanto un transistor npn con α reducido.

Esta estructura se usa en versiones de uso actual del *GTO* e *IGCT*. El dispositivo resultante combina entonces bajas pérdidas en conducción debido al menor espesor de la capa n^- con una eficiencia de apagado comparable a la producida con cortocircuitos de ánodo. Un *GTO* de menor espesor favorece además la combinación de un *GTO* con un diodo en antiparalelo, como se verá más adelante.

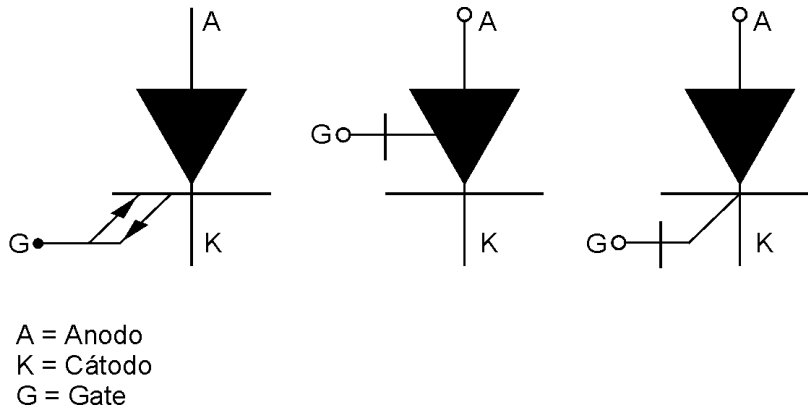
GTO simétrico

Algunos *GTOs* para aplicaciones especiales se construyen sin los cortocircuitos de ánodo y sin buffer y capa transparente, con lo cual conservan la capacidad de bloqueo inverso; el dispositivo se llama entonces *GTO simétrico* (*SGTO*).

El *GTO* simétrico no debe confundirse con el *GTO* con ánodo transparente, ya que este último no tiene capacidad de bloqueo inverso. La estructura es n^+pn^-p con un transistor npn prácticamente simétrico. El ancho de la zona n^- necesario para el bloqueo de tensión y la falta de cortocircuitos de ánodo aumenta las pérdidas en conducción y baja la eficiencia del apagado. Se modifica entonces la velocidad de recombinación en los límites de la capa n de manera de atenuar estos efectos adversos.

GTO de conducción inversa

Para eliminar la necesidad del diodo discreto antiparalelo en inversores se construye el *GTO de conducción inversa* *RCGTO* (*Reverse Conducting Gate Turn Off*). Es un *GTO* asimétrico en el cual parte del chip se usa para implementar el diodo antiparalelo en forma integrada. Para el diodo se usa la parte central del disco de silicio. El anillo exterior de metalización de gate sin

Figura 1.8: símbolos usuales del *GTO*

mesas de cátodo se usa para implementar el contacto del Gate con el conductor al terminal exterior de conexión.

Para el *GTO* de conducción inversa integrado en un único dispositivo la estructura de capas buffer y ánodo transparente es particularmente apropiada.

Dada una tensión de bloqueo determinada, un *GTO* con cortocircuitos de ánodo requiere mayor espesor que el diodo $p^+n^-n^+$ apropiado para conectar en antiparalelo. La integración de los dos componentes en el mismo espesor de chip tiene como consecuencia que el diodo se fabrica con mayor espesor del necesario, lo cual puede implicar una mayor caída de tensión.

Al incluir la capa buffer y el ánodo transparente, el *GTO* se puede fabricar con el mismo espesor que el de un diodo rápido normal (figura 1.12)

1.4. Encendido y apagado de un *GTO*

1.4.1. Limitación de di/dt y dV/dt . Circuitos de ayuda a la conmutación

El *GTO* es una llave apagable que se utiliza en convertidores en los cuales la conmutación es del tipo "conmutación inductiva clampeada": en el encendido la tensión comienza a bajar recién cuando la corriente llegó a su valor máximo y el diodo del modelo se apaga (fig. 1.10 y fig. 1.11 capítulo 4) y en el apagado la corriente empieza a bajar recién cuando la tensión llegó al máximo y el diodo del modelo se prende.

Sin embargo el *GTO* es esencialmente un tiristor. Por lo tanto en el encendido hay que tener en cuenta el límite de velocidad de subida de la corriente (di/dt máximo o crítico) que permite que la mayor parte del tiristor esté prendido cuando la corriente alcanza los valores de régimen de la aplicación. En el caso

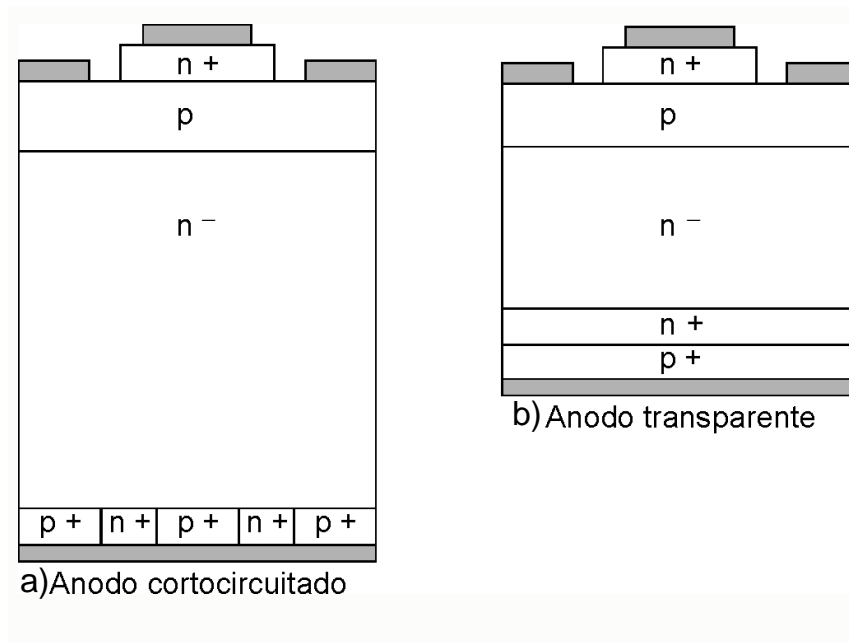


Figura 1.9: a) Anodo cortocircuitado b) Anodo transparente (cortesía de *ABB Semiconductors*)

del *GTO* en conmutación inductiva clampeada hay que tener en cuenta además que a la corriente máxima que impone la aplicación hay que agregarle la corriente de recuperación inversa del diodo al apagarse, que puede alcanzar valores del orden de la corriente de carga. Si bien las aplicaciones prácticas (inversores, convertidores DCDC) requieren el uso de un diodo de recuperación rápida, este tipo de diodos fabricados para grandes potencias pueden ser relativamente lentos y tener tiempos y carga de recuperación inversa considerables. La corriente final luego del encendido es la corriente de carga más la de recuperación inversa, lo que hace aumentar el di/dt efectivo. Por lo tanto, un análisis realista del encendido del *GTO* implica incluir un circuito de ayuda (turn-on snubber) como el presentado en el punto 4.5.2 (capítulo 4). De todas formas la estructura de gate-cátodo de un *GTO* permite obtener valores críticos de di/dt bastante mayores que los de un tiristor (del orden de $1000 A/\mu s$ para un dispositivo de $I_{av}=1000 A$)

En el apagado se debe tener en cuenta el límite de velocidad de subida de la tensión (dV/dt), la cual genera una corriente en la capacidad de la juntura de bloqueo directo que puede reencender el tiristor. En el caso del *GTO* la limitación de dV/dt adquiere importancia adicional por el hecho de que en las aplicaciones usuales el dispositivo pasa directamente de conducción a bloqueo directo sin pasar por bloqueo inverso. Por lo tanto el uso del *GTO* en conmutación inductiva clampeada vuelve obligatorio el circuito de ayuda al apagado (turn-off snubber) como el analizado en el punto 4.5.4 y debe ser incluido en el análisis del apagado. Debido a la presencia de portadores en el dispositivo, cuanto mayor es la corriente que se debe apagar mediante el gate, menor debe ser el dV/dt .

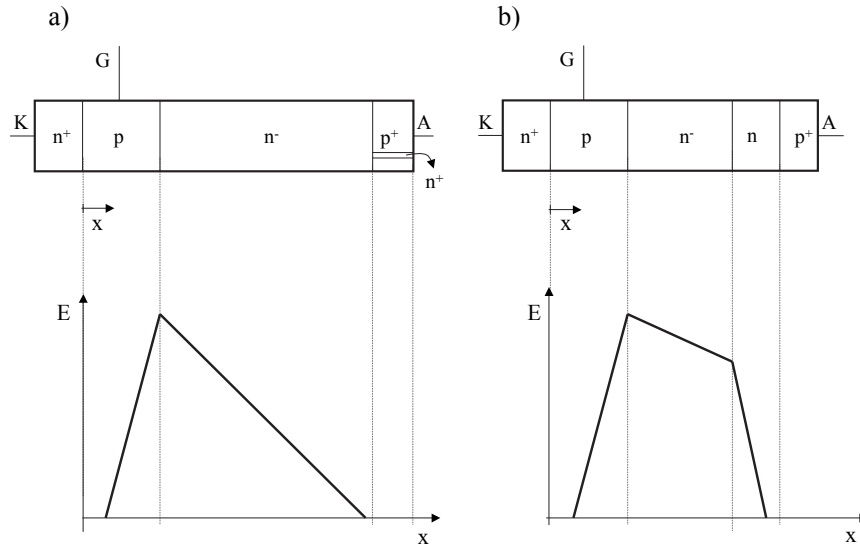


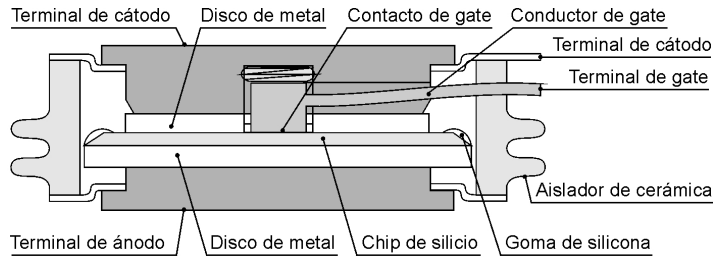
Figura 1.10: a) perfil del campo eléctrico en el transistor *pnp* en bloqueo directo - b) perfil del campo eléctrico en el transistor *pnp* en bloqueo directo con capa buffer *n* entre la base y el emisor

1.4.2. Corriente controlable

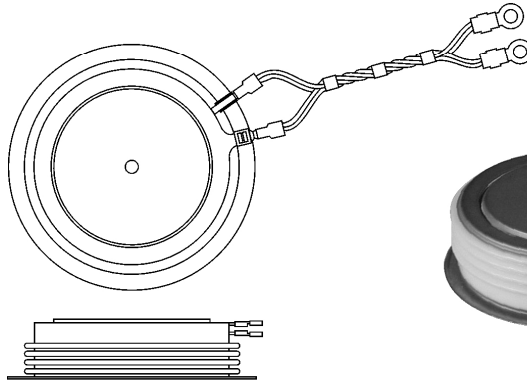
Además de los ratings normales de corriente del tiristor, en el *GTO* se agrega lo que se llama Corriente Controlable I_{TQRM} . Si bien el *GTO* soporta sin romperse una corriente mucho mayor (I_{TM} , por ejemplo), sólo es posible apagarlo mediante corriente inversa de gate si la corriente de ánodo es menor o igual que I_{TQRM} . Este valor es por lo tanto menor que I_{TM} pero mayor que $I_{T_{Avmax}}$ e $I_{T_{RMSmax}}$. El valor de I_{TQRM} está dado en las hojas de datos asociado a un valor del condensador del circuito de ayuda o snubber de apagado, que determina a qué valor sube la tensión U_{AK} cuando la corriente de ánodo se hace cero en el apagado, y con qué pendiente sube de ahí en adelante. Si se usa un condensador de menor capacidad debe considerarse en el diseño una corriente apagable menor. El *GTO*, al igual que el tiristor, puede soportar sin dañarse una corriente no repetitiva con forma de medio ciclo de senoide y valor hasta 20 veces el I_{av} , pero mediante el gate solamente se puede apagar la corriente controlable. (valores típicos: $I_{av} = 1200 A$, $I_{TQRM} = 4000 A$ con $C_s = 6 \mu F$)

La figura 1.14 muestra la relación entre la máxima corriente controlable y el valor del condensador del snubber de apagado.

El fabricante especifica la inductancia parásita L_s del circuito de snubber de apagado de la figura 1.15 para el cual el valor de corriente apagable indicado es válido.



(Fig. a)



(Fig. b)

(Fig. c)

Figura 1.11: a) corte de un GTO, b) vista de un GTO con cables de contacto, c) disco de GTO

1.4.3. Encendido del GTO

El proceso de encendido es esencialmente el de un tiristor. Sin embargo, dadas la estructura y aplicaciones del GTO, el valor y forma de onda de corriente de gate adecuados deben cumplir con ~~presenta~~ algunas exigencias adicionales. La corriente de gate inicial debe tener un crecimiento tal que dI_G/dt es mayor que un mínimo establecido ($25 A/\mu s$ para un GTO de $1000 A$) y su valor máximo I_{GTM} debe ser por lo menos 10 veces el valor I_{GT} mínimo de disparo del dispositivo considerado como un tiristor. De esta forma se asegura que todas las zonas de islas o mesetas de cátodo enciendan en forma simultánea. Como la corriente en estas aplicaciones crece muy rápido aún con snubber (en relación a un convertidor conmutado por la red por ejemplo), si la corriente de gate no es lo suficientemente grande y si no se establece con suficiente velocidad las islas que prenden primero llevan toda la corriente de carga \Rightarrow causando destrucción del dispositivo por corrida térmica. Este valor debe mantenerse durante todo el tiempo de encendido, normalmente algunos μs . Luego del transitorio de encendido debe mantenerse una corriente I_{GT} adecuada durante todo el tiempo de conducción para evitar que, durante un eventual descenso de la corriente de carga, se apaguen algunas islas, y que las que quedaron prendidas conduzcan

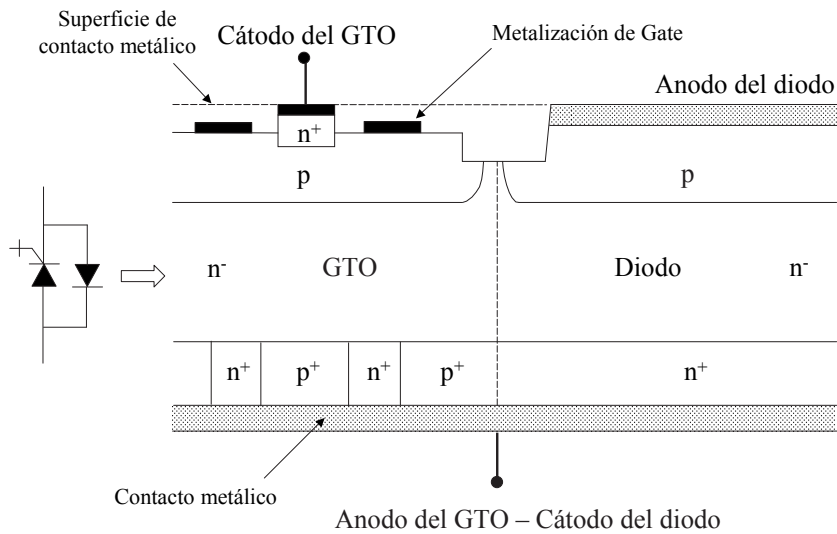


Figura 1.12: RCGTO - GTO con conducción inversa

solas toda la corriente si la misma aumenta nuevamente.

Las formas de onda de encendido de un *GTO* en un circuito modelado según la figura 1.15 se muestran en la figura 1.18

1.4.4. Apagado del *GTO*

Circuito básico de apagado

El apagado del *GTO* se realiza haciendo circular una corriente inversa gate - cátodo $I_{GQ}(t)$. Su valor máximo, que denominamos I_{GQM} , debe llegar a por lo menos la tercera parte del valor de la corriente de ánodo a cortar (Bernet 2003), ya que la ganancia de apagado de un *GTO* está entre 3 y 5 aproximadamente. I_{GQ} se establece conectando entre gate y cátodo una fuente de tensión negativa de valor U_{off} a través de una inductancia L_G . La tensión U_{off} no debe superar el valor de avalancha de la juntura gate - cátodo (del orden de 20 V) y se fija en aproximadamente 15 a 17 V.

La corriente I_{GQ} crece retirando la carga en exceso del transistor *npn* (figura 1.4) saturado, llevándolo a la zona activa y apagándolo según las ecuaciones 1.15 y 1.16.

Derivada de la corriente inversa I_{GQ}

La inductancia L_G fija el valor de la derivada de la corriente inversa I_{GQ} en¹:

¹Influye también en la forma de onda la resistencia seria de los conductores del circuito de gate y de la llave de conexión

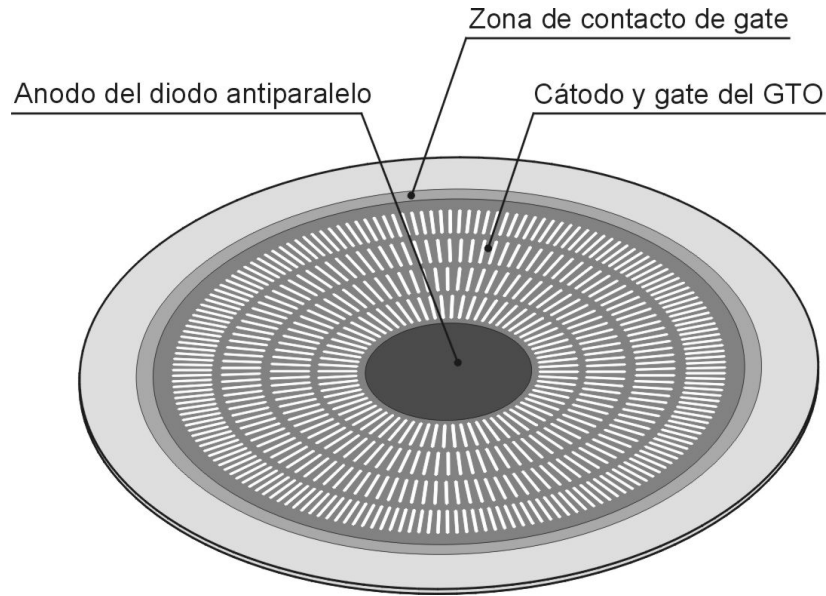


Figura 1.13: Vista de un chip de *RCGTO* desde el lado del cátodo - gate

$$\frac{dI_{GQ}}{dt} = \frac{-U_{GT} - U_{off}}{L_G} \quad (1.19)$$

La derivada $\frac{dI_{GQ}}{dt}$ debe tener un valor suficientemente alto como para reducir el tiempo de extracción de portadores de la base *p*, que es parte importante del tiempo de apagado. Sin embargo, una corriente I_{GQ} muy alta puede cortar la juntura base emisor cuando el exceso de portadores en la capa *p* todavía es grande. El transistor *npn* y por lo tanto el *GTO* se apagan, pero el exceso de portadores da lugar a una corriente llamada “tail current” (corriente de cola) que circula de ánodo a gate y a través del circuito de gate llega al circuito externo en el punto de conexión del cátodo (figura 1.17).

Esta corriente disminuye a medida que se recombinan los portadores en la base, pero puede tener amplitud y duración tales que las pérdidas y el tiempo de apagado efectivo aumenten en forma inaceptable. El fabricante da un valor de referencia para la derivada $\frac{dI_{GQ}}{dt}$.

El *GTO* es un dispositivo que se utiliza en convertidores de altas potencias y por lo tanto la pendiente $\frac{dI_{GQ}}{dt}$ queda limitada por la inductancia parásita de los conductores del circuito de comando de gate y del conductor interno y no hay necesidad de utilizar una inductancia externa L_G .

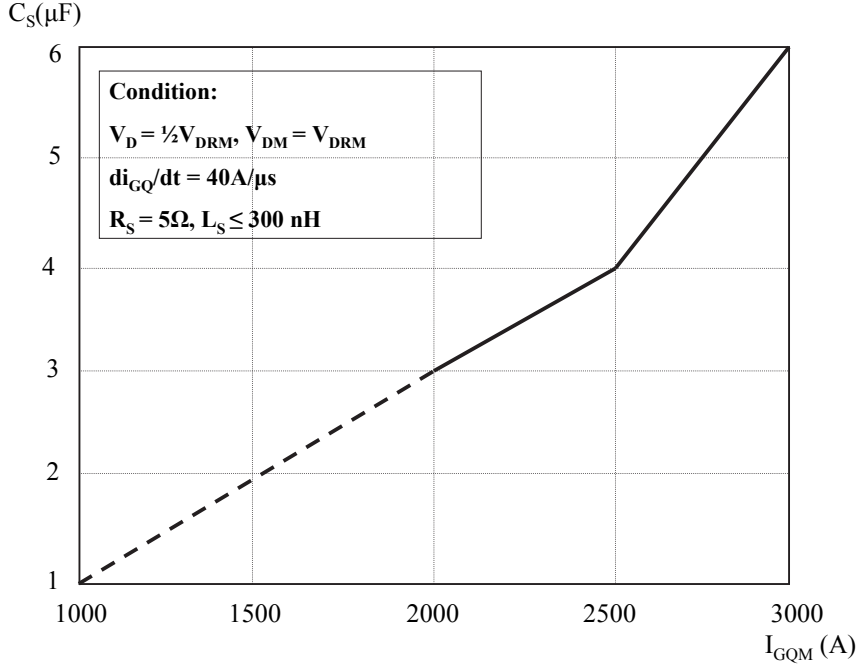


Figura 1.14: Relación entre I_{TQRM} y el condensador del snubber - cortesía de ABB Semiconductors

En un *GTO* de $I_{av} \sim 1000A$ la inductancia total de los conductores del circuito de gate es $L_G \approx 300nH$. La tensión ánodo - cátodo en conducción es $U_T \approx 3V$. Si $U_{off} = 17V$ entonces el valor inicial de dI_{GQ}/dt es:

$$\frac{dI_{GQ}}{dt} = \frac{-3 - 17}{0,3\mu H} = 67 \frac{A}{\mu s} \quad (1.20)$$

, valor menor que el de referencia en la hoja de datos ($70A/\mu s$)

Nota: Este valor disminuye al bajar U_T a aproximadamente cero. La resistencia del circuito de comando también afecta la forma de onda

Proceso de apagado I - Tiempo de almacenamiento (*storage time*)

Al comenzar a circular la corriente de apagado, se empieza a retirar el exceso de portadores de la capa *p* del transistor *npn*. Mientras haya suficientes portadores la juntura gate - cátodo no se polariza en inverso. Su tensión U_{GT} baja pero se mantiene en las proximidades de $0V$.

En este período el valor de la corriente inversa de gate, despreciando U_{GT} , crece según la ecuación:

$$U_{off} \approx L_G \frac{dI_{GQ}}{dt} + R_G I_{GQ} \quad (1.21)$$

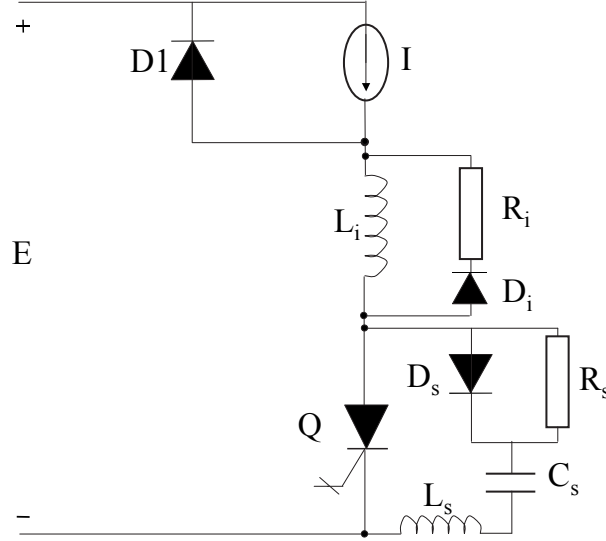


Figura 1.15: *GTO* en un circuito con conmutación inductiva clampeada incluyendo snubbers de encendido y apagado según 4.5.2 y 4.5.4.

y el *GTO* mantiene la corriente de ánodo. Este período termina cuando se han retirado suficientes portadores de la base p como para que el transistor entre en zona activa, con lo cual baja su corriente de colector (corriente de base del transistor npn) y por lo tanto la corriente de ánodo (corriente de emisor del transistor npn). El tiempo transcurrido entre la aplicación de I_{GQ} y la caída de I_A a un 90% de su valor inicial se llama tiempo de storage t_s (*storage time* - tiempo de almacenamiento, figura 1.18)

Proceso de apagado II - Corte de la corriente de ánodo

Luego del tiempo de storage t_s , la corriente de ánodo $i_A(t)$ cae en un tiempo t_f (*fall time* - tiempo de caída).

El tiempo t_f se define como el tiempo en que la corriente de ánodo pasa de 90% a 10% de su valor previo al apagado. Durante t_f ocurren varios fenómenos:

1. La corriente I impuesta por el circuito externo es conmutada del *GTO* al condensador C_S del snubber. C_S se elige suficientemente grande como para que U_{AK} suba muy poco durante t_f para evitar la creación de portadores por dU/dt en las capacidades de las junturas.
2. La corriente creciente por el snubber $i_{C_S}(t) = I - i_A(t)$ produce una sobretensión en la inductancia parásita del snubber:

$$U_{L_S} = L_S \frac{di_{C_S}(t)}{dt} \approx L_S \frac{I}{t_f} \quad (1.22)$$

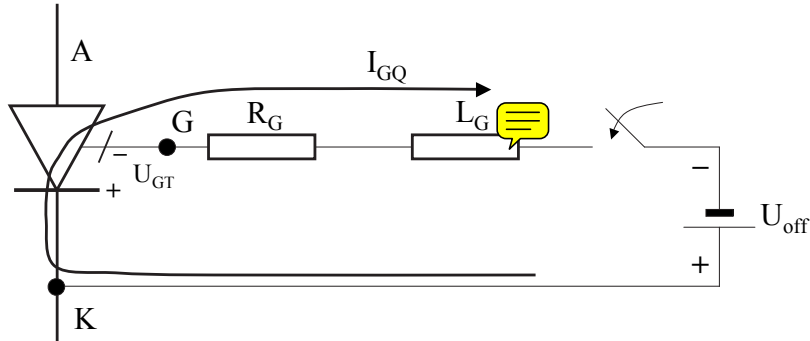


Figura 1.16: Circulación de I_{GQ} con la fuente negativa U_{off}

que se suma a la tensión:

$$U_{Cs}(t) \approx \frac{It^2}{2C_S t_f} \quad (1.23)$$

produciéndose un pico de tensión U_{DS_p} , disminuyendo la efectividad del snubber en su función de limitar la subida de tensión U_{AK} durante t_f . Por lo tanto el fabricante da también un valor máximo de L_S con el cual el GTO puede cortar la corriente controlable especificada mediante corriente inversa de gate. Para el GTO de $I_{AV} = 1000A$ tomado como ejemplo, se recomienda que $L_S < 0,2\mu H$

3. La juntura gate - cátodo se va vaciando de portadores y se polariza en inverso abruptamente aproximadamente al final de t_f
4. La tensión inversa tiende al valor U_{off} impuesto por el circuito de comando de apagado. La corriente inversa de gate empieza a decrecer, con lo cual se produce una sobretensión en la inductancia L_G del circuito de gate. La tensión inversa gate - cátodo es la suma de U_{off} y esta sobretensión, con lo cual la juntura entra en avalancha. La juntura se comporta como un diodo zener y la magnitud de la corriente de gate decrece con pendiente:

$$\frac{dI_{GQ}}{dt} \Big|_{avalancha} = \frac{U_{avalancha} - U_{off}}{L_G} \quad (1.24)$$

La duración de este estado (t_{br} o t_w) puede ser controlada en cierta medida por los parámetros L_G y U_{off} . La corriente de avalancha contribuye a retirar el exceso de carga de la base del transistor *pn*p

El tiempo t_f termina cuando la juntura gate - cátodo ya está en bloqueo inverso y en avalancha.

Luego de t_f la tensión U_{AK} crece con pendiente:

$$\frac{dU}{dt} = \frac{I}{C_S} \quad (1.25)$$

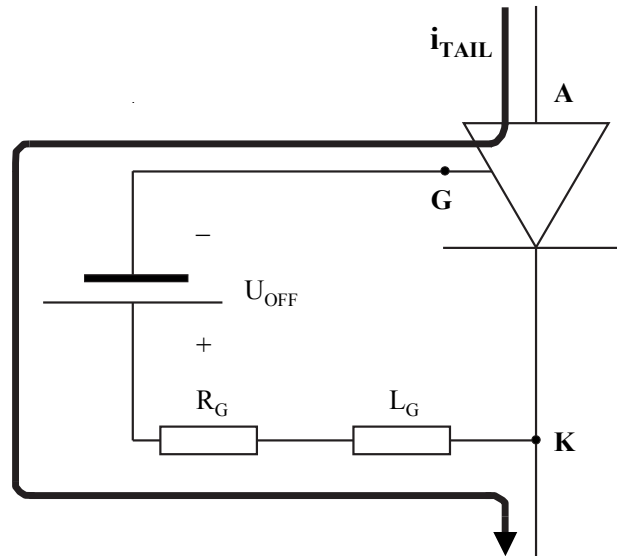


Figura 1.17: Circulación de la “tail current” durante el proceso de apagado

y queda un exceso de portadores en la capa n^- (base del transistor npn) y en la capa p (gate - base del npn , figura 1.4). Circula entonces una corriente de ánodo a gate llamada *tail current*, producida por la recombinación del exceso de portadores, según se detalla en la figura 1.17. Es una corriente de baja amplitud y pendiente.

Inmediatamente después del tiempo t_f , la corriente de gate se compone de la corriente de avalancha y la *tail current* de ánodo. Cuando la corriente de avalancha baja lo suficiente, la pendiente de la corriente inversa de gate es la de la *tail current*, la sobretensión producida sobre L_G desaparece y la tensión de bloqueo queda en U_{off} . La corriente de gate es ahora únicamente la *tail current*, que dura hasta la recombinación completa de portadores.

El tiempo durante el cual circula la *tail current* (t_{tail}) es el mayor de los tiempos asociados al apagado. Las hojas de datos indican el tiempo $t_{off} > t_{storage} + t_f + t_{tail}$. t_{off} es el tiempo que debe transcurrir entre el comienzo del apagado y un nuevo encendido del GTO.

Para el GTO de $I_{AV} = 1000A$, $t_s = 25\mu s$, $t_f = 3\mu s$ y $t_{off} = 100\mu s$.

Luego de transcurrido t_{off} la tensión U_{off} se desconecta la juntura gate - cátodo y se deja una tensión negativa de unos pocos Volios para evitar el reencendido por dU/dt . Esta tensión puede aplicarse mediante un divisor resistivo entre cátodo, gate y $-U_{off}$, de impedancia tal que no interfiera con el funcionamiento del circuito de comando.

La figura 1.18 muestra las formas de onda de tensión ánodo - cátodo, corriente de ánodo, tensión ánodo gate y corriente de gate durante el proceso de encendido y apagado de un GTO en un circuito como el modelado en la figura 1.15. En las figuras 1.19 y 1.20 se muestra en detalle las formas de onda de corrientes y tensiones durante el encendido y el apagado de un GTO respectivamente.

En la figura 1.19, ΔI_A es la sobrecorriente en el encendido por recuperación

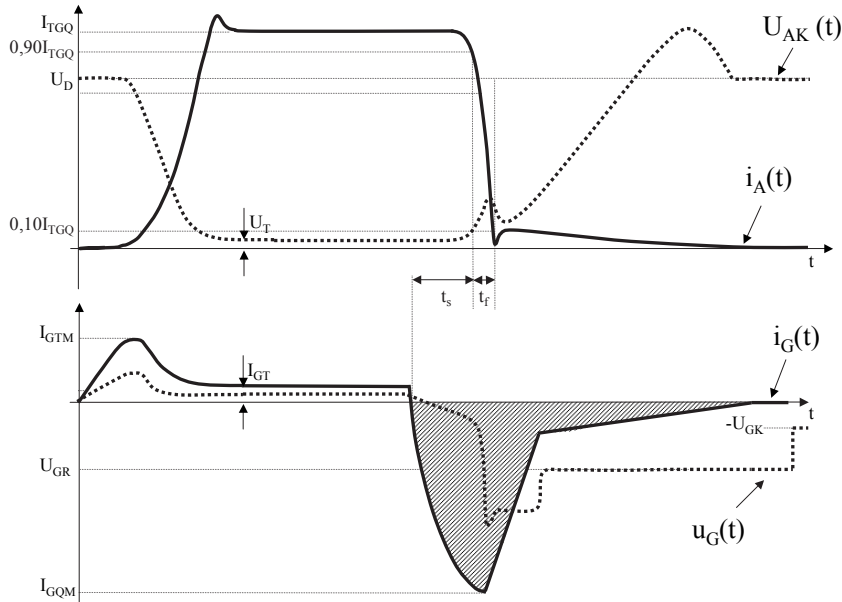


Figura 1.18: Formas de onda de encendido y apagado (adaptado de ABB)

inversa del diodo y descarga del condensador del snubber y en la figura 1.20 ΔU_{AK} es la sobretensión en el apagado debida fundamentalmente al snubber de encendido.

1.4.5. Circuitos de comando de gate

Un circuito de comando básico se muestra en la figura 1.21. En el encendido $Q1$ conduce la corriente I_{GT} determinada por la fuente U_{on} y la resistencia R_2 a la que se suma la descarga del condensador C_1 a través de R_1 para poder dar la corriente inicial I_{GTM} . En el apagado se prende $Q2$ que aplica $-U_{off}$ al gate a través de la inductancia del circuito. Cuando termina la corriente de tail, se apaga $Q2$ y la tensión negativa de gate mientras el GTO está apagado es proporcionada por el divisor resistivo formado por la resistencia entre gate y cátodo y la que está en paralelo con $Q2$. El circuito necesita una fuente galvánicamente aislada que dé las tensiones U_{on} y U_{off} .

La corriente de apagado requiere una llave $Q2$ que bloquee una tensión baja pero que sea capaz de conducir una corriente del orden de la corriente de ánodo. $Q2$ se implementa con muchos $MOSFET$ de baja tensión en paralelo. El pico de corriente de apagado es suministrado por muchos condensadores de baja tensión y alta capacidad conectados en paralelo. (fig. 1.22)

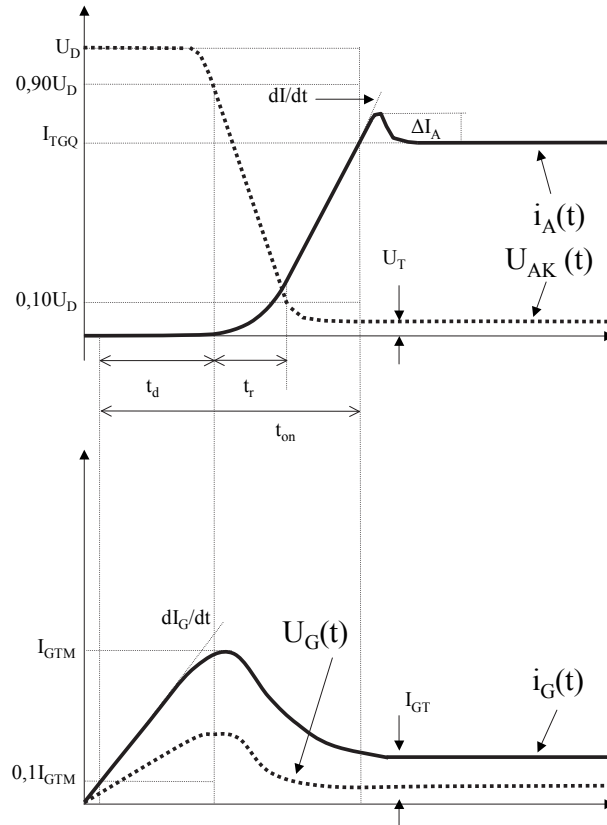


Figura 1.19: Formas de onda en el encendido

1.5. GCT e IGCT

La sigla *GCT* corresponde a “*Gate Commutated Thyristor*” o “*Gate Controlled Thyristor*”. El *GCT* es un *GTO* con características constructivas especiales que permiten simplificar los circuitos auxiliares y mejorar el comportamiento dinámico del dispositivo, sobre todo en el apagado. El *GCT* como componente se comercializa con el circuito de driver integrado. El conjunto *GCT* y driver se denomina *IGCT* (*Integrated Gate Commutated Thyristor*)

1.5.1. Limitaciones del *GTO* convencional

El empleo práctico de un *GTO* como el descrito plantea una serie de problemas técnicos y económicos derivados de insuficiencias del dispositivo en cuanto a la realización de una llave apagable. Se detallan algunos de esos problemas:

a) El dispositivo requiere snubber de apagado con capacidades relativamente grandes debido a la necesidad de que la corriente llegue a niveles muy bajos antes de que se forme una tensión de bloqueo importante. Se requieren condensadores de 3 a 6 μF y diodos de recuperación rápida capaces de bloquear varios *kV* y

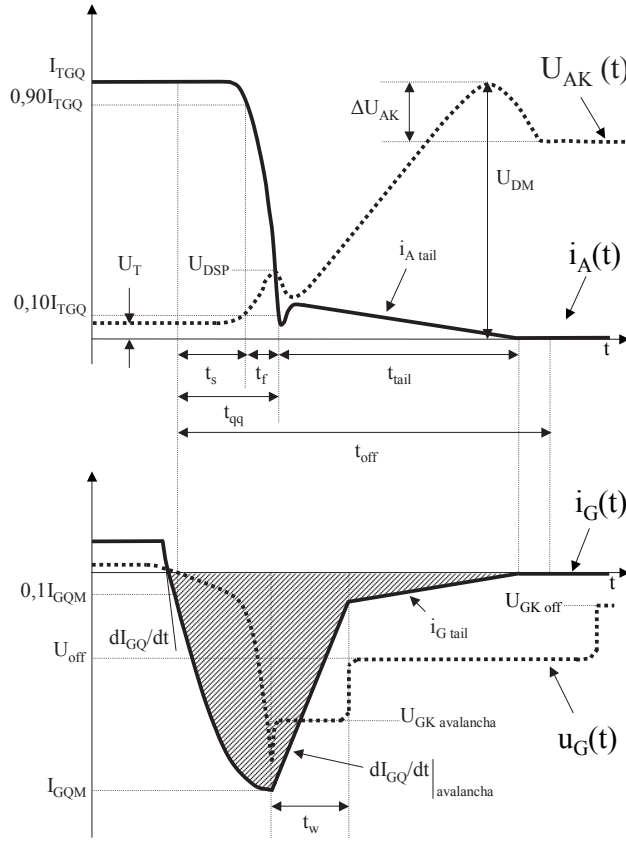


Figura 1.20: Formas de onda en el apagado

conducir la corriente de ánodo durante tiempos relativamente largos (decenas de μs). Las altas capacidades requieren a su vez resistencias de descarga de potencias elevadas. De acuerdo a la ecuación 4.16, un *GTO* que trabajando a 1000 Hz bloquea 2000 V , y requiere una capacidad de $3 \mu F$ necesita un snubber con una resistencia R tal que

$$P_R = 0,5 \times 3 \times 10^{-6} \times 2000^2 \times 1000 = 6000W \quad (1.26)$$

b) El *GTO* presenta tiempos de almacenamiento del orden de $25 \mu s$ y tiempos de apagado totales que llegan a los $100 \mu s$. Estos tiempos presentan además dispersión en su valor entre distintos ejemplares, lo cual exige circuitos adicionales para la conexión en serie (necesaria para grandes tensiones) aumentando el costo y el riesgo de fallas debido al número elevado de componentes. Los tiempos limitan además la frecuencia de los convertidores implementados con el dispositivo.

c) El apagado de todas las islas no se produce simultáneamente debido a la impedancia de la metalización de gate, lo cual puede llevar a que la corriente de carga no se mantenga distribuida en toda la superficie del dispositivo y circule sólo por una parte del mismo.

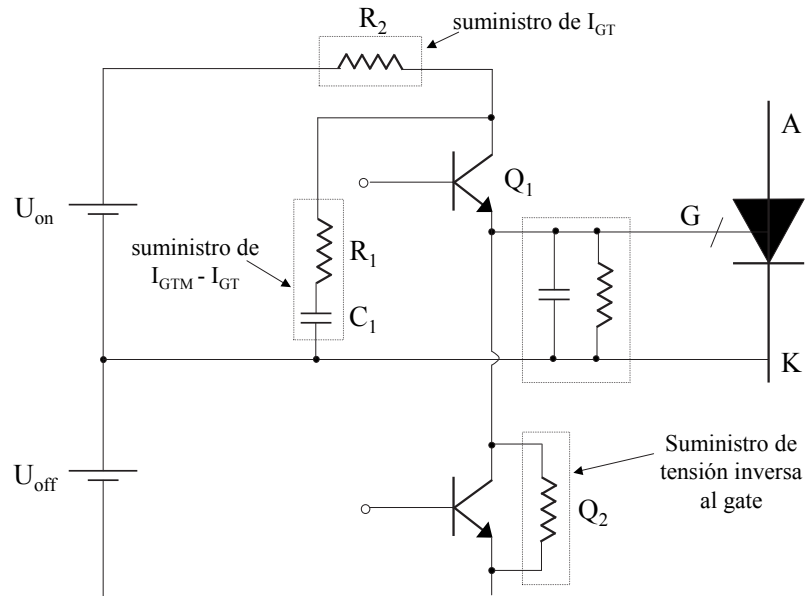


Figura 1.21: Circuito básico de comando de gate de un GTO

1.5.2. Operación del GCT - IGCT

En el encendido y estado de conducción, el GCT funciona aproximadamente igual que un GTO. La diferencia fundamental radica en la forma de apagado. En el GCT, el circuito de comando (driver) y el gate se diseñan de tal manera que **toda** la corriente de ánodo es conmutada al gate en forma de corriente inversa de apagado en un tiempo muy corto, del orden de $1 \mu s$. De esa forma la corriente de cátodo se anula y la juntura gate-cátodo (base emisor del transistor *nnp*) se polariza en inverso antes de que empiece a crecer la tensión de bloqueo en la juntura *n-p*. El bloqueo del cátodo se produce antes de que empiece a retirarse carga de la base del *pnp*, es decir antes de que el *pnp* se "entere" de que el emisor del *nnp* dejó de emitir. El dispositivo se transforma entonces en un transistor *pnp* de baja ganancia y con la base abierta antes de que se empiece a apagar. El apagado se produce entonces como en un transistor con la corriente uniformemente distribuida en todo el chip (Carroll, Klaka & Linder 1997). Como el dispositivo se apaga como un transistor, con distribución homogénea de corriente, no se requiere limitar el dV/dt durante el apagado, lo cual permite teóricamente eliminar el circuito de ayuda.

La fig. 1.23 muestra las formas de onda de apagado de un GCT.

Nota 5.1: como se verá, el circuito de comando capaz de dar la corriente de apagado necesaria para un GCT puede ser también capaz de dar una corriente de encendido con valor de pico y pendiente mucho mayor que la requerida por un GTO convencional. Esto permite prender el transistor *nnp* (y por lo tanto todo el dispositivo) de manera homogénea, a diferencia del encendido de un ti-

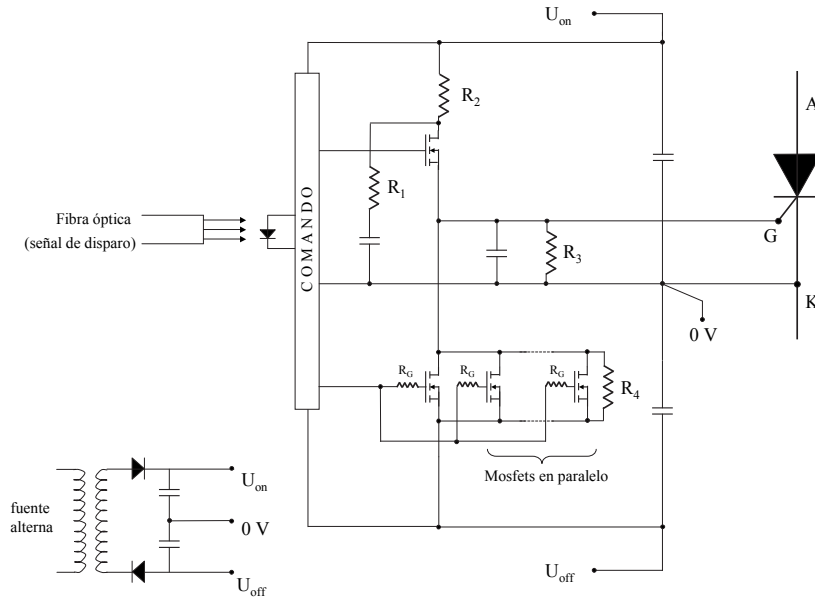


Figura 1.22: Detalle del circuito de disparo

ristor. El di/dt de admisible en la corriente de ánodo puede ser entonces mucho mayor, reduciéndose el valor necesario de la inductancia del snubber de apagado. Sin embargo, el di/dt de corriente de ánodo debe ser limitado debido a las características de los diodos que conmutan con los GTO en circuitos tales como inversores desde fuentes de tensión.

1.5.3. Estructura y circuito de comando del GCT - IGCT

La figura 1.24 muestra el esquema simplificado de un circuito de comando de gate en el apagado.

La inductancia total que limita di_G/dt en el apagado está compuesta por la inductancia de los conductores del circuito de disparo de gate y por la inductancia interna de la conexión de gate del propio dispositivo. Las inductancias de gate de los GTO convencionales son del orden de decenas a centenas de nH .

Para obtener un apagado como el descrito en 5.5.2 se necesita llegar a una corriente inversa de gate del valor de la corriente máxima apagable de ánodo con una fuente de tensión inversa de tensión menor que la de avalancha de la juntura gate - cátodo en un tiempo del orden de $1 \mu s$.

Por ejemplo si queremos apagar una corriente de ánodo de $3000 A$ en modo GCT debemos sacar por lo menos $3000 A$ por el gate en $1 \mu s$. Si la tensión de la fuente negativa del comando de gate es de $17 V$ la inductancia máxima de todo el circuito (comando y conductores de gate dentro del dispositivo) debe ser

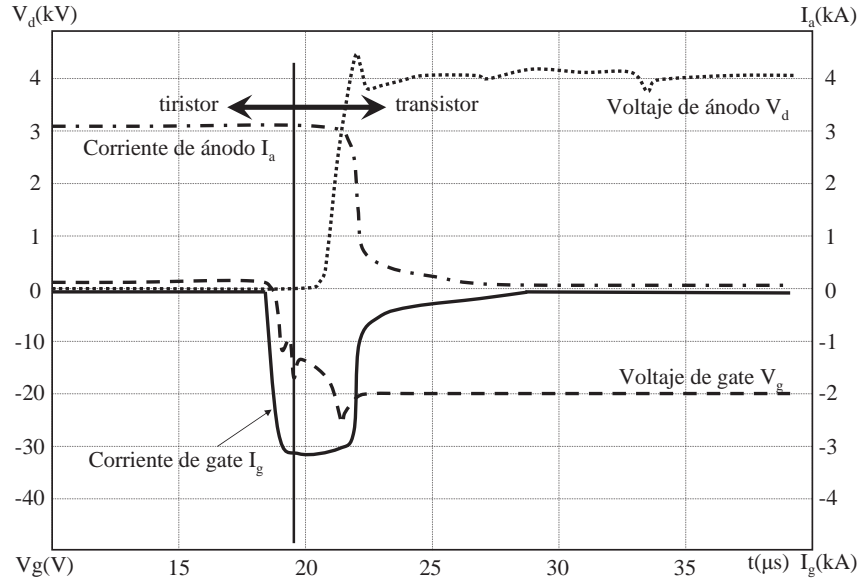


Figura 1.23: Formas de onda de apagado de un *GCT*

$$L < \frac{U_{off}}{\frac{di_G}{dt}} = \frac{17V}{3000A/\mu s} = 5,6nH \quad (1.27)$$

Teniendo en cuenta que un conductor cilíndrico de diámetro mucho menor que el largo tiene aproximadamente 20 nH/cm se ve que para poder tener funcionamiento tipo *GCT* se debe modificar radicalmente tanto la forma de contacto de la metalización interna del gate con el exterior como la implementación física y electrónica del circuito de disparo.

Estructura del contacto de gate del *GCT*

La estructura del *GCT* es similar a la del *GTO*, pudiendo ser simétrica, asimétrica (en general con "emisor transparente") o con conducción inversa, con la parte central del chip ocupada por el diodo. En la superficie cátodo-gate del *GTO* se deja un anillo libre de islas de cátodo. Ese anillo tiene solamente metalización de gate. Puede estar en el borde exterior del chip o en una zona intermedia entre el borde y el centro. (Fig. 1.13) El contacto se realiza entonces mediante un anillo metálico apoyado en esa zona del chip y apretado por resortes. De ese anillo metálico salen cintas de metal a través de surcos realizados en la pieza de cobre de contacto de cátodo. Esas cintas salen a través del encapsulado cerámico, o se unen a un disco de cobre que sale a través de la cerámica (figura 1.25) (*ABB Semiconductors - Datasheets* n.d.).

La conexión del circuito de comando al *GCT* se realiza por lo tanto mediante el disco de contacto de gate y el disco de contacto de cátodo, o por cintas de contacto de gate y cintas alternadas de contacto con el disco de cátodo.

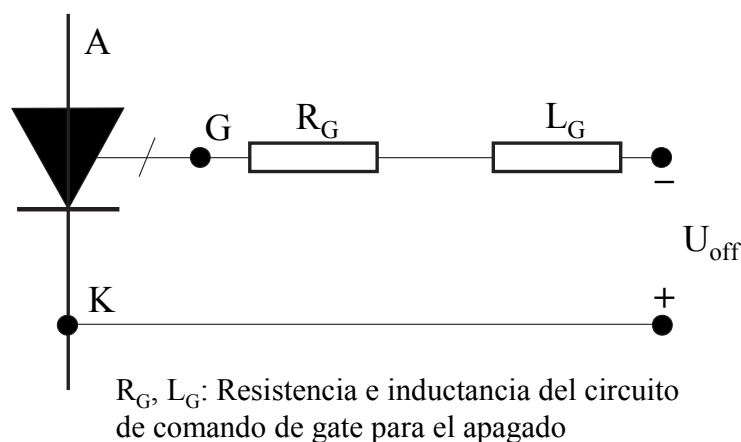


Figura 1.24: Circuito equivalente del comando de gate en el apagado

La inductancia resultante de todo el lazo interno gate - cátodo se reduce a valores del orden de unidades de nH .

Circuito de comando de gate e IGCT

El esquema simplificado del comando de gate del *GCT* es esencialmente el mismo que el del *GTO* (figuras 1.21 y 1.22). La implementación real tiene características especiales. El comando se implementa formando una unidad con el *GCT*. El conjunto *GCT* y comando es lo que se denomina *IGCT* (integrated gate commutated thyristor). Las dos conexiones se realizan mediante conductores planos en las dos caras de una placa aislante. El gate se conecta a una cara mediante el anillo de gate o los conductores planos y el cátodo se conecta de manera similar a la otra cara. Sobre la misma placa se monta el circuito de comando. La figura 1.26 muestra un *IGCT* completo. Las dimensiones corresponden a un dispositivo de corriente controlable de 2200 A y tensión de bloqueo 4500 V (*ABB Semiconductors - Datasheets* n.d.). En la figura 1.27 se ven además los componentes de un driver. Se puede notar el número de condensadores en paralelo que permiten almacenar la energía necesaria para dar el pulso de corriente de apagado.

La conexión entre el comando y el *GCT* mediante conductores planos y cortos permite reducir la contribución del circuito de comando a la inductancia general a 1-2 nH .

El circuito de comando en sí debe poder dar corrientes de apagado y eventualmente de encendido muy grandes y en corto tiempo desde tensiones del orden de 15-20 V. El comando se alimenta entonces con dos tensiones provenientes de una fuente aislada que cargan condensadores electrolíticos de baja tensión y alta capacidad puestos en paralelo (típicamente 10 a 40). En dispositivos disponibles comercialmente se requiere solamente una tensión de alimentación externa de la

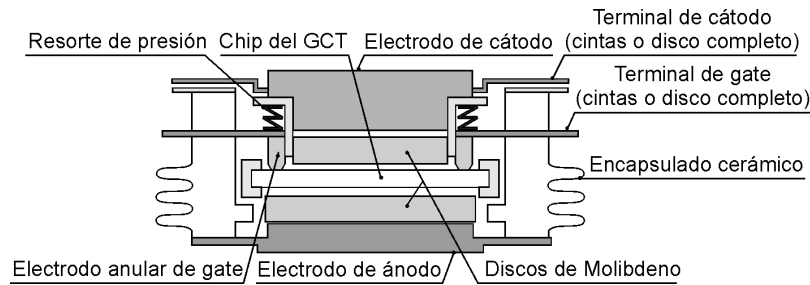


Figura 1.25: Corte de un *GCT* mostrando el contacto del gate con el chip y el terminal de gate

cual se generan tanto la tensión de encendido como la de apagado. La conexión de la tensión de comando al gate se realiza mediante *MOSFETs* de potencia conectados en paralelo de manera de tener la capacidad de corriente necesaria con baja resistencia de conducción.

1.5.4. Performance y aplicaciones del *GCT* - *IGCT*

El *GCT* - *IGCT* mantiene las capacidades de conducción y bloqueo del *GTO* superando en gran medida las limitaciones descritas en 5.5.1.

El tiempo de almacenamiento se reduce en 2-3 μs , el funcionamiento como transistor permite usar snubbers de mucho menos capacidad o incluso eliminarlos, el di_A/dt de encendido y el dV_{AK}/dt de apagado admisibles aumentan de 3 a 5 veces. El tiempo de retardo en el encendido disminuye a menos de 1 μs . Al acortarse los tiempos, el circuito de disparo es menos voluminoso y consume menos energía que el de un *GTO*, a pesar de que el pico de corriente a manejar es mayor. La conexión en serie, imprescindible para alcanzar las tensiones de bloqueo necesarias en aplicaciones relacionadas con sistemas eléctricos de potencia *Voltage Link* - *HVDC*, *SVC*, *STATCOMs*, *UPFCs* y otros dispositivos en sistemas *FACTS*²) se facilita debido a los bajos tiempos de almacenamiento (storage) y encendido, que hacen más simple la implementación de redes de equalización de tensiones de bloqueo y demás compensaciones necesarias (en general implementadas como snubbers de tensión)

Los snubbers de apagado, si bien no son imprescindibles, permiten controlar corrientes mayores también en los *GCT*.

Los snubbers de encendido son considerados esenciales (aunque su tamaño puede reducirse) debido a la performance de los diodos asociados (Fig. 1.28)

Los *GCT* se aplican en inversores de alta potencia (control de motores de media tensión, inversores conectados a redes de alta tensión, transmisión de

²*Voltage Link-HVDC* - Voltage Link - High Voltage Direct Current transmission, *SVC* - Static Var Compensator, *STATCOM* - Static Synchronous Compensator, *UPFC* - Unified Power Flow Controlled, *FACTS* - Flexible Alternating Current Transmission System

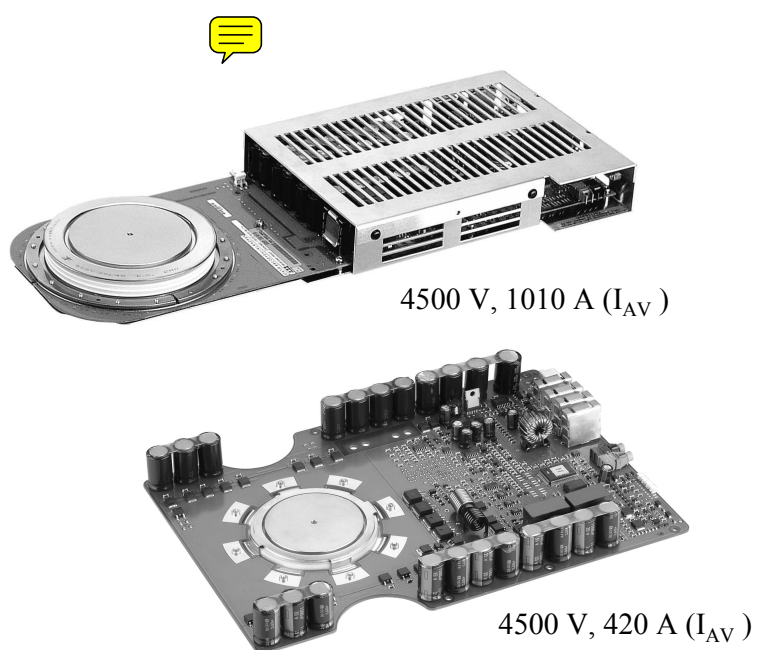


Figura 1.27: Distintas implementaciones de IGCT - Cortesía de ABB

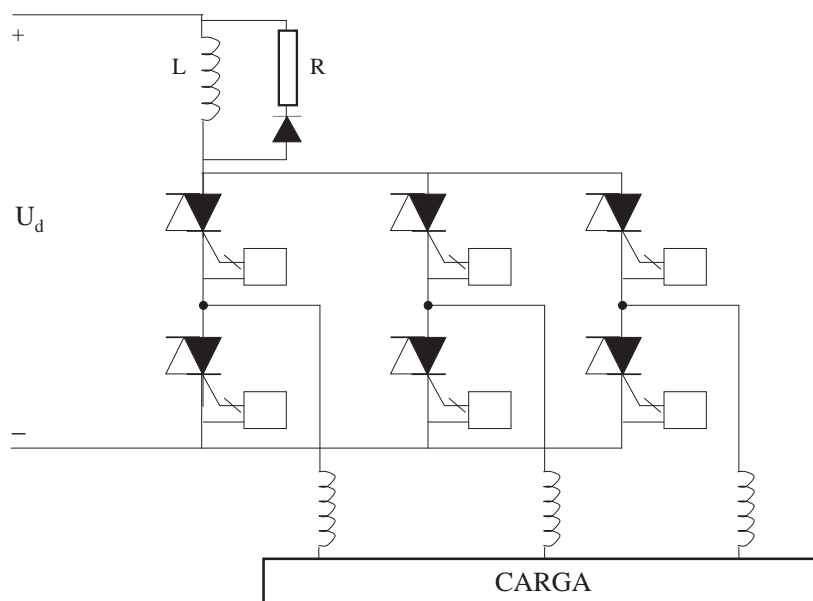


Figura 1.28: Inversor implementado con RCGCT, (los diodos estan integrados en las llaves)



Bibliografía

ABB Semiconductors - Datasheets (n.d.). www.abb.com/semiconductors.

Bernet, S. (2003). Function, technology and features of IGCT and High Voltage IGBTs, *Berlin University of Technology* .

Carroll, E., Klaka, S. & Linder, S. (1997). Integrated gate-commutated thyristors: A new approach to high power electronics, *IGCT press conference - ABB semiconductors*.

Galster, N., Klaka, S. & Weber, A. (n.d.). GTO databook - section 2 - product design, ABB Semiconductors AG.

Mitsubishi Semiconductors - Datasheets (n.d.). www.mitsubishichips.com.

Mohan, N., Underland, T. & Robbins, W. (1995). *Power Electronics - Converters, Applications and Design*, John Wiley & Sons, Inc.

Sze, S. M. (1981). *Physics of Semiconductor Devices*, John Wiley & Sons.

Wallmark, T. & Zwegbergk, S. V. (1973). *Tyristorteknik*, P. A. Norstedt & Söners Förlag.