

EJERCICIO 2: (20 PUNTOS)

En el circuito de la Figura 1 se utiliza una técnica que permite lograr una transconductancia equivalente mayor de un par diferencial sin reducir la impedancia de entrada o aumentar las corrientes de polarización.

- a) Para el bloque encerrado por líneas punteadas de la figura 1, hallar i_1 e i_2 en función de i_3 e i_4 sabiendo que $i_4 = -i_3$ (todas las corrientes son consideradas en señal).
- b) Determinar la ganancia v_o/v_i siendo $v_i = v_a - v_b$.

Notas:

- Se supondrán todos los transistores idénticos con $\beta \gg 2$.
- Los puntos V_{bias} se fijan a un voltaje de continua que permiten que los transistores estén polarizados en su zona activa.
- A los efectos de simplificar la figura se han excluido las resistencias que polarizan los transistores Q_1 y Q_2 .
- Las fuentes de corriente pueden considerarse ideales.

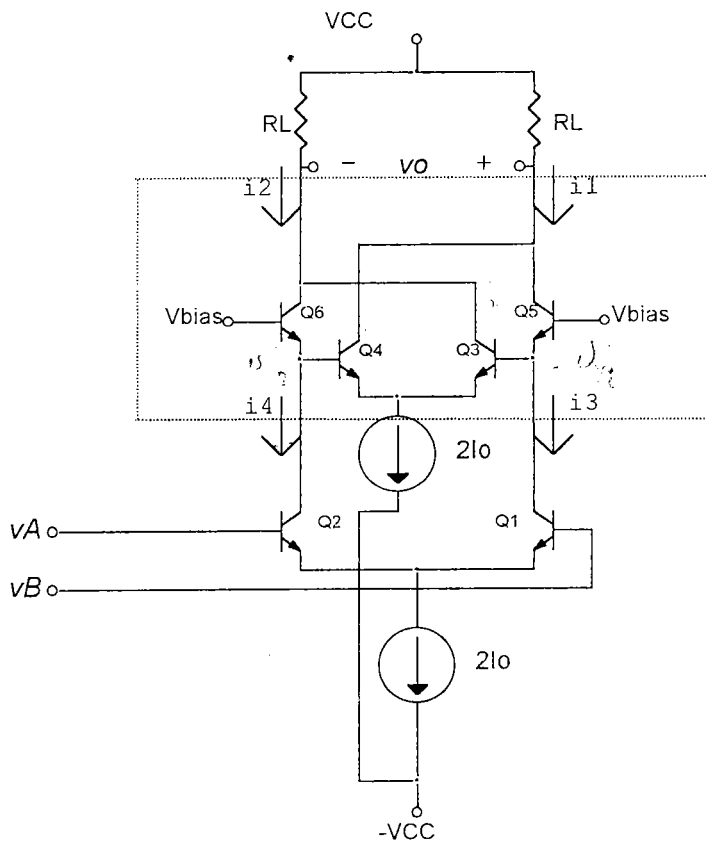


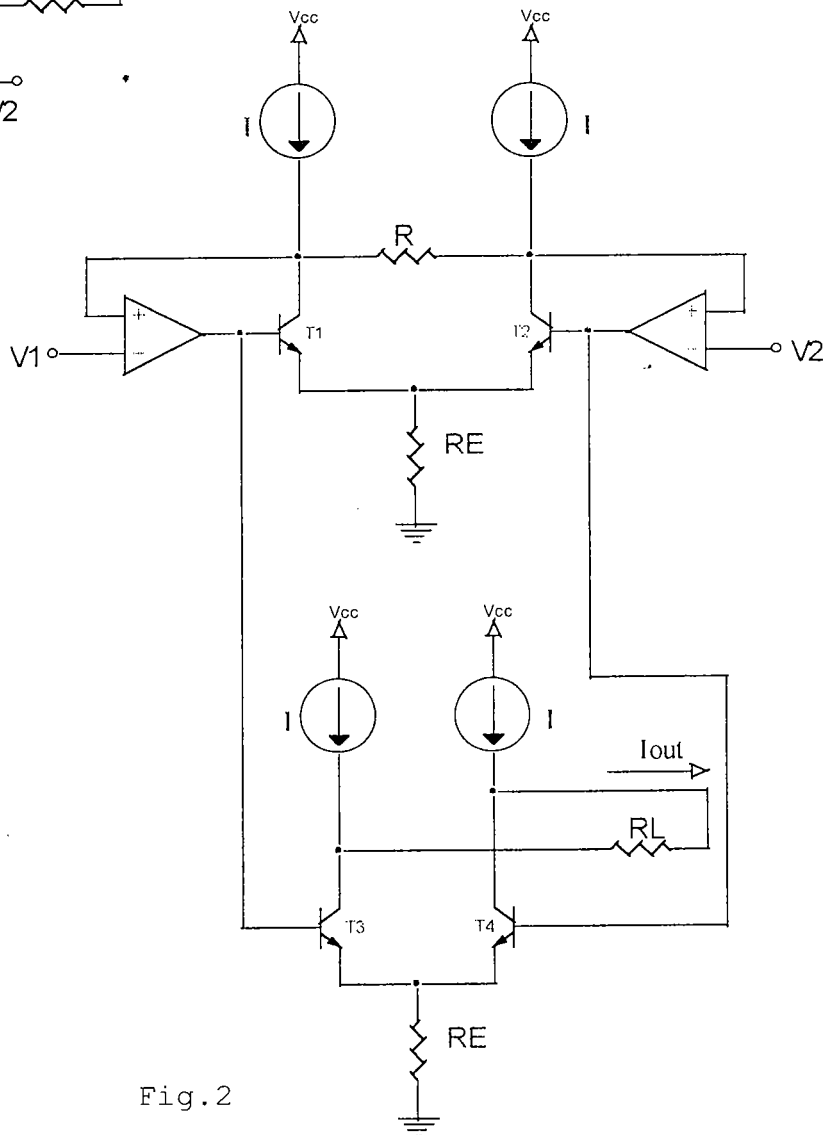
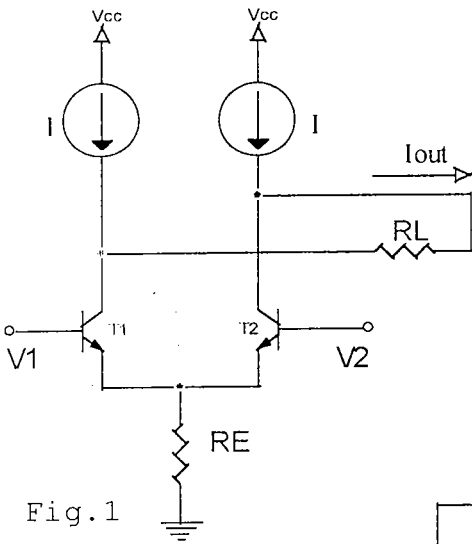
Figura 1

$i_2 + i_3 = i_4 + i_1 = 0 \Rightarrow i_2 = -i_3 = i_1 = -i_4$

EJERCICIO 3: (30 PUNTOS)

19/60

- a) Hallar la transferencia entre la corriente de salida I_{out} en función de la entrada diferencial ($V_2 - V_1$) en el circuito de la figura 1.
- b) ¿Cuál es el rango lineal a la entrada de este circuito? (entendido como el rango en que I_{out} está entre -0.9 y $+0.9$ de sus valores máximo y mínimo respectivamente).
- c) Repetir la parte (a) para el circuito de la figura 2. ¿Qué ventajas encuentra en el circuito de la figura 2 con respecto al de la figura 1?



PREGUNTA / EJERCICIO (20 PUNTOS)

- a) Indicar como varía en una compuerta CMOS:
- i) el retardo (t_p) con la tensión de alimentación (VDD)
 - ii) el consumo dinámico P con la tensión de alimentación (VDD) y la frecuencia de operación f.
- b) Las figuras 1 y 2 muestran un mecanismo para reducir el consumo en circuitos integrados CMOS a expensas de aumentar la complejidad del circuito. Se tiene un circuito CMOS (figura 1) que procesa datos a una frecuencia f_1 y consume una potencia P_1 , estando alimentado con una tensión VDD1. Este circuito se sustituye por el de la figura 2, en que los bloques A y B son idénticos al bloque original (1) de la figura 1. En el circuito de la figura 2 los bloques A y B se alternan en el procesamiento de los datos, operando cada uno a una frecuencia $f_1/2$.
- Considerando solo la potencia debida al consumo dinámico (no se considera potencia estática ni consumo debido a camino directo VDD-VSS), indicar:
- b.1) Cuánto se puede reducir la tensión de alimentación VDD2 respecto a VDD1, asegurando que la relación entre retardo y período del circuito se conserve.
 - b.2) Para la reducción máxima de VDD2 respecto a VDD1, calcular la relación P_2/P_1 , siendo P_2 la potencia total consumida por el circuito de la figura 2. Se desprecia el consumo del multiplexor.

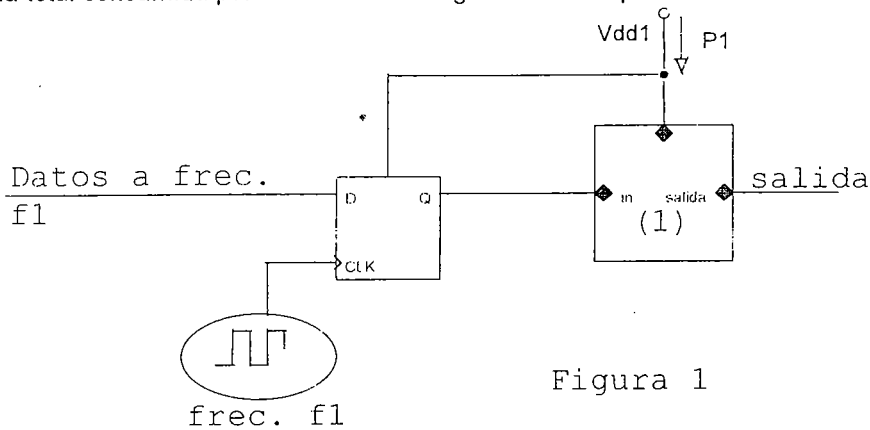


Figura 1

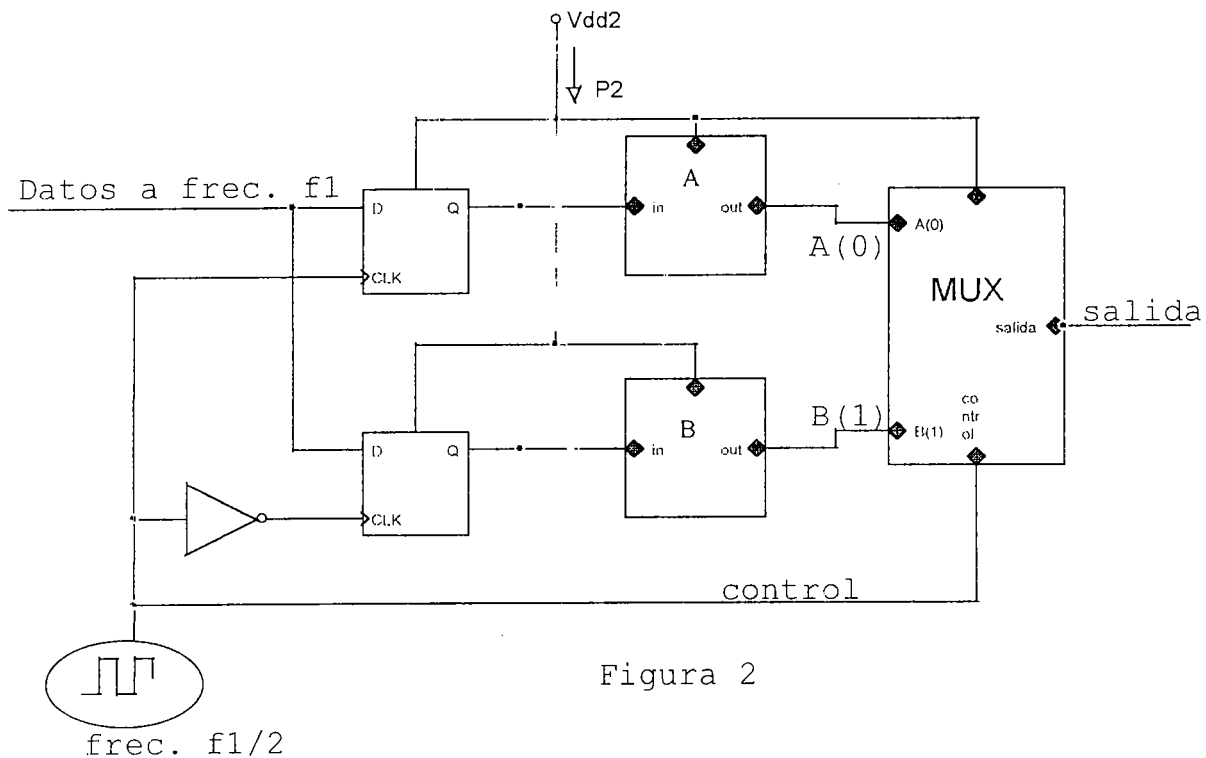


Figura 2

Ejercicio 1

Curso PALE 12L - 2000

Electrónica I

(1)

a) Condiciones de operación en emisor común con resistencia de emisor:

$$\left| \frac{v_o}{v_i} \right| = \frac{R_c \beta}{r_{\pi} + (\beta + 1) R_E}$$

$$R_E = R_{eq. \text{ de } r_{os} \text{ en zona lineal}} = \frac{1}{\beta \frac{v_{os} - V_t}{I_{os}}}$$

$$v_{os} = v_{cont} - v_{RE1}$$

$$\Rightarrow \left| \frac{v_o}{v_i} \right| = \frac{\beta R_c}{r_{\pi} + (\beta + 1) \cdot \frac{\beta (v_{cont} - v_{RE1} - V_t)}{\beta I_{os}}}$$

i) $\left| \frac{v_o}{v_i} \right| = 25 \dots 75$

ii) $v_{os} < v_{RE1}$

iii) $v_{os} > 5V_{pico} \Leftrightarrow I_c \cdot I_c > 5V$
Condición en saturación.

iv) $v_{osmax} \leq v_{DSAT}$

$$R_{os} \cdot I_c \leq \frac{v_{DSAT}}{I_o} = \frac{v_{os} - V_t}{I_o} = \frac{(v_{cont} - v_{RE1} - V_t)}{I_o}$$

Condición más restrictiva para v_{cont} , R_{os}

$$\Rightarrow \overline{I_{os}} \cdot I_c = \frac{v_{cont} - v_{RE1} - V_t}{I_o} \quad (*)$$

Elección de diseño $v_{RE1} = 3V_{RE} \approx 1V$

Eligiendo $R_e \cdot I_e = 5V \Rightarrow \hat{I}_e = \frac{5V}{R_e}$

→ de (A)

$$\left[\beta R_e \frac{5V}{R_e} - \frac{V_{cont} - V_{RE1} - V_{to}}{R_o} \right] \textcircled{A}$$

De la ecuación i)

→ pide V_{cont} , R_{ros} .

$$\frac{\beta R_e}{\beta \frac{V_T}{I_e} + (\beta + 1)} = 25$$

$$\Rightarrow \frac{R_e}{\frac{V_T}{I_e} + \frac{1}{\beta R_{ros} (V_{cont} - V_{RE1} - V_{to})}} = 25 \textcircled{B}$$

→ de (A) y (B) se tienen 2 ecs. con 2 incógnitas: R_e y $(V_{cont} - V_{RE1} - V_{to})$

de (A): $R_e = \frac{50}{\beta R_{ros} (V_{cont} - V_{RE1} - V_{to})^2}$

→ en (B): $\frac{50}{\beta R_{ros} (V_{cont} - V_{RE1} - V_{to})^2} \cdot \frac{1}{\frac{V_T \cdot 50}{5V \beta R_{ros} ()} + \frac{1}{\beta R_{ros} ()}} = 25$

→ $\frac{50}{10V_T + ()} = 25 \Rightarrow () = \frac{50}{25} - 10V_T = 1.74V$

→ $V_{cont} = 1.74V + 2.1V + 1V = 4.84V \Rightarrow \boxed{V_{cont} = 4.84V}$

$$\Rightarrow R_{TOS} = \frac{1}{\beta_{TOS} (1.74)} = 575 \Omega$$

$$R_c = \frac{50}{\beta_{TOS} (1.74)^2} = 16.5 K$$

$$I_c = \frac{5V}{R_c} = 0.3 \mu A \Rightarrow r_{\pi} = 100 \cdot \frac{26 \mu V}{0.3 \mu A} = 8.7 K$$

$$\frac{R_{TOS}}{\frac{V_T}{I_c} + R_{TOS}} = 75 \Rightarrow \underline{R_{TOS} = 133 \Omega}$$

$$\Rightarrow (V_{CEQ} - V_{CE1} - V_{to}) = \frac{1}{\beta_{TOS} \cdot 133 \Omega} = 7.5 V$$

$$\Rightarrow \boxed{V_{cont} = 10.6 V}$$

$$\boxed{R_{E1} = \frac{2.5V}{I_c} = 7K} \rightarrow \underbrace{R_{E1}}_{7K} \gg \underbrace{R_{TOS}}_{575 \Omega} \quad \checkmark \text{ (Cond. ii)}$$

$$R_1, R_2 / \quad \beta R_1, R_2 \gg I_B = \frac{I_c}{\beta}$$

$$\frac{R_2 \cdot V_{cc} = 2.8V}{R_1 + R_2}$$

$$\frac{V_{cc}}{R_1 + R_2} = \frac{I_c}{10} = 30 \mu A \rightarrow \boxed{R_1 + R_2 = 500K}$$

$$\downarrow$$

$$I_B$$

$$\Rightarrow R_2 = \frac{2.8V}{0.03 \mu A} = 93K \rightarrow \boxed{R_1 = 407K}$$

$$\boxed{R_2 = 93K}$$

Verificación excursión 5V pico

* Pico el corte de impulso ($V_{CE} = 5V$)

⊗ Pico a saturación

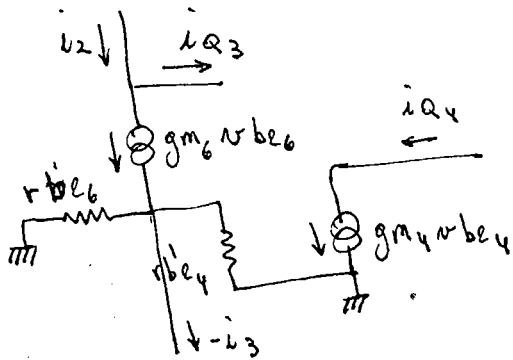
$$V_{CEmin} = V_{CC} - R_C I_C - \hat{V}_{OP} - \overline{R_{THOS}} \cdot I_C - \frac{\hat{V}_{OP}}{\beta} - V_{RE1}$$

$$= 15V - 5V - 5V - \frac{575\Omega \cdot 0.3mA}{0.17V} - \frac{5V}{25} - 2.1V$$

$$= 2.53V > \underline{V_{CE SAT}}$$

Ej. 2.

a) Por ser la señal de entrada diferencial y el circuito simétrico (I), alcanza con analizar medio bloque.



$$-i_3 + v_A \left(\frac{1}{r'_{be6}} + \frac{1}{r'_{be4}} \right) = -g_{m6} v_A$$

$$v_A \left(\frac{1}{r'_{be6}} + \frac{1}{r'_{be4}} + g_{m6} \right) = i_3 \Rightarrow v_A = \frac{i_3}{g_{m6}}$$

$\beta \gg 2 \rightarrow "g_{m6}$

$$v_2 = -g_{m6} \frac{i_3}{g_{m6}} + i_{Q3}$$

$$i_{Q3} = -i_{Q4} = -g_{m4} \cdot \left(\frac{i_3}{g_{m6}} \right) = -\frac{g_{m4}}{g_{m6}} i_3$$

Por (I)

$$v_2 = -\left(1 + \frac{g_{m4}}{g_{m6}}\right) i_3$$

$$\text{Por (I)} \Rightarrow v_1 = \left(1 + \frac{g_{m3}}{g_{m5}}\right) i_3$$

$$v_2 = -2 i_3$$

$$v_1 = 2 i_3$$

$$g_{m1} = g_{m2} = g_{m4} = g_{m3} = g_{m5} = g_{m6} = \frac{I_0}{V_T}$$

$$b) \quad V_o = R_L (-i_1 + i_2) = -4 R_L i_3$$

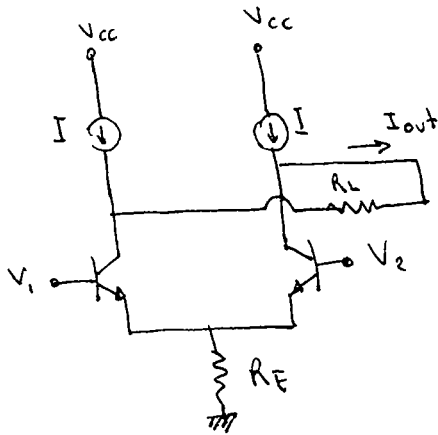
$$i_3 = -g_{m1} \frac{V_i}{2}$$

$$\Rightarrow \frac{V_o}{V_i} = \frac{4 g_{m1} R_L}{2}$$

$$\frac{V_o}{V_i} = \frac{2 I_o R_L}{V_T}$$

Ej 3:

a)



$$I_{C1} = I_s e^{\frac{V_{BE1}}{V_T}}$$

$$I_{C2} = I_s e^{\frac{V_{BE2}}{V_T}}$$

$$I_{out} = I_{C1} - I$$

$$\Rightarrow I_{C1} + I_{C2} = 2I \Rightarrow I_{C2} = 2I - I_{C1}$$

$$I_{out} = I - I_{C2}$$

$$\frac{I_{C2}}{I_{C1}} = e^{\frac{V_{BE2} - V_{BE1}}{V_T}} = e^{\frac{V_2 - V_1}{V_T}} \Rightarrow I_{C2} = I_{C1} e^{\frac{V_2 - V_1}{V_T}}$$

$$I_{C1} e^{\frac{V_2 - V_1}{V_T}} = 2I - I_{C1} \Rightarrow I_{C1} \left(1 + e^{\frac{V_2 - V_1}{V_T}}\right) = 2I$$

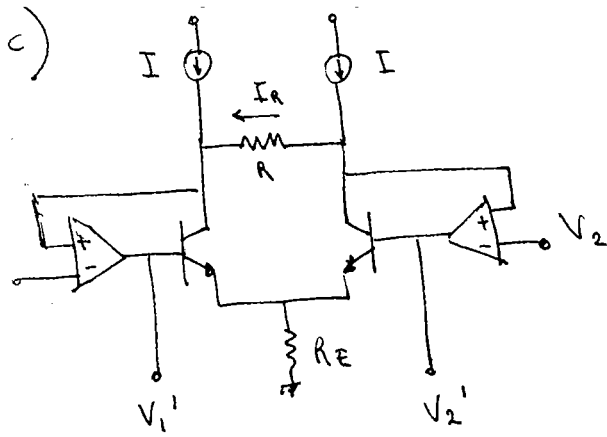
$$I_{C1} = \frac{2I}{1 + e^{\frac{V_2 - V_1}{V_T}}}$$

$$I_{out} = \frac{2I}{1 + e^{\frac{V_2 - V_1}{V_T}}} - I = I \frac{1 - e^{\frac{V_2 - V_1}{V_T}}}{1 + e^{\frac{V_2 - V_1}{V_T}}}$$

b) $I_{out, max} = I \frac{1 - e^{\frac{V_2 - V_1}{V_T}}}{1 + e^{\frac{V_2 - V_1}{V_T}}} \leq 0,9 \Rightarrow V_2 - V_1 \geq -2,9 V_T$

$I_{out, min} = -I \frac{1 - e^{\frac{V_2 - V_1}{V_T}}}{1 + e^{\frac{V_2 - V_1}{V_T}}} \geq -0,9 \Rightarrow V_2 - V_1 \leq 2,9 V_T$

$$\Rightarrow -2,9 V_T \leq V_2 - V_1 \leq 2,9 V_T$$



$$I_R = \frac{V_2 - V_1}{R}$$

parte a)

$$\frac{V_2 - V_1}{R} = I \frac{\left(1 - e^{\frac{V_2' - V_1'}{V_T}}\right)}{1 + e^{\frac{V_2' - V_1'}{V_T}}}$$

$$e^{\frac{V_2' - V_1'}{V_T}} \left(\frac{V_2 - V_1}{R} + I \right) = -\frac{(V_2 - V_1)}{R} + I$$

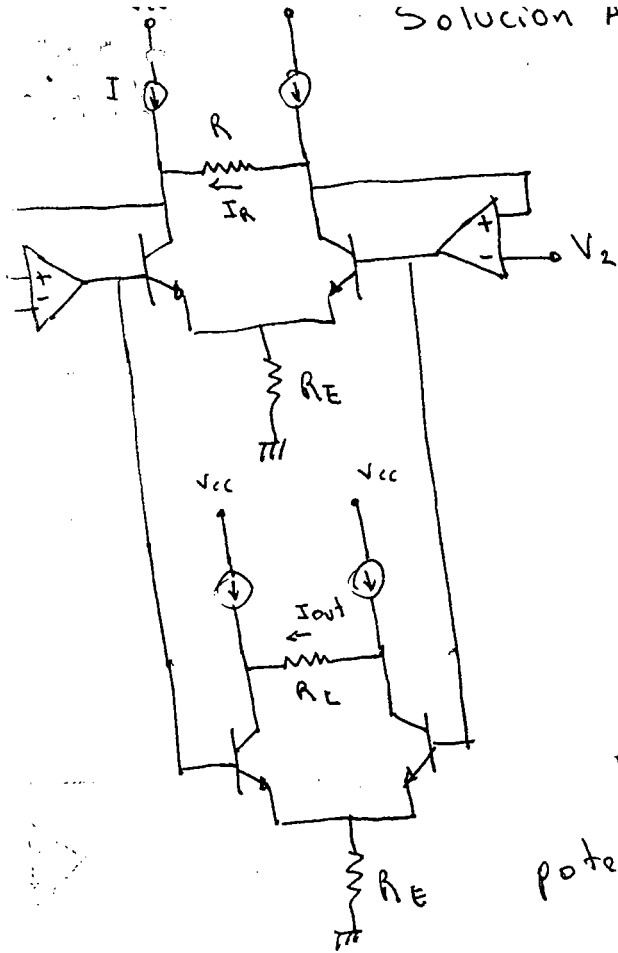
$$V_2' - V_1' = V_T \ln \left(\frac{I - \frac{V_2 - V_1}{R}}{I + \frac{V_2 - V_1}{R}} \right)$$

$$I_{out} = \frac{I \left(1 - e^{\frac{V_2' - V_1'}{V_T}}\right)}{\left(1 + e^{\frac{V_2' - V_1'}{V_T}}\right)} = \frac{I \left(1 - \frac{I - \frac{V_2 - V_1}{R}}{I + \frac{V_2 - V_1}{R}}\right)}{1 + \frac{I - \frac{V_2 - V_1}{R}}{I + \frac{V_2 - V_1}{R}}} =$$

$$= \frac{I \left(I + \frac{V_2 - V_1}{R} - I + \frac{V_2 - V_1}{R} \right)}{I + \frac{V_2 - V_1}{R} + I - \frac{V_2 - V_1}{R}} = \frac{V_2 - V_1}{R}$$

I_{out} es totalmente lineal con $V_2 - V_1$.

SOLUCION ALTERNATIVA.



A.O. idéales \Rightarrow por las entradas de los A.O. no ingresa corriente y tengo un cortocircuito virtual entre las mismas

$$\Rightarrow I_R = \frac{V_2 - V_1}{R} \quad \gamma$$

como las bases de los transistores de ambos bloques están al mismo

potencial $\Rightarrow I_{out} = I_R = \frac{V_2 - V_1}{R}$

Yoo P... ..
ELECTRONICA

PREGUNTA / EJERCICIO:

a) i) $t_p \propto \frac{1}{V_{DD}}$

ii) $P \propto C_L \cdot f \cdot V_{DD}^2$

b.1) En figura 2: $f_{rec} = f_1/2$

\Rightarrow el retardo puede ser el doble

$\Rightarrow V_{DD2} = \frac{V_{DD1}}{2}$

b.2) $P_2 = 2 \cdot \left(C_L \frac{f_1}{2} \cdot V_{DD2}^2 \right) = 2 \cdot \left(C_L \frac{f_1}{2} \cdot \frac{V_{DD1}^2}{4} \right) = \frac{P_1}{4}$

\downarrow
hay 2 circuitos
