

EXAMEN DE ELECTRONICA 1
27/07/16

Resolver cada problema en hojas separadas.

Duración de la prueba: 3 horas 30 minutos.

La prueba es **sin** material.

Los puntajes de los problemas se indican sobre un total de 100 puntos.

PROBLEMA 1 (40 puntos)

El circuito de la figura 1 implementa un amplificador de ganancia variable controlada por la tensión continua VG.

a) Suponiendo que las tensiones aplicadas son tales que M1 se puede considerar está en zona lineal con una tensión VDS muy pequeña, operando como una resistencia controlada por tensión R_{ONM1} , determinar:

- i) El valor de R_{ONM1} para que la ganancia v_o/v_i a frecuencias medias sea -19 V/V.
- ii) El valor de la tensión de source de M1 (VS) y la tensión VG cuando M1 tiene la resistencia equivalente calculada en i)
- iii) Entre cuánto debe variar VG para que la ganancia varíe entre -16 V/V y -19 V/V.

b) Determinar, considerando que la ganancia puede variar en el rango establecido en la parte a)iii) al variar VG:

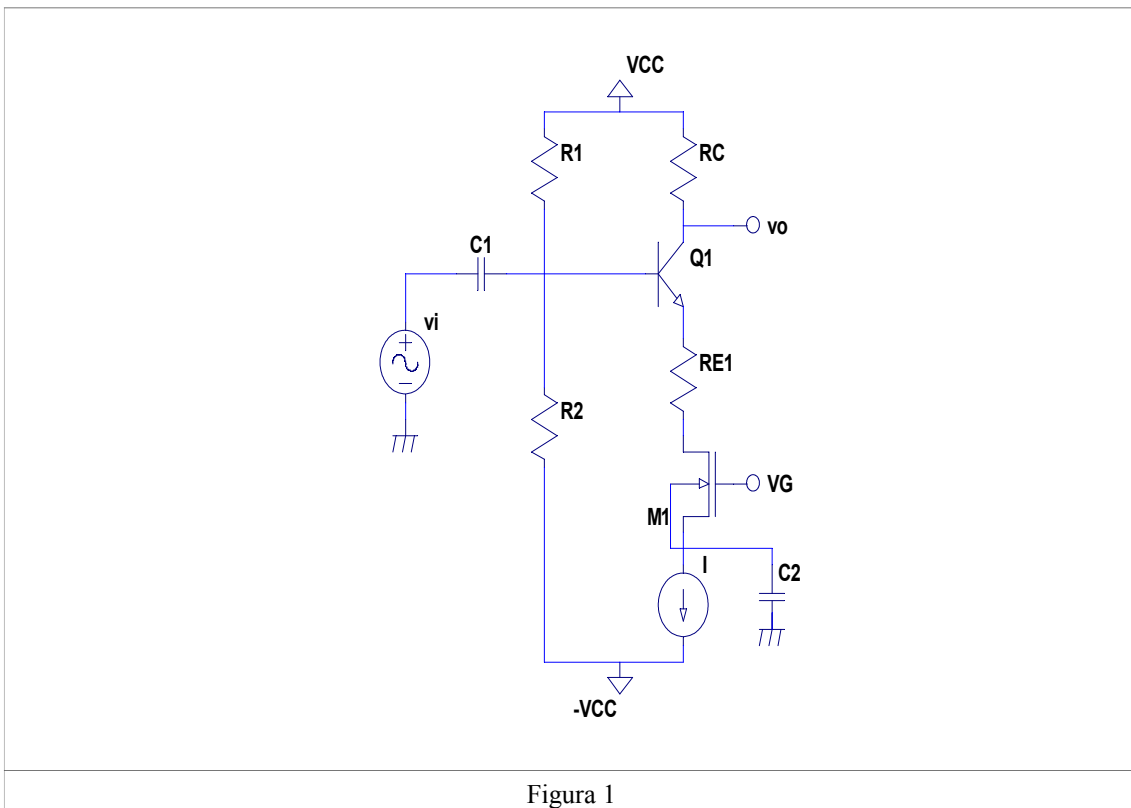
- i) la máxima excursión que es posible tener, en el peor caso.
- ii) en esta situación de máxima excursión (peor caso definido en i)), hallar la tensión máxima VDS que tendrá M1 y verificar que la hipótesis de operación en zona lineal realizada en a) es correcta.

c) Diseñar C1 y C2 para que la frecuencia de corte inferior sea menor o igual a 100Hz para todo el rango de ganancia del amplificador.

Datos: $V_{CC}=10V$, $I = 2.5mA$, $R_C = 3.3K$, $R_1 = 39K$, $R_2 = 18K$, $R_{E1} = 150$ Ohm.

Q1: $\beta = 200$, $V_{BE} = 0.7V$, $V_{CESAT}=0.3V$

M1: $V_{t0} = 1V$, $\beta = 6$ mA/V², $\delta = 0$



PROBLEMA 2 (40 puntos)

El circuito de la figura 1 procesa la señal V_{SENS} que proviene de un sensor, para entregar el resultado a la puerta lógica G_{1A} . A la entrada del circuito también se tiene la señal de ruido V_{RUIDO} , como se indica en la figura.

- Si el amplificador A1 se implementa con el amplificador operacional LM318, cuyos datos se adjuntan (suponga $T_A=25^\circ C$). ¿Cuál es la mínima tensión V_{SENS} que se puede procesar en el peor caso si se desea que la señal válida a la salida de A1 sea siempre al menos 10 veces mayor que el nivel de continua que se tiene a la salida de A1 con entrada V_{SENS} nula?
- Si la mínima tensión V_{SENS} es la hallada en a), ¿cuál es, en el peor caso, la máxima amplitud admisible de V_{RUIDO} , si se desea que la amplitud de ruido a la salida de A1 sea 100 veces menor que la señal válida ?
- Si la compuerta G_{1A} es un inversor CMOS, ¿ qué condición deben cumplir los parámetros de los transistores que lo componen para que cuando su salida sea 0 no haya una corriente continua entre V_{DD} y tierra para la entrada que tendrá en el circuito de la figura?. Se desprecian las corrientes de fuga y subumbral de los transistores que componen el inversor CMOS.
- ¿ Hasta que frecuencia de la señal V_{SENS} se puede considerar constante la ganancia hasta la salida de A1?
- Si la frecuencia de V_{SENS} es menor a la indicada en d), ¿ para qué valores de la señal V_{SENS} se tendrá un 1 a la salida de G_{1A} y para cuáles un 0 ?

Datos:

- Todas las resistencias indicadas como R1 son idénticas entre sí y también lo son las indicadas como 10.R1.
- R1 vale $10k\Omega$.
- Los amplificadores A2 y A3 se supondrán ideales.
- Los diodos zener DZ1 y DZ2 son ideales con tensión zener V_Z , tensión directa V_{FZ} y las resistencias RZ1 y RZ2 son adecuadas para operación en zona zener.
- Los diodos D1 y D2 tienen tensión directa V_D .
- $V_{DD}=-V_{SS}=5 V$

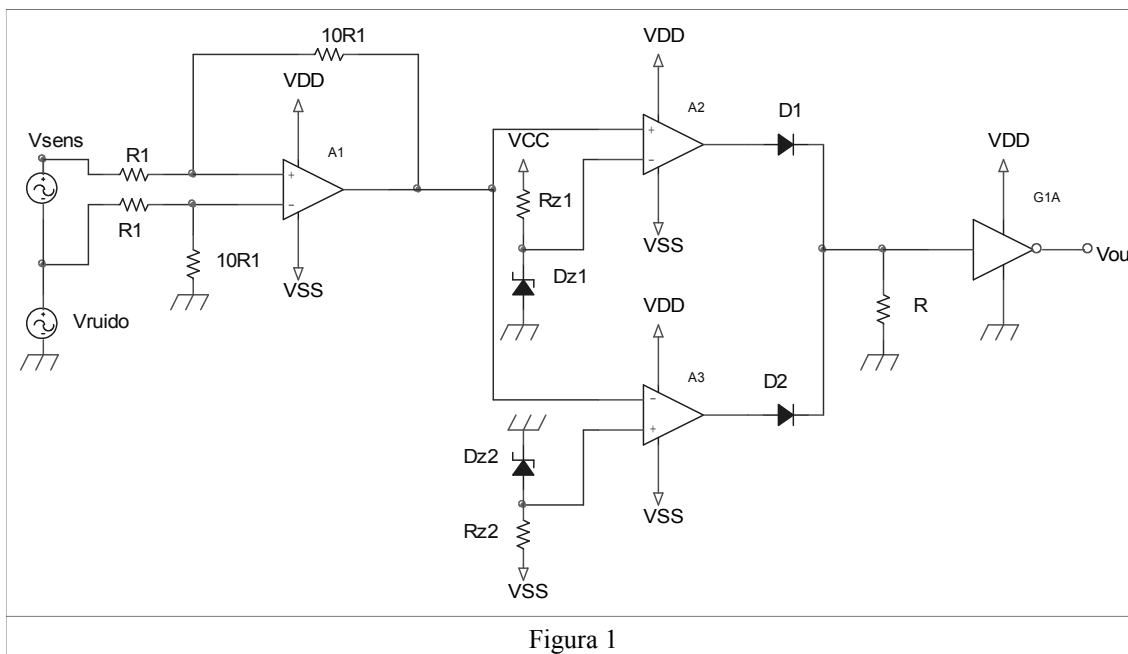


Figura 1

electrical characteristics at specified free-air temperature (see Note 5)

PARAMETER	TEST CONDITION [†]	T _A [‡]	LM118, LM218			LM318			UNIT
			MIN	TYP	MAX	MIN	TYP	MAX	
V _{IO} Input offset voltage	V _O = 0	25°C		2	4		4	10	mV
		Full range			6			15	
I _{IO} Input offset current	V _O = 0	25°C		6	50		30	200	nA
		Full range			100			300	
I _{IB} Input bias current	V _O = 0	25°C		120	250		150	500	nA
		Full range			500			750	
V _{ICR} Common-mode input voltage range	V _{CC±} = ±15 V	Full range	±11.5			±11.5			V
V _{OM} Maximum peak output voltage swing	V _{CC±} = ±15 V, R _L = 2 kΩ	Full range	±12	±13		±12	±13		V
A _{VD} Large-signal differential voltage amplification	V _{CC±} = ±15 V, V _O = ±10 V, R _L ≥ 2 kΩ	25°C	50	200		25	200		V/mV
		Full range	25			20			
B ₁ Unity-gain bandwidth	V _{CC±} = ±15 V	25°C		15			15		MHz
r _i Input resistance		25°C	1*	3		0.5	3		MΩ
CMRR Common-mode rejection ratio	V _{IC} = V _{ICRmin}	Full range	80	100		70	100		dB
k _{SVR} Supply-voltage rejection ratio (ΔV _{CC} /ΔV _{IO})		Full range	70	80		65	80		dB
I _{CC} Supply current	V _O = 0, No load	25°C		5	8		5	10	mA

* On products compliant to MIL-STD-883, Class B, this parameter is not production tested.

† All characteristics are measured under open-loop conditions with common-mode input voltage, unless otherwise specified.

‡ Full range for LM118 is -55°C to 125°C, full range for LM218 is -25°C to 85°C, and full range for LM318 is 0°C to 70°C.

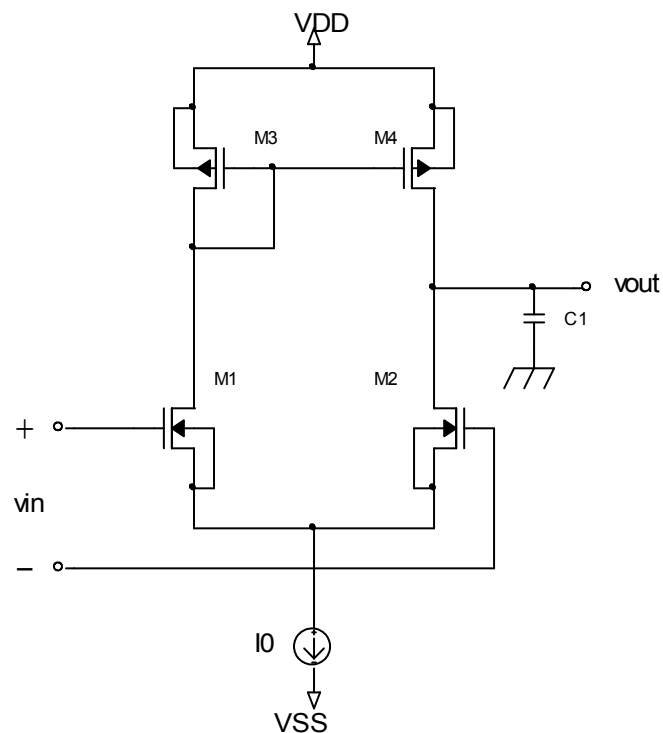
NOTE 9: Unless otherwise noted, V_{CC} = ±5 V to ±20 V. All typical values are at V_{CC±} = ±15 V and T_A = 25°C.

PREGUNTA (20 puntos)

Para el circuito de la Figura determinar en función de la corriente de polarización I_0 :

- La frecuencia de transición f_T .
- El "slew rate"
- ¿Cuál es la máxima amplitud de pico que puede tener una señal sinusoidal de frecuencia f_T a la entrada para que no sea distorsionada por el slew rate?
- El rango de entrada en modo común si la fuente de corriente para operar correctamente precisa una tensión mínima en bornes de V_{fmin} .

DATOS: Los transistores nMOS y pMOS tienen igual β e igual tensión umbral V_{t0} (en valor absoluto $V_{t0} = V_{t0n} = |V_{t0p}|$)



2) 1)

$$G = \frac{g_m R_c}{g_m (R_E + R_{NMOS}) + 1} = 22 \text{ V/V}$$

$$R_{NMOS} = \left(\frac{R_c}{G} - \frac{1}{g_m} \right) - R_E \approx 19,6 \Omega$$

$$g_m = \frac{I_c}{V_T} = \frac{I}{V_T}$$

ii)

$$R_{NMOS} \approx \frac{1}{\beta (V_{GS} - V_{T0})} \Rightarrow V_G = \frac{1}{\beta R_{NMOS}} + V_{T0} + V_S \Rightarrow$$

$$V_S = \frac{V_{CC} R_2}{R_1 + R_2} - V_{BEON} - (R_E + R_{NMOS}) I$$

$$\Rightarrow V_G = 4,25 \text{ V}$$

iii)

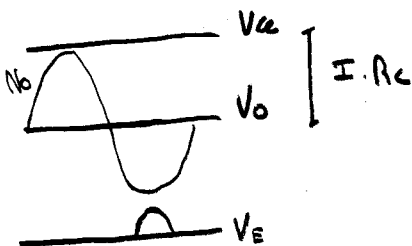
$$R_{NM1} / G = 20 \text{ V/V} \Rightarrow R_{NMOS} = 26,7 \Omega$$

$$V_G / R_{NMOS} = 34,6 \Omega \Rightarrow V_G = 4,02 \text{ V}$$

$$R_{NM1} / G = 24 \text{ V/V} \Rightarrow R_{NMOS} = 7,1 \Omega$$

$$V_G / R_{NMOS} = 7,1 \Omega \Rightarrow V_G = 5,62 \text{ V}$$

3) 1)



$$V_E = \frac{V_{CC} R_2}{R_1 + R_2} - V_{BEON}$$

$$V_O = V_{CC} - I \cdot R_C$$

$$N_{op} = \min \left\{ I \cdot R_C, \frac{(V_{CC} - I R_C) - \left(\frac{V_{CC} R_2}{R_1 + R_2} - V_{BEON} \right) - N_{ce sat}}{1 + 1/G_{min}} \right\} = 1,3 \text{ V}$$

b
ii

$$N_{in\ max} = \frac{1,3\ V}{G_{min}} = 63\ mV$$

$$N_{ds} = \frac{R_{onMOS}}{R_{onMOS} + R_E} \cdot \frac{g_m (R_{onMOS} + R_E)}{g_m (R_{onMOS} + R_E) + 1} \cdot N_{in} \Rightarrow$$

$$V_{ds} = R_{onMOS} \cdot I$$

$$N_{ds\ max} = \frac{R_{onMOS\ max} g_m}{g_m (R_{onMOS\ max} + R_E) + 1} \cdot N_{in\ max} + R_{onMOS\ max} \cdot I_{max} = 78\ mV$$

hipotesis realizada

$$M1 \rightarrow I = \beta \left[(V_{GS} - V_t) V_{DS} - \frac{k_s}{2} V_{DS}^2 \right]$$

$$\frac{I}{\beta} \gg \frac{V_{DS}^2}{2} \quad \forall V_{DS} \Rightarrow$$

$$\text{con } N_{ds\ max} \Rightarrow 37\ mV^2 \gg 3\ mV^2 \quad \log d.$$

c

$$f_{p1} = \frac{1}{2\pi C_1 (R_1 \parallel R_2 \parallel [r_{\pi} + \beta (R_E + R_{onMOS})])}$$

$$f_{p2} = \frac{1}{2\pi C_2 (R_E + R_{onMOS})}$$

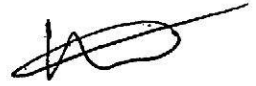
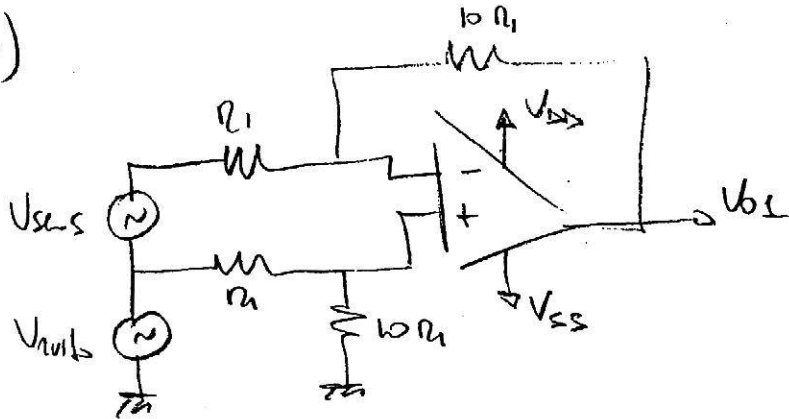
debido que $R_1 \parallel R_2 \parallel [r_{\pi} + \beta (R_E + R_{onMOS})] \gg R_E + R_{onMOS} \quad \forall R_{onMOS}$

$$\text{Ello } f_{p1\ max} = 10\ Hz \quad \text{y} \quad f_{p2\ max} = 100\ Hz.$$

Ambos máximos se dan con $R_{onMOS\ min}$

$$C_1 = 9,1\ \mu F \quad C_2 = 12,6\ \mu F$$

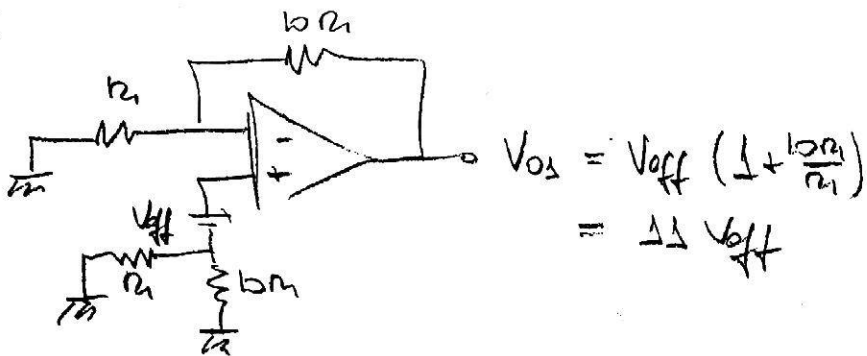
(e)



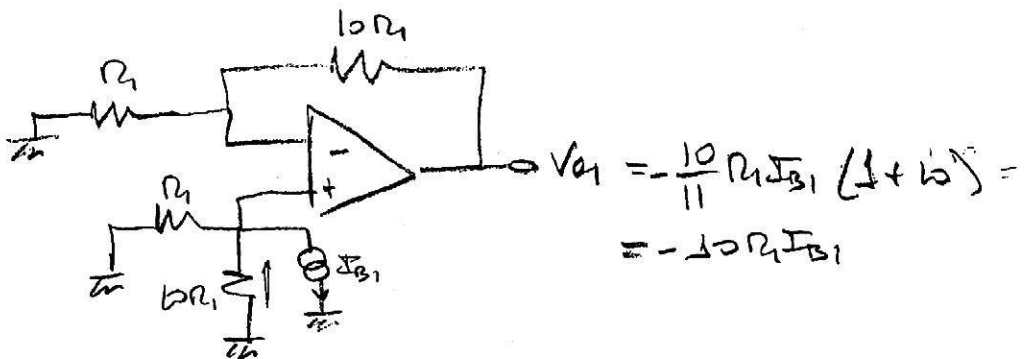
Nível de corrente I_B e I_{OFF} e V_{OFF} se
 mudas se deve ΔV_{OFF} , I_B e I_{OFF}

superfones

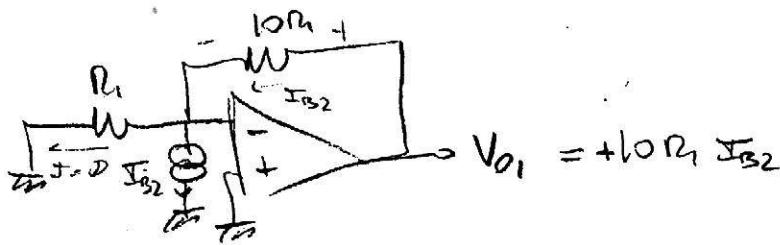
V_{OFF} :



I_{B1}



I_{B2}



$$\begin{aligned} \Rightarrow V_{O1}|_{DC} &= \Delta V_{off} + 10R_1 (I_{B2} - I_{B1}) \\ &= \Delta V_{off} + 10R_1 I_{off} \end{aligned}$$

Per case: $V_{off} = 10 \text{ mV}$ (Max Input Offset Voltage)
 $I_{off} = 200 \text{ nA}$ (Max Input Offset Current)
 ($T_A = 25^\circ\text{C}$)

$$\Rightarrow V_{O1}|_{DC} = 130 \text{ mV}$$

$$\Rightarrow \sqrt{V_{sens\ p100}|_{min}} = 130 \text{ mV} \left(= \frac{V_{osens}}{10} = \frac{V_{sens} \cdot A_d}{10} = V_{sens} \right)$$

(b)

$$\text{en signal: } N_{O1} = A_d N_{sens} + A_c N_{on}$$

$$N_{on} = N_{n1} + \frac{N_{cs}}{2}$$

$$A_d = \frac{10R_1}{R_1} = 10 \quad (20 \text{ dB})$$

$$A_c = \frac{A_d}{CMRR} = 20 - 70 = -50 \text{ dB}$$

$$\text{with } R_2 \equiv R_1 \left. \begin{array}{l} R_3 \equiv R_1 \\ R_4 \equiv 10R_1 \end{array} \right\} \Rightarrow CMRR_{tot} = CMRR_{OA} = 70 \text{ dB}$$

(Per case: min common mode rejection ratio)

(b) (sigue)

$$\Rightarrow N_{01} = A_d \left(N_{sens} + \frac{N_{sens}/2}{C_{fRR}} + \frac{N_{ ruido }}{C_{fRR}} \right)$$

$$N_{sens} \gg \frac{N_{sens}}{2C_{fRR}}$$

$$\Rightarrow \frac{N_{ ruido }}{C_{fRR}} < \frac{N_{sens}}{100}$$

$$\Rightarrow \boxed{N_{ ruido } |_{max} = 14,11 \text{ V}}$$

(c)

A_2 y A_3 forman un comparador de ventana:

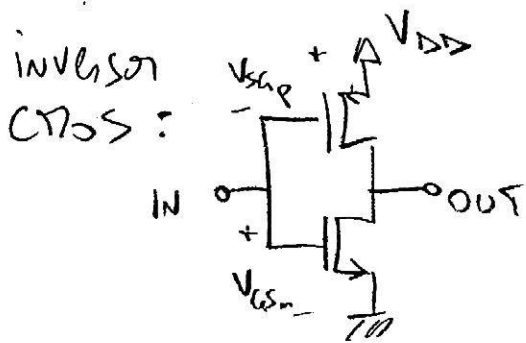
- La salida de A_2 es V_{DD} siempre que $V_{os} > V_z$ y V_{SS} en caso contrario.
- La salida de A_3 es V_{DD} siempre que $V_{os} < -V_z$ y V_{SS} en caso contrario.

A_1 , A_2 y R forman un OR ya que

la entrada de G1A queda a $\boxed{|V_{DD} - V_D|}$

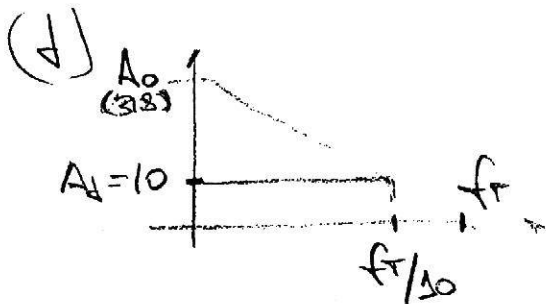
cundo $\boxed{|V_{os}| > V_z}$

(c) (sigue)



Para que ambos conduzca e $V_{DD} \rightarrow$ Tierra, cuando $OUT = 0$ AMBOS transistores debe conducir cuando tenemos $IN = 1$

La tensión que se produce a 1 del circuito previo es $V_{DD} - V_D$. Para que $OUT = 0$ el NMOS debe conducir $\Rightarrow V_{GSn} > V_{Tn}$
 $\Rightarrow V_{DD} - V_D > V_{Tn}$. Ahora el PMOS también V_D a conducir si $V_{SGp} > |V_{Tp}| \Rightarrow$ para evitarlo se debe cumplir: $V_{SGp} < |V_{Tp}|$
 Como $V_{SGp} = V_{DD} - (V_{DD} - V_D) = V_D \Rightarrow$ CONDICIÓN:
 $V_D < |V_{Tp}|$



$$\omega_{3dB} = \frac{\omega_T}{A_0} = \frac{\omega_T}{10}$$

$f_T = 15 \text{ MHz}$ sobre los valores típicos
 (GAIN BANDWIDTH PRODUCT)

$$\Rightarrow f_{3dB} = 1.5 \text{ MHz}$$

(e)

$OUT = 0 \Leftrightarrow IN = 1 \Leftrightarrow |V_{oi}| > V_z$ y $V_{oi} = 10V_{SS15}$
 $\Rightarrow |V_{SS15}| > V_z/10 \Leftrightarrow OUT = 0$

Analóg. $\Rightarrow |V_{SS15}| < V_z/10 \rightarrow OUT = 1$