

EXAMEN DE ELECTRONICA 1

21/02/2011

Resolver cada problema en hojas separadas.

Duración de la prueba: 3 horas 30 minutos.

La prueba es **sin** material.

Los puntajes de los problemas se indican sobre un total de 100 puntos.

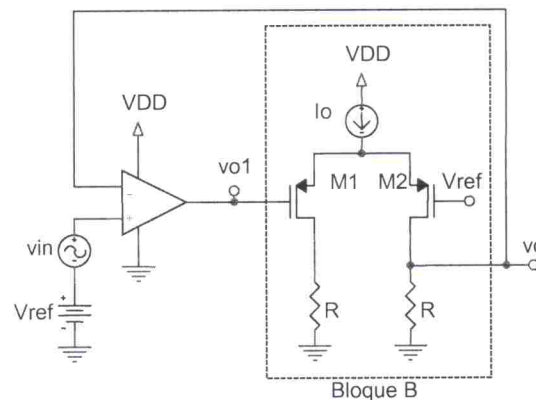
PROBLEMA 1 (40 puntos)

En el circuito de la figura el Bloque B busca implementar una etapa con ganancia 1 (buffer) que evite que las cargas que se conecten en v_o carguen al amplificador operacional.

- Determinar las condiciones que deben cumplir R e I_o para que el Bloque B tenga ganancia 1 y para que las corrientes por $M1$ y $M2$, cuando no hay señal aplicada, sean iguales.
- Determinar la frecuencia de caída de -3dB de la ganancia (v_o/v_i).
- Determinar que condiciones debe cumplir V_{ref} para que el amplificador operacional funcione correctamente. No considerar el efecto de V_{ref} sobre el Bloque B. Asumir v_i de amplitud despreciable.
- Si se conecta una capacidad C_L entre v_o y tierra determinar el SR en la salida v_o .

Datos:

- Amplificador Operacional: producto ganancia por ancho de banda f_{TOA} , rango de entrada en modo común entre ICMR_{min} e ICMR_{max} , output swing entre OSW_{min} y OSW_{max} , se supondrá ideal de otros puntos de vista.
- $M1, M2$: valor absoluto de la tensión umbral: V_{to} , β , $\delta=0$



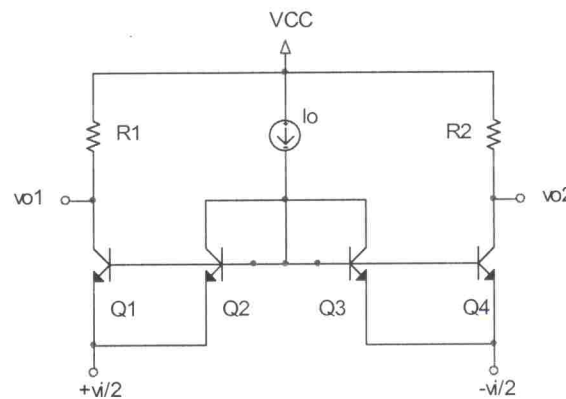
PROBLEMA 2 (40 puntos)

En el circuito de la figura suponer que todos los transistores son idénticos y las tensiones aplicadas son tales que operan en la zona activa. A menos que se indique lo contrario la fuente I_o es ideal. Los transistores tienen $\beta \gg 1$ y tensión de Early infinita.

Asuma que la fuente de señal $\pm v_i/2$ es capaz de tomar la corriente DC que entrega el circuito.

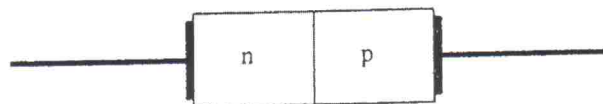
Se pide:

- a) Determinar la corriente DC por cada transistor.
- b) Determinar las ganancias: v_{o1}/v_i y v_{od}/v_i ($v_{od} = v_{o2} - v_{o1}$).
- c) Si se considera que la salida es v_{od} y las resistencias R son al 1%, determinar cual es en el peor caso la tensión de offset equivalente a la entrada del amplificador.
- d) Si se considera que la salida es v_{od} , que las resistencias R son al 1% y que la fuente I_o NO es ideal, con una resistencia de salida R_{I_o} , determinar en el peor caso el CMRR de la etapa.



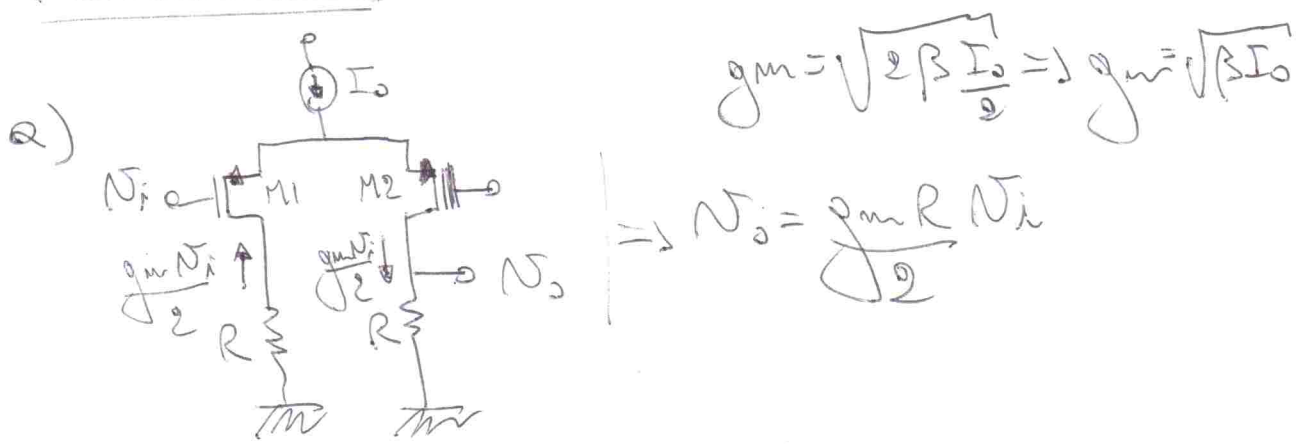
PREGUNTA (20 puntos)

En la figura se muestra un diodo de Silicio.



- a) ¿Qué lado de la juntura se dopó con fósforo (siendo fósforo una impureza donadora)? Justifique claramente
- b) Suponga que la juntura p-n está conectada en directo a un fuente V :
 - a. ¿A qué lado de la juntura se le conecta el borne positivo de la fuente V ?
 - b. Graficar cómo es la distribución de portadores minoritarios a lo largo del diodo dada esta configuración. Indicar en la gráfica las cantidades: n_{p0} , p_{n0} , $n_p(x=0)$, $p_n(x=0)$. Supongo el caso que $N_A > N_D$.
 - c. Para dos corrientes I_1 e I_2 , con $I_2 > I_1$ mostrar cómo varía la distribución de portadores minoritarios graficada en ii)
- c) ¿Indicar si las corrientes de difusión y de arrastre (drift) a través de la juntura aumentan, disminuyen o no varían si se disminuye el voltaje V aplicado entre los bornes? Justifique su respuesta.

Problema 1



$$\Rightarrow \frac{N_o}{N_i} = \frac{g_m R}{\sqrt{2}} = \frac{\sqrt{\beta I_0} R}{\sqrt{2}} = 1$$

Para que las corrientes sean iguales $\Rightarrow V_{o1} = V_{ref}$

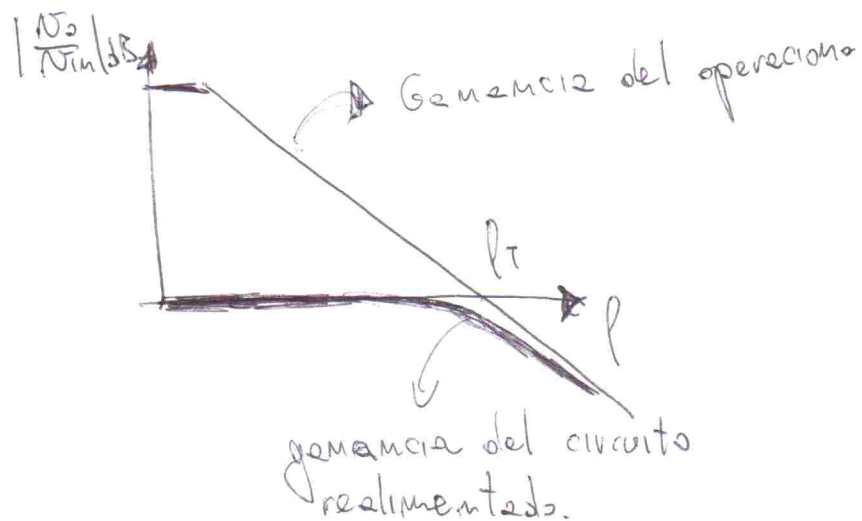
Por tierra virtual en el operacional tengo que $V_o = V_{ref}$

\Rightarrow impongo que

$$\frac{R I_0}{2} = V_{ref}$$

b)

$$\Rightarrow f_{-3dB} = f_T$$

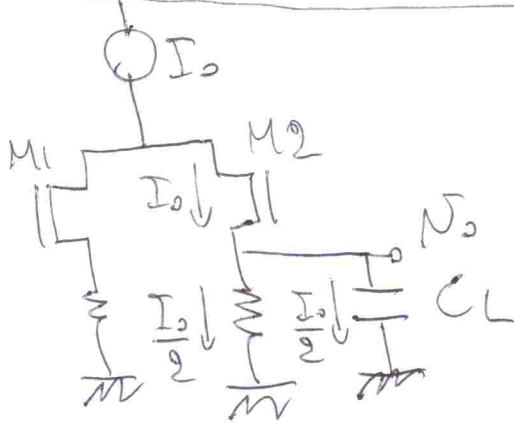


Problema 1

c) Tanto en la entrada como en la salida del operacional tenemos V_{ref}

$$\Rightarrow V_{ref} \in [\max(I_{CMR_{min}}, OSW_{min}); \min(I_{CMR_{max}}, OSW_{max})]$$

d)



Si desbalanceo totalmente el par \Rightarrow por M2 tengo $I_0 \Rightarrow$ por el condensador tengo $\frac{I_0}{2}$ (en el momento que desbalanceo)

$$\Rightarrow SR = \frac{I_0}{2C_L}$$

Pablo Castro

2

(a) $Q_1 - Q_2$ espejo : $V_{B31} = V_{B32} \Rightarrow I_{C1} = I_{C2}$

$Q_3 - Q_4$ espejo : $V_{B33} = V_{B34} \Rightarrow I_{C3} = I_{C4}$

en DC: $N_i = 0 \Rightarrow V_{B2} = V_{E3} \Rightarrow V_{B32} = V_{B33} \Rightarrow I_{C2} = I_{C3} = \frac{I_0}{2}$

$$I_{C1} = I_{C2} = I_{C3} = I_{C4} = I_0/2$$

(b) NUDO LA BASE de Q_2 y Q_3 :

$i_{c2} + i_{b2} + i_{c3} + i_{b3} = 0 \Rightarrow i_{c3} = -i_{c2} \Rightarrow g_m N_{b3} = -g_m N_{b2}$

$\Rightarrow N_{b3} = -N_{b2} \Rightarrow N_{b3} = -N_{b2} = +N_i/2$

Para $Q_2 - Q_3$: $N_i = N_{b3} - N_{b2}$

Hay simetría en la base de Q_2 y Q_3 etc que es (con entrada diferencial)

Por los espejos $\left\{ \begin{array}{l} N_{b3} = N_{b2} \\ N_{b4} = N_{b3} \end{array} \right. \Rightarrow i_{c4} = -i_{c1} = g_m N_i/2$

$$\frac{N_{o1}}{N_i} = \frac{g_m R}{2}$$

$$\frac{N_{o4}}{N_i} = -g_m R$$

2

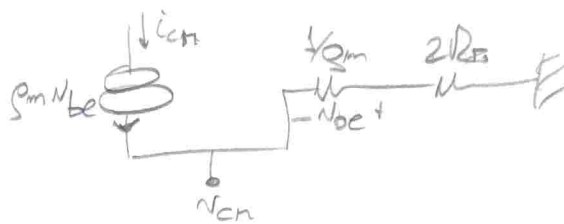
(c) DC : $\begin{cases} V_{o1} = \frac{I_0}{2} R_1 \\ V_{o2} = \frac{I_0}{2} R_2 \end{cases} \rightarrow V_{o\Delta} = \frac{I_0}{2} (R_2 - R_1)$

Resist cases: $\begin{cases} R_1 = R(1-\delta) \\ R_2 = R(1+\delta) \end{cases} \rightarrow V_{o\Delta} = 2I_0 R \delta$

$V_{off} = \frac{V_{o\Delta}}{G_m} = \frac{\delta I_0 R}{g_m R} \Rightarrow V_{off} = 2V_T \delta$



x' sine lin:



← mismo circuito x' a calcular $i_{c1} = i_{c2} = i_{cn}$

$N_{be} = -\frac{1/2 g_m}{1/2 g_m + 2R_B} N_{cn} = -\frac{N_{cn}}{1 + 2g_m R_B} \Rightarrow i_{cn} = \frac{-g_m N_{cn}}{1 + 2g_m R_B}$

$\Rightarrow V_{o1} = -\frac{g_m R_1 N_{cn}}{1 + 2g_m R_B}, V_{o2} = -\frac{g_m R_2 N_{cn}}{1 + 2g_m R_B}$

$A_c = \frac{V_{o\Delta}}{N_{cn}} \Rightarrow A_c|_{\text{Resist cases}} = -\frac{g_m R \delta}{1 + 2g_m R_B}$

$\Rightarrow CMRR = \left| \frac{A_D}{A_c} \right| = \frac{1 + 2g_m R_B}{2\delta}$