

EXAMEN DE ELECTRONICA 1
16/12/2009

Resolver cada problema en hojas separadas.

Duración de la prueba: 3 horas 30 minutos.

La prueba es sin material.

Los puntajes de los problemas se indican sobre un total de 100 puntos.

PROBLEMA 1 (38 puntos)

Se pretende diseñar un regulador de tensión de 5.1V para alimentar una carga específica. En todo el ejercicio se asume que la corriente tomada por la carga está en el rango $[0 ; i_{\max}]$.

- a) El circuito de la Figura 1 muestra una implementación con un Zener. Para dicho circuito se pide:
- Calcular R para que el circuito funcione correctamente en todo el rango de corriente de carga, y la potencia disipada en el Zener sea lo más chica posible.
 - Calcular la eficiencia P_L/P_S del sistema, donde P_L es la potencia entregada a la carga y P_S la potencia disipada por la fuente. Considerar el caso en que la corriente por la carga es máxima.
 - Calcular el máximo y mínimo valor de V_o que se dan para todo el rango de corrientes de la carga.
- b) Con el objetivo de mejorar la performance del circuito de la parte a), el mismo se sustituye por el de la Figura 2. Para dicho circuito se pide:
- Calcular R para el circuito funcione correctamente en todo el rango y la potencia disipada en el Zener sea lo más chica posible.
 - Calcular la eficiencia del sistema (P_L/P_S) para el caso en que la corriente por la carga es máxima.
 - Calcular la amplitud de las variaciones en la tensión en función de la amplitud de la corriente de carga. Para ello asumir $i(t) = i_{\max}/2 + I_o \cdot \sin(\omega t)$. Además la amplitud I_o es tal que vale el modelo de pequeña señal para el transistor.

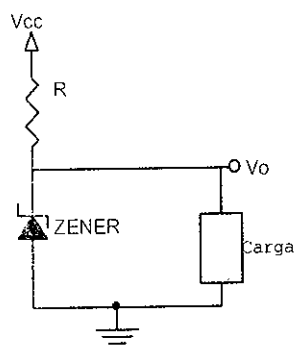


Figura 1

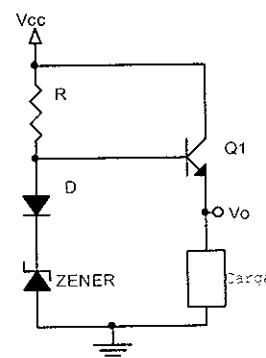


Figura 2

Datos: $V_{cc} = 15V$

ZENER: Se adjunta hoja de datos.

Q1: $V_{BE} = 0.7$, $\beta = 100$;

D: Ideal salvo que $V_y = 0.7$

$i_{\max} = 40mA$

PROBLEMA 2 (38 puntos)

El circuito de la Fig. 1 se utiliza para medir la ganancia en loop abierto (finita) del amplificador operacional.

- Encuentre la expresión que relaciona la ganancia del operacional A en función de v_o y v_m . Siendo v_o y v_m la señales que se indican en la figura cuando se inyecta una señal sinusoidal en v_i .
- Si el operacional tiene tensión de offset V_{OS} , corriente de polarización I_B y corriente de offset I_{OS} , determine el nivel de continua a la salida **en el peor caso**. Asuma que la ganancia del operacional es infinita para dichos cálculos.
- Para minimizar el efecto de las corrientes de polarización se propone agregar una resistencia. Indique cómo debe conectarse y cuánto debe valer.

Considerando el caso en el que el operacional no posee una etapa de salida capaz de soportar carga, se repite el esquema de la Fig. 1 agregando un buffer, como se muestra en la Fig. 2. Se verifica que $R \gg R_1$, el valor de V es tal que el nivel de continua en v_o es nulo y se supondrá que la amplitud de señal a la entrada del par diferencial es tal que el mismo opera en su zona de funcionamiento lineal.

- Si $R_1 = 100\Omega$, halle I_D para que siga valiendo la expresión hallada en a).
- Si la fuente de corriente tiene un voltaje de saturación $V_{SAT} = 0.3V$ y el output swing del operacional está comprendido entre $V_{CC} - 1V$ y $-V_{CC} + 1V$, determine el rango de valores que puede tomar V_{REF} para que el circuito opere correctamente, indicando para cada límite cuál es la condición que lo impone.

Datos: $V_{CC} = 5V$, $\beta = 75 \text{ mA/V}^2$, $\delta = 0$, $|V_{top}| = 0.6V$

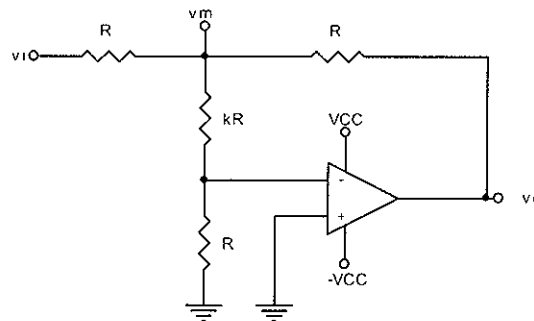


Fig. 1

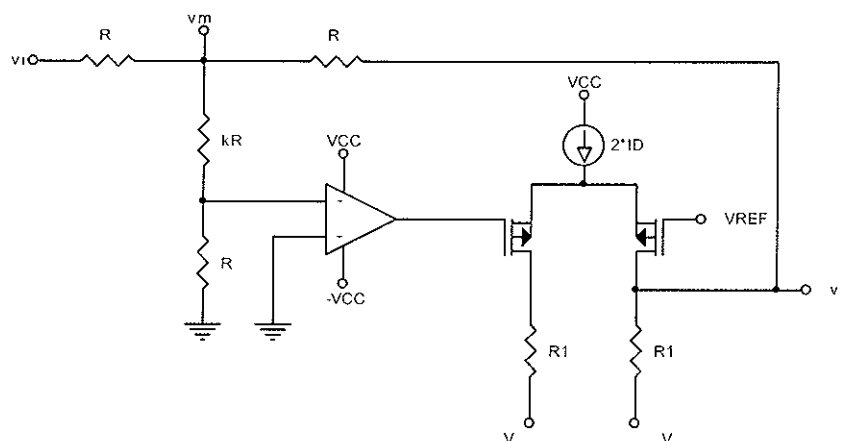


Fig. 2

PREGUNTA (24 pts)

Se tiene el circuito digital de la Figura 1 que procesa las entradas digitales A, B, C. Se encuentra disponible el negado de la señal A, que se indica como $A\bar{}$. El bloque f es un circuito digital CMOS que realiza un procesamiento complejo de sus entradas (x,y) para dar a su salida $f(x,y)$. En el bloque f se carga y descarga una capacidad C_F cada vez que una de sus entradas completa un ciclo 1-0-1. Esta capacidad incluye el efecto de carga de los transistores M1, M2, M3 y M4. El bloque f tiene un consumo de corriente estática I_{estat} y se desprecia su consumo por corriente de camino directo VDD - VSS.

En todo el problema se considerará solo el consumo tomado de la fuente de alimentación VDD, despreciando el consumo debido a cargar y descargar las capacidades vistas en los nodos A, B, C y $A\bar{}$.

Se considera que las señales A, B, y C se mueven como se muestra en la Figura 2.

- Escribir, en función de f, la función lógica que implementa el circuito de la Figura 1.
- Determinar la potencia consumida por el circuito de Figura 1.
- A los efectos de disminuir el consumo se modifica el circuito como se muestra en la Figura 3, donde los bloques P son idénticos. Si las entradas x e y del bloque f tienen una capacidad vista de $2.C_G$ y el consumo del bloque P se puede despreciar, se pide:
 - Indicar qué función lógica implementa el bloque P y explicar por qué el circuito de la Figura 3 realiza la misma función que el circuito de la Figura 1.
 - ¿Qué condición tiene que cumplir C_F , en función de los datos del problema, para que el circuito de la Figura 3 consuma menos que el de la Figura 1?
 - Explicar que modificación realiza el circuito de la Figura 4 para disminuir el consumo.

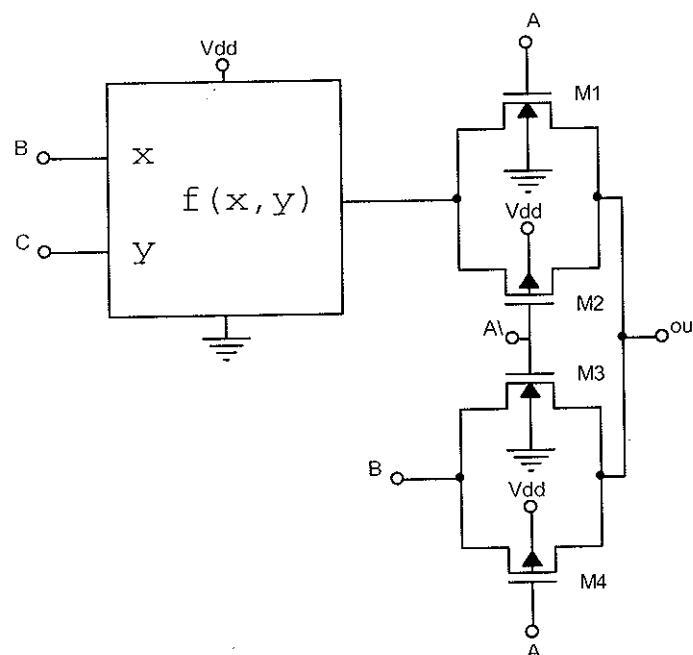


Figura 1

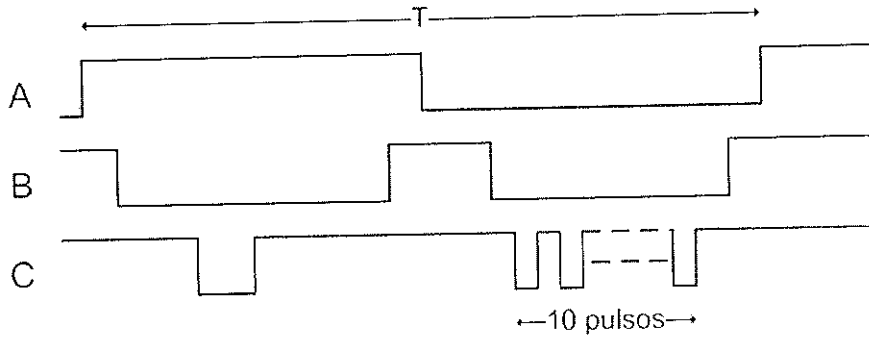


Figura 2

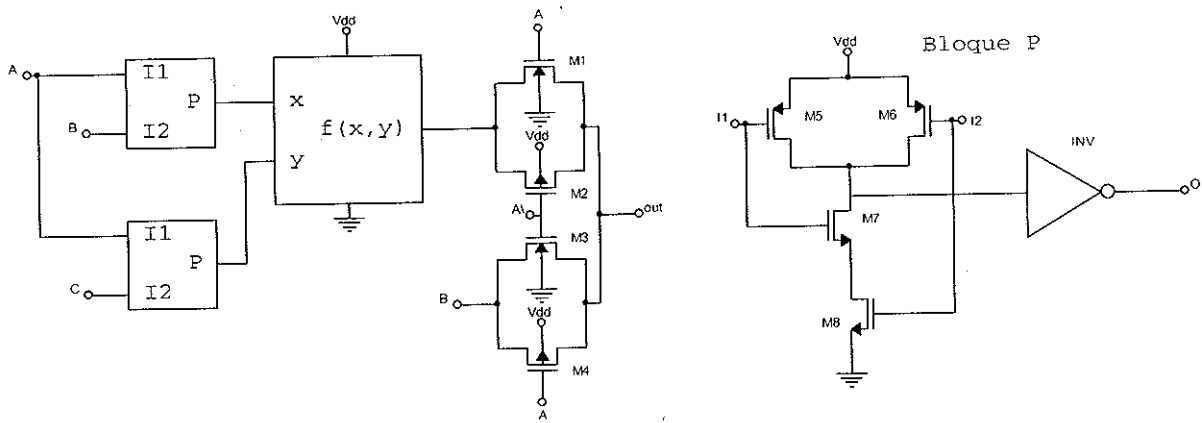


Figura 3

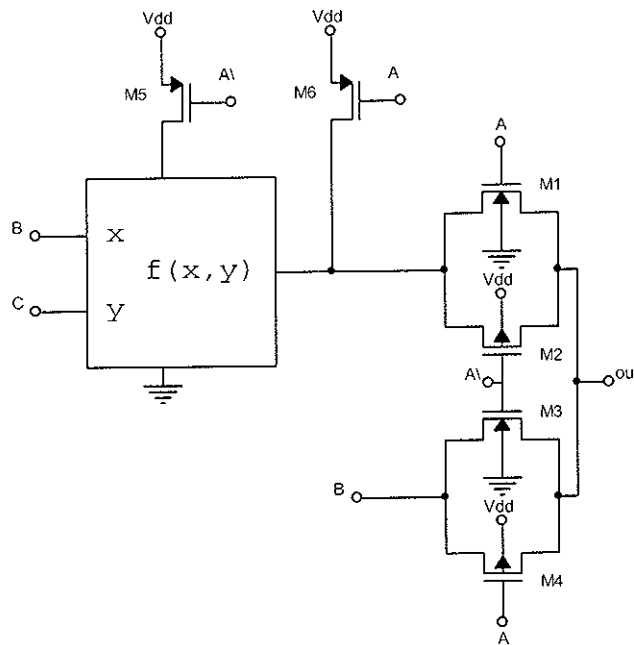
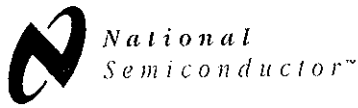


Figura 4



Discrete POWER & Signal
Technologies

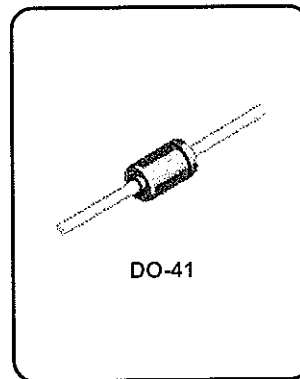
1N4728A - 1N4752A Series One Watt Zeners

Absolute Maximum Ratings*

TA = 25°C unless otherwise noted

Parameter	Value	Units
Storage Temperature Range	-65 to +200	°C
Maximum Junction Operating Temperature	+ 200	°C
Lead Temperature (1/16" from case for 10 seconds)	+ 230	°C
Total Device Dissipation	1.0	W
Derate above 25°C	6.67	mW/°C
Surge Power**	10	W

Tolerance: A = 5%



*These ratings are limiting values above which the serviceability of the diode may be impaired.

** Non-recurrent square wave PW= 8.3 ms, TA= 55 degrees C.

NOTES:

- 1) These ratings are based on a maximum junction temperature of 200 degrees C.
- 2) These are steady state limits. The factory should be consulted on applications involving pulsed or low duty cycle operations.

Electrical Characteristics

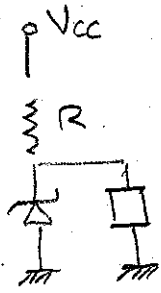
TA = 25°C unless otherwise noted

Device	V _Z (V)	Z _Z (Ω) @	I _{ZT} (mA)	Z _{ZK} (Ω) @	I _{ZK} (mA)	V _R (V) @	I _R (μA)	I _{SURGE} (mA)	I _{ZM} (mA)
1N4728A	3.3	10	76	400	1.0	1.0	100	1,380	276
1N4729A	3.6	10	69	400	1.0	1.0	100	1,260	252
1N4730A	3.9	9.0	64	400	1.0	1.0	50	1,190	234
1N4731A	4.3	9.0	58	400	1.0	1.0	10	1,070	217
1N4732A	4.7	8.0	53	500	1.0	1.0	10	970	193
1N4733A	5.1	7.0	49	550	1.0	1.0	10	890	178
1N4734A	5.6	5.0	45	600	1.0	2.0	10	810	162
1N4735A	6.2	2.0	41	700	1.0	3.0	10	730	146
1N4736A	6.8	3.5	37	700	1.0	4.0	10	660	133
1N4737A	7.5	4.0	34	700	0.5	5.0	10	605	121
1N4738A	8.2	4.5	31	700	0.5	6.0	10	550	110
1N4739A	9.1	5.0	28	700	0.5	7.0	10	500	100
1N4740A	10	7.0	25	700	0.25	7.6	10	454	91
1N4741A	11	8.0	23	700	0.25	8.4	5.0	414	83
1N4742A	12	9.0	21	700	0.25	9.1	5.0	380	76
1N4743A	13	10	19	700	0.25	9.9	5.0	344	69
1N4744A	15	14	17	700	0.25	11.4	5.0	304	61
1N4745A	16	16	15.5	700	0.25	12.2	5.0	285	57
1N4746A	18	20	14	750	0.25	13.7	5.0	250	50
1N4747A	20	22	12.5	750	0.25	15.2	5.0	225	45
1N4748A	22	23	11.5	750	0.25	16.7	5.0	205	41
1N4749A	24	25	10.5	750	0.25	18.2	5.0	190	38
1N4750A	27	35	9.5	750	0.25	20.6	5.0	170	34
1N4751A	30	40	8.5	1,000	0.25	22.8	5.0	150	30
1N4752A	33	45	7.5	1,000	0.25	25.1	5.0	135	27

V_F Forward Voltage = 1.2 V Maximum @ I_F = 200 mA for all 1N4700 series

EJERCICIO 1

a) i)



Mínima corriente por el Zener: $I_{ZT} = 49 \mu A$

Corriente máxima por la carga: $40 \mu A$

→ Máx. corriente por R: $89 \mu A$

$$R = \frac{V_{cc} - 5,1V}{89 \mu A} = 111 \Omega$$

ii)

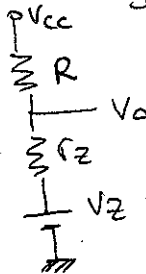
$$P_L = 5,1V \times 40 \mu A$$

$$P_S = 15V \times 89 \mu A$$

$$\eta = \frac{P_L}{P_S} = 15,3 \%$$

iii)

Para máxima corriente de carga, $V_o = 5,1V$.
Cuando $I_{LOAD} = 0$,

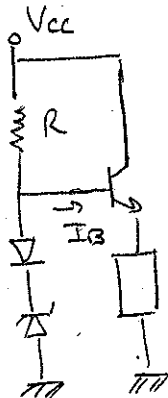


$$V_o = V_z + \frac{r_z}{R+r_z} (V_{cc} - V_z) = 5,69V$$

$$(r_z = 7,0 \Omega)$$

→ V_o varía entre $5,1V$ y $5,69V$

b) i)



Mínima corriente por el Zener: $I_{ZT} = 49 \mu A$

$$I_B \text{ máx.} = \frac{40 \mu A}{\beta} = 0,4 \mu A$$

$$R = \frac{V_{cc} - V_z - V_B}{49,4 \mu A} = 186 \Omega$$

Handwritten signature

ii)

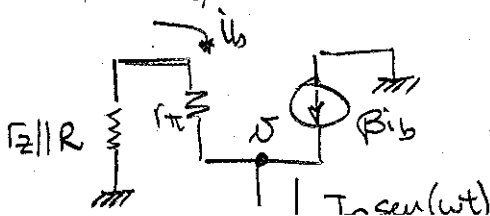
$$P_L = 5,1V \times 40 \mu A$$

$$P_S = 15V \times (49,4 \mu A + 40 \mu A)$$

$$\eta = \frac{P_L}{P_S} = 15,2 \%$$

iii)

Pequeña señal

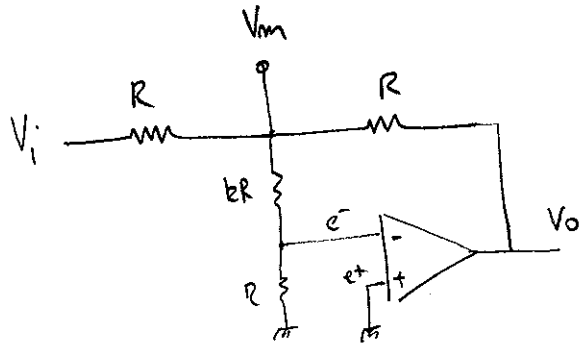


$$i_b = \frac{I_o \sin \omega t}{\beta + 1} \quad v = -(r_z || R + r_{\pi}) i_b \approx -r_{\pi} i_b \quad (r_z \ll r_{\pi})$$

$$v \approx -\frac{I_o \sin \omega t}{\beta + 1} = -1,3 \Omega I_o \sin(\omega t)$$

2

a)

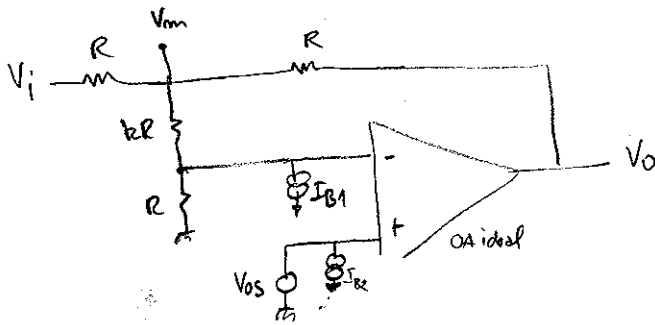


$$V_o = A(e^+ - e^-) = -Ae^-$$

divisor resistivo: $e^- = \frac{R}{(k+1)R} V_m = \frac{V_m}{k+1}$

$$\Rightarrow V_o = -A \cdot \frac{V_m}{k+1} \Rightarrow \boxed{A = \frac{-(k+1)V_o}{V_m}}$$

b)



Aplico superposición para hallar el aporte a la salida de cada uno.

$$I_{B2}: V_{os} = V_i = 0, I_{B1} = \infty \Rightarrow \underline{V_o = 0}$$

$$V_{os}: V_i = 0, I_{B1} = I_{B2} = \infty \Rightarrow \frac{0 - V_m}{R} = \frac{V_m}{(k+1)R} + \frac{V_m - V_o}{R} \Rightarrow V_o = \left(2 + \frac{1}{k+1}\right) V_m \Rightarrow$$

$$V_{os} = \frac{R}{(k+1)R} V_m \Rightarrow V_m = (k+1)V_{os}$$

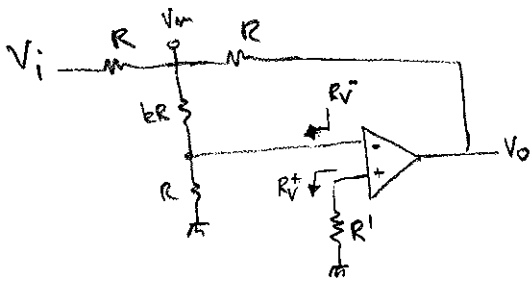
$$\Rightarrow V_o = (k+1) \left(2 + \frac{1}{k+1}\right) V_{os} \Rightarrow \underline{V_o = (2k+3)V_{os}}$$

$$I_{B1}: V_{os} = V_i = 0, I_{B2} = \infty \Rightarrow -\frac{V_m}{R} = I_{B1} + \frac{V_m - V_o}{R} \Rightarrow V_o = 2V_m + R I_{B1} \Rightarrow \underline{V_o = (2k+1)R I_{B1}}$$

$$\frac{V_m}{kR} = I_{B1} \Rightarrow V_m = kR I_{B1}$$

El peor caso se da cuando todos los aportes se suman $\Rightarrow \boxed{\Delta V_o = (2k+1)R I_B + (2k+3)V_{os}}$

c) Se coloca R' en serie con pata + del OA / $R_V^- = R_V^+$:



$$R_V^- = R \parallel \left(kR + \frac{R}{2} \right) = R \cdot \left(1 + \frac{1}{k + \frac{1}{2}} \right)^{-1} = R \cdot \left(\frac{k + \frac{1}{2}}{k + \frac{1}{2}} \right)^{-1} \Rightarrow \boxed{R' = \frac{2k+1}{2k+3} R}$$

Para calcular el aporte a la salida, vuelvo a aplicar superposición:

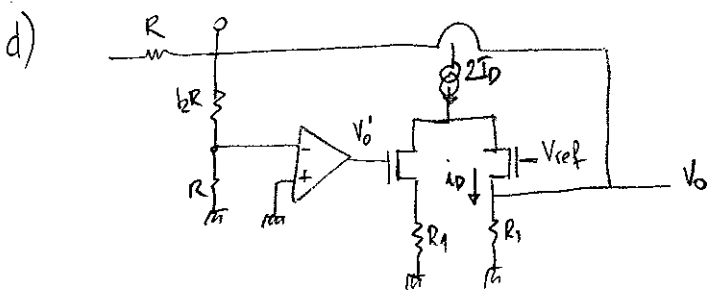
$$I_{B1}: \text{Igual parte b)} \Rightarrow V_o = (2k+1)R I_{B1}$$

$$V_{os}: \text{Igual parte b)} \Rightarrow V_o = (2k+3) \cdot V_{os}$$

$$I_{B2}: \text{La cuenta es análoga a } V_{os} \text{ en parte b)} \Rightarrow V_o = (2k+3) \cdot (-R' I_{B2}) = -(2k+1)R I_{B2}$$

$$\text{Sumo todos los aportes: } \Delta V_o = (2k+1)R \underbrace{(I_{B1} - I_{B2})}_{= I_{os}} + (2k+3)V_{os} \Rightarrow \boxed{\Delta V_o = (2k+1)R I_{os} + (2k+3)V_{os}}$$

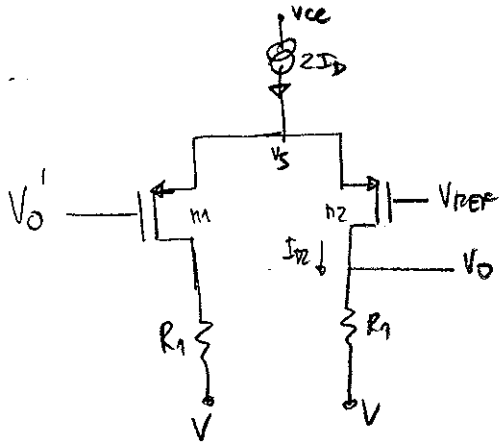
↓
observar que $I_{os} \ll I_B$



$$\left. \begin{aligned} r_o = R_1 \cdot i_D, \quad i_D = g_m \frac{v_o'}{2} \Rightarrow r_o = g_m R_1 \frac{v_o'}{2} \\ \text{Para que sea buffer: } r_o = r_o' \end{aligned} \right\} \Rightarrow \frac{g_m R_1}{2} = 1, \quad g_m = \sqrt{2\beta I_D} \Rightarrow$$

$$\Rightarrow I_D = \frac{2}{\beta \cdot R_1^2} \Rightarrow \boxed{I_D = 2.7 \text{ mA}}$$

e).



$$I_{D2} = \frac{\beta}{2} (V_S - V_{REF} - V_{top})^2 \quad \Rightarrow \quad V_S = V_{REF} + V_{top} + \sqrt{\frac{2I_D}{\beta}}$$

En continua $I_{D2} = I_D$

$$\Rightarrow \underline{V_{REF} < 3,83V}$$

Para que la fuente de corriente opere correctamente $V_S < V_{CC} - 0,3V$

$$OSW_{MIN} < V_0' < OSW_{MAX} \Rightarrow -V_{CC} + 1V < V_0' < V_{CC} - 1V \Rightarrow -4V < V_0' < 4V \Rightarrow$$

En continua $V_0' = V_{REF}$

$$\Rightarrow \underline{-4V < V_{REF} < 4V}$$

Para que el transistor esté en zona de sat.: $V_{SD} > V_{SOSAT} \Rightarrow V_{SD} > V_{SG} - V_{top} \Rightarrow$

$$\Rightarrow -V_0 > -V_{REF} - V_{top} \Rightarrow V_{REF} > V_{top} \Rightarrow \underline{V_{REF} > 0,6V}$$

$V_0 = 0$ en continua

Entonces: $0,6V < V_{REF} < 3,83V$

transistor en saturación

fuentes de corriente

Freguents

a) $A=0 \mid \Rightarrow M_1 M_2 \text{ off} \mid \Rightarrow \text{out} = B$
 $\bar{A}=1 \mid \Rightarrow M_3 M_4 \text{ on} \mid$

$A=1 \mid \Rightarrow M_1 M_2 \text{ on} \mid \Rightarrow \text{out} = f(B,C)$
 $\bar{A}=0 \mid \Rightarrow M_3 M_4 \text{ off} \mid$

$\Rightarrow \boxed{\text{out} = A \cdot f(B,C) + \bar{A} \cdot B}$

b) $P = f C V_{DD}^2$

See $f = \frac{1}{T} \Rightarrow f_B = 2f$
 $f_C = 11f$ $\Rightarrow P = f_B C_F V_{DD}^2 + f_C C_P V_{DD}^2 + V_{DD} I_{\text{leak}}$
 $\Rightarrow \boxed{P = 13 f C_F V_{DD}^2 + V_{DD} I_{\text{leak}}}$

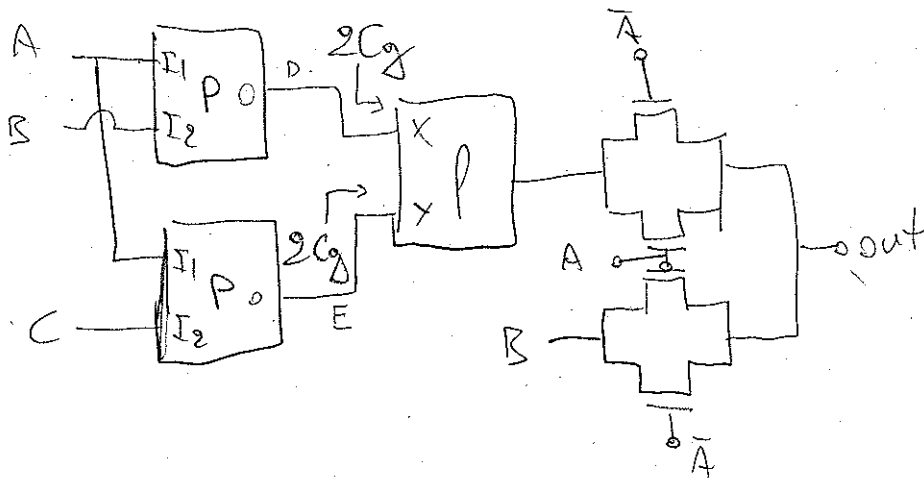
c) i) El bloque P implementa una compuerta AND

$\text{out} = A \cdot f(A \cdot B, A \cdot C) + \bar{A} \cdot B =$

$A \cdot f(1 \cdot B, 1 \cdot C) + \bar{A} \cdot B$

$\Rightarrow \boxed{\text{out} = A \cdot f(B,C) + \bar{A} \cdot B}$

ii)



$$c) \text{ ii) } \begin{aligned} f_0 &= f \\ P_E &= P \end{aligned}$$

$$P = 2C_g f_0 V_{DD}^2 + 2C_g P_E V_{DD}^2 + C_F f_0 V_{DD}^2 + C_P P_E V_{DD}^2 + I_{\text{estát}} \cdot V_{DD}$$

$$\Rightarrow \boxed{P = 4C_g P V_{DD}^2 + 2C_F P V_{DD}^2 + I_{\text{estát}} V_{DD}}$$

$$\Rightarrow 4C_g P V_{DD}^2 + 2C_F P V_{DD}^2 + I_{\text{estát}} V_{DD} < 13C_P P V_{DD}^2 + I_{\text{estát}} V_{DD}$$

$$\Rightarrow 4C_g P V_{DD}^2 < 11C_P P V_{DD}^2 \Rightarrow \boxed{C_P > \frac{4}{11} C_g}$$

iii) Le quita la tensión de alimentación al bloque f cuando el mismo no está funcionando.

Esto elimina el consumo estático y dinámico cuando el bloque no tiene alimentación.