

**EXAMEN DE ELECTRONICA 1**  
28/02/07



Resolver cada problema en hojas separadas.  
Duración de la prueba: 3 horas 30 minutos.  
La prueba es sin material.  
Los puntajes de los problemas se indican sobre un total de 100 puntos.

**PROBLEMA 1 (38 puntos)**

- a) Para el circuito de la figura 1 calcule la corriente  $I_1$  (corriente de colector por Q2), suponiendo Q2 en la zona activa.
- b) Dado el circuito de la figura 2, calcule :
  - i. Ganancia en pequeña señal a frecuencias medias.
  - ii. Impedancia vista a la entrada del amplificador a frecuencias medias.
  - iii.  $C_1$ , tal que el polo dado por este capacitor esté en 40Hz.

**Datos:**

$V_{CC}=10V$ ;  $V_{BE} \approx |V_{EB}| = 0.7V$ ;  $\beta_{npn} = \beta_{pnp} = 200$ , y la tensión de Early se supondrá infinita.  
 $R_1=5\Omega$ ;  $R_2=4.7k\Omega$ ;  $R_E=1k\Omega$ ;  $R_L=5k\Omega$ ;  $R_f=100k\Omega$

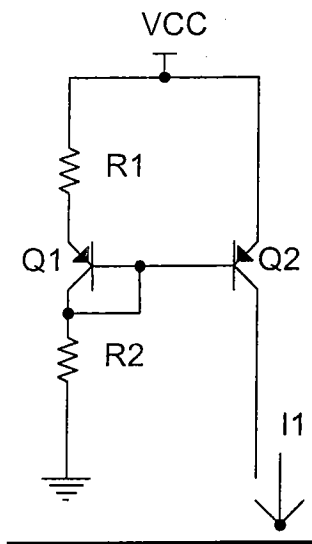


Figura 1

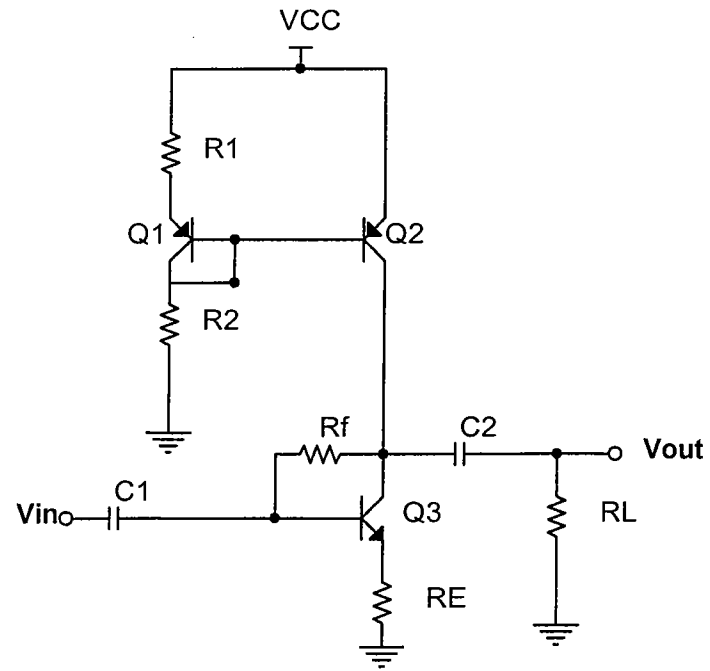


Figura 2

**PROBLEMA 2 (38 puntos)**

- a) Se tiene un flip flop D CMOS como el que se muestra en la figura 1 y se pide calcular el consumo dinámico que el mismo introduce en el sistema. Con este propósito suponga que la capacidad vista hacia el reloj (clk) es  $5 \cdot C$  y la capacidad vista hacia D es  $C$  y que no hay otras capacidades involucradas. La frecuencia de clk es  $f_{clk}$  y la frecuencia de In es  $f_{clk}/n$  con  $n > 1$ . La tensión de alimentación es  $V_{DD}$ .

218

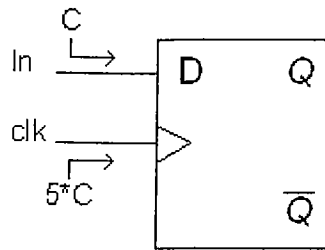


Figura 1.

- b) El circuito de la figura 2 implementa una compuerta lógica.
- i) Complete la tabla de verdad de la misma.
  - ii) Calcule el consumo dinámico que la compuerta introduce en el sistema cuando sus entradas cambian a frecuencia  $f$ . Para ello considerar que la capacidad vista hacia el Gate de un transistor pMOS y de un transistor nMOS son ambas iguales a  $C/2$  y que no hay otras capacidades involucradas.

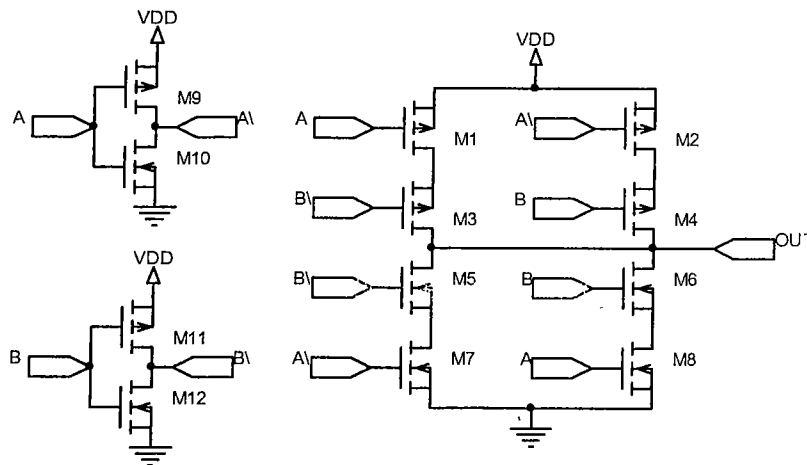


Figura 2

- c) Se sustituye el flip flop D de la parte a) por el circuito que se muestra en la figura 3 donde se utiliza el circuito de la parte b) (observe que el circuito completo implementado continua siendo un flip flop D). Al igual que en la parte a) se supondrá que el reloj trabaja a frecuencia  $f_{clk}$  y la entrada  $In$  a  $f_{clk}/n$ .
- i. Para el caso de  $n=6$ , completar el diagrama de tiempos de la Figura 4 con las señales  $X (=Q)$ ,  $Y$  y  $Z$ . Calcular la frecuencia de cada una de ellas.
  - ii. Calcule el consumo dinámico y diga que condición tiene que cumplir  $n$  para que este circuito consuma menos que el de la parte a). La tensión de alimentación es  $VDD$  y las capacidades a considerar son las que se muestran en la figura 3 y en la parte b).



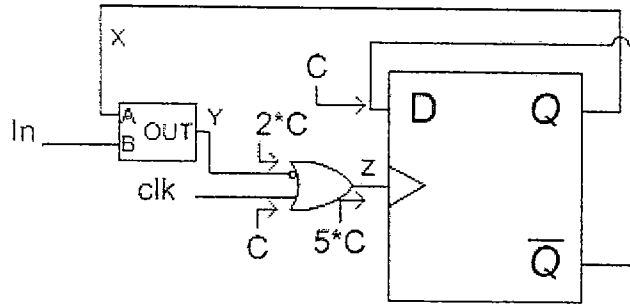


Figura 3

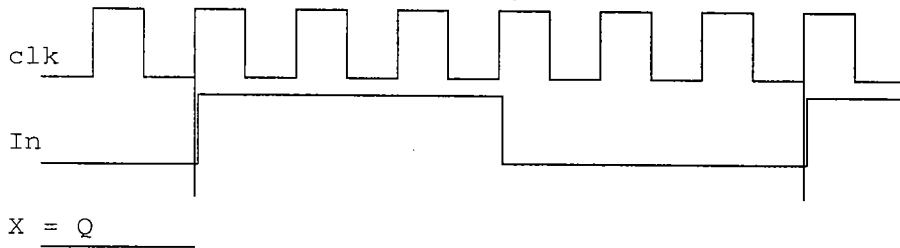


Figura 4

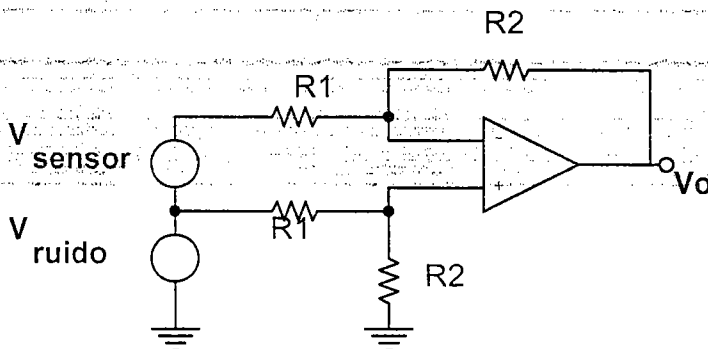
- d) Como otra alternativa para reducir el consumo del circuito de la Figura 1 se plantea reducir la tensión de alimentación a  $0.7 \cdot V_{DD}$ . Si se aplica esta reducción, ¿ cómo varía el retardo del circuito de la figura 1 respecto al caso en que esté alimentado de  $V_{DD}$  ?

**PREGUNTA (24 puntos)**

En el circuito de la figura,  $V_{sensor}$  es una señal de baja amplitud proveniente de un sensor y  $V_{ruido}$  una señal que la interfiere de amplitud diez veces mayor que  $V_{sensor}$ .

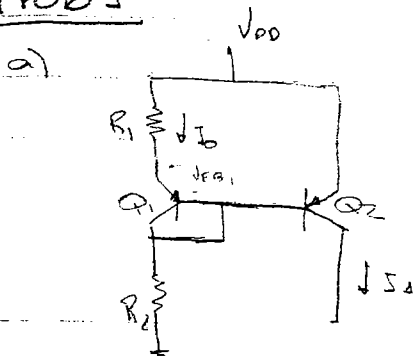
- Determinar que condición debe cumplir el CMRR del amplificador operacional para que la relación señal a ruido a la salida del operacional (señal asociada a  $V_{sensor}$  y ruido asociado a  $V_{ruido}$ ) sea mejor que 40dB. Las dos resistencias indicadas como R2 y las dos indicadas como R1 se supondrán perfectamente apareadas entre sí. La ganancia diferencial del amplificador operacional se supondrá mucho mayor que la ganancia con que se amplifica a  $V_{sensor}$ .
- Si el amplificador operacional tiene tensión de offset  $V_{offset}$ , corriente de bias  $I_{bias}$  y corriente de polarización  $I_{offset}$  indicar el nivel DC a la salida del operacional.

En toda la pregunta se podrán utilizar resultados conocidos del curso sin demostrarlos si previamente se enuncian los mismos claramente.



Examen I Feb 2007

Problemas



$$0 = V_{00} - R_1 I_0 - V_{EB} - R_2 I_0$$

$$\hookrightarrow I_0 = \frac{V_{00} - V_{EB}}{R_1 + R_2} = 2.0 \text{ mA}$$

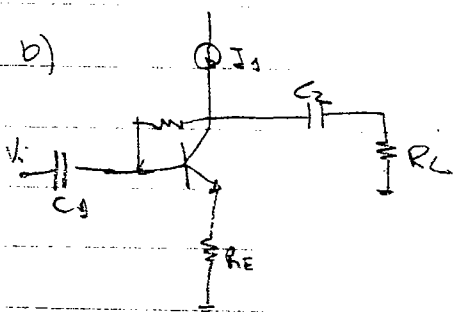
$$\left. \begin{aligned} I_0 &= I_S \cdot e^{V_{EB1}/V_T} \\ I_1 &= I_S \cdot e^{V_{EB2}/V_T} \end{aligned} \right\}$$

$$I_0 = I_1 \cdot e^{(V_{EB1} - V_{EB2})/V_T}$$

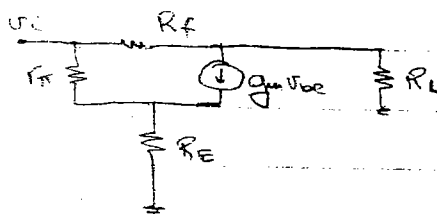
$$\left. \begin{aligned} I_0 &= I_1 \cdot e^{-R_1 I_0 / V_T} \\ I_1 &= I_0 \cdot e^{R_1 I_0 / V_T} \end{aligned} \right\}$$

$$0 = -R_1 I_0 - V_{EB1} - V_{EB2} \rightarrow V_{EB2} - V_{EB1} = R_1 I_0$$

$$\hookrightarrow I_1 = 2.9 \text{ mA}$$



Rep. serial



$$g_m V_{be} = \frac{V_i}{R_E}$$

$$\begin{aligned} g_m &= I_C / V_T = I_1 / V_T = 0.113 \\ r_{\pi} &= \beta / g_m = 1.8 \text{ k}\Omega \end{aligned}$$

$$\frac{V_o}{R_L} = -g_m V_{be} + \frac{V_o - V_i}{R_F} = -\frac{V_i}{R_E} - \frac{V_i}{R_F} + \frac{V_o}{R_F}$$

$$\Rightarrow V_o \left( \frac{1}{R_L} + \frac{1}{R_F} \right) = -V_i \left( \frac{1}{R_E} + \frac{1}{R_F} \right) \Rightarrow \frac{V_o}{V_i} = -\frac{R_L}{R_E} = -5$$

$R_F \gg R_L$   
 $R_F \gg R_E$



e)

$$i_c = i_b - i_f$$

$$i_b = \frac{v_i}{r_{\pi} + (\beta + 1)R_E}$$

$$i_f = \frac{v_o - v_i}{R_f} = \left( -\frac{R_L}{R_E} - 1 \right) \frac{v_i}{R_f}$$

$$i_c = \frac{1}{(\beta + 1)R_E} + \frac{R_L + R_E}{R_f R_E} v_i$$

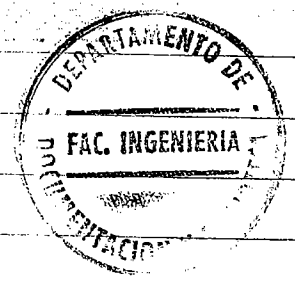
$$\Rightarrow R_i = \frac{\beta R_f R_E}{\beta(R_L + R_E) + R_f} = 15.4 \text{ k}\Omega$$

d)

$$\omega_p = \frac{1}{R_i C_i} \Rightarrow C_i = \frac{1}{R_i \omega_p} = \frac{1}{2\pi f_p R_i}$$

$$\Rightarrow C_i = 260 \text{ nF}$$

*Handwritten signature*



## Problema 2

618

$$a) P_D = f_{clk} \cdot 5C V_{DD}^2 + \frac{f_{clk}}{M} \cdot C \cdot V_{DD}^2 = f_{clk} C V_{DD}^2 \left[ 5 + \frac{1}{M} \right]$$

b) i)

A	B	OUT
0	0	0
0	1	1
1	0	1
1	1	0

$\Rightarrow$  es un XOR

ii) Como el circuito es un  $\text{CMOS}$  calculo el consumo por una entrada y la multiplico por 2.

Para la entrada A

La capacidad vista por la entrada A esta compuesta por la suma de las capacidades de  $M_9, M_{10}, M_1$  y  $M_8$

$\Rightarrow 4 \cdot \frac{C}{2} = 2C \Rightarrow$  el consumo debido a esta capacidad

es:  $P_{D_A} = f \cdot 2C V_{DD}^2$

A esto hay que sumar el consumo debido a la capacidad

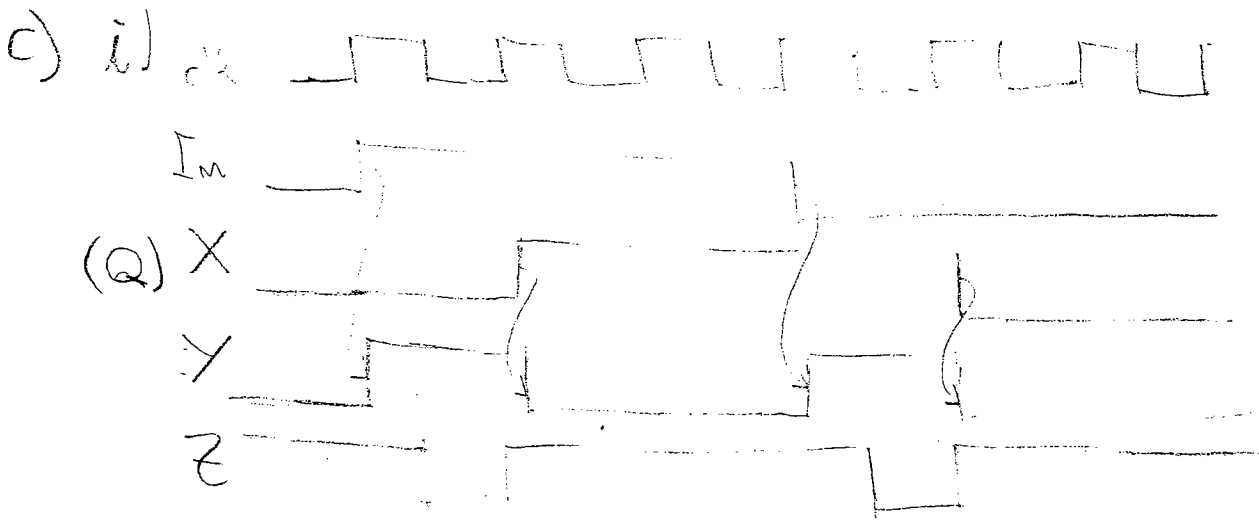
vista por A que esta compuesta por la suma de  $M_2$  y  $M_7$  que es  $P_{D_A} = f C V_{DD}^2$

$$\Rightarrow P_D = 2 \cdot [3C V_{DD}^2] = 6f C V_{DD}^2$$



Problema 2

768



$\Rightarrow f_x = f_{clk}; f_y = f_z = 2 f_{clk}$

ii) En esta parte  $f_x = f_{clk} = \frac{f_{clk}}{M}; f_y = f_z = 2 \frac{f_{clk}}{M}$

$P_{D_{clk}} = f_{clk} \cdot C V_{DD}^2; P_{D_{xor}} \stackrel{\text{parte b)}}{\neq} 6 \frac{f_{clk}}{M} C V_{DD}^2; P_{D_y} = 2 \frac{f_{clk}}{M} \cdot 2C \cdot V_{DD}^2$

$P_{D_z} = 2 \frac{f_{clk}}{M} \cdot 5C V_{DD}^2; P_{D_Q} = \frac{f_{clk}}{M} C V_{DD}^2$

$P_D = f_{clk} C V_{DD}^2 \left[ 1 + \frac{6}{M} + \frac{4}{M} + \frac{10}{M} + \frac{1}{M} \right] = f_{clk} C V_{DD}^2 \left[ 1 + \frac{21}{M} \right]$

$\Rightarrow 1 + \frac{21}{M} < 5 + \frac{1}{M} \Rightarrow \frac{20}{M} < 4 \Rightarrow M > 5$

d)  $t_{p \frac{V_{DD}}{0.7V_{DD}}} = \frac{K \cdot C}{V_{DD}} \Rightarrow \frac{t_{p \frac{V_{DD}}{0.7V_{DD}}}}{t_{p \frac{0.7V_{DD}}{0.7V_{DD}}}} = \frac{K \cdot C}{V_{DD}} \cdot \frac{0.7V_{DD}}{K \cdot C} \Rightarrow t_{p \frac{V_{DD}}{0.7V_{DD}}} = 0.7 t_{p \frac{0.7V_{DD}}{0.7V_{DD}}}$



Pablo Castro

Pregunta

a) Como se vio en el curso, si las dos resistencias  $R_1$  y  $R_2$  están perfectamente apareadas entre si, se cumple que el CMRR del amplificador diferencial completo es igual al CMRR del amplificador operacional.

Entonces:  $\sigma_{\text{sensor}} = A_d \sigma_{\text{sensor}}$

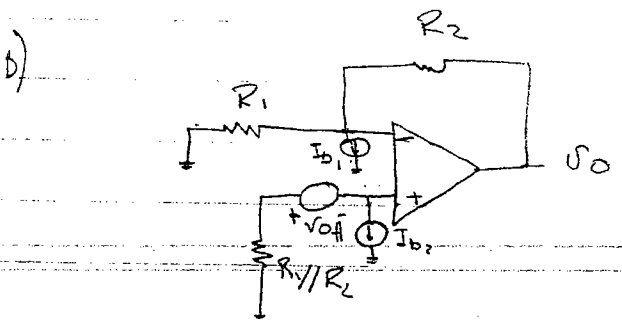
$\sigma_{\text{ruido}} = A_c \cdot \sigma_{\text{ruido}}$

y  $CMRR = \frac{A_d}{A_c} \Rightarrow A_c = \frac{A_d}{CMRR}$

y  $A_d$  vale  $A_d = -\frac{R_2}{R_1}$

Entonces:  $ENR = \frac{\sigma_{\text{sensor}}}{\sigma_{\text{ruido}}} = \frac{A_d \sigma_{\text{sensor}}}{\frac{A_d \sigma_{\text{ruido}}}{CMRR}} = \frac{CMRR}{10}$

$\Rightarrow 20 \log \left( \frac{CMRR}{10} \right) > 30 \text{ (dB)} \Rightarrow \boxed{CMRR > 1000}$



$I_B = (I_{b1} + I_{b2}) / 2$

$I_{off} = I_{b1} - I_{b2}$

$\Rightarrow \boxed{V_o = R_2 I_{off} + \left( \frac{R_2 + 1}{R_1} \right) V_{off}}$

Phad

