

EXAMEN DE ELECTRONICA 1
22/04/03

Resolver cada problema en hojas separadas.

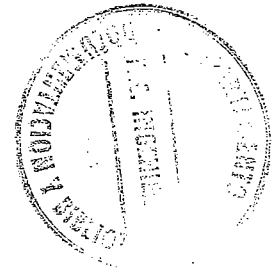
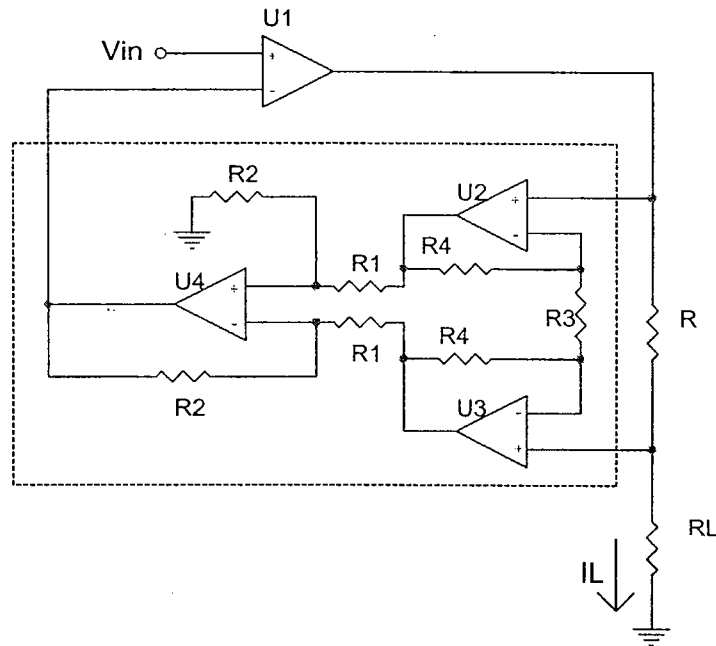
Duración de la prueba: 3 horas 30 minutos.

La prueba es sin material.

Los puntajes de los problemas se indican sobre un total de 100 puntos.

PROBLEMA 1 (37 puntos)

- Determinar I_L si todos los amplificadores operacionales son ideales. ¿ I_L depende de R_L ? ¿Qué función cumple el circuito?
- Determinar el nivel de modo común a la entrada y la tensión a la salida de todos los operacionales en función de V_{in} .
- Si $R_1=R_3=R_4=R_2/30$, $R_L = 150R$ y los amplificadores operacionales son LF 412, cuya hoja de datos se adjunta, alimentados de $\pm 15V$, considerando los valores típicos, ¿en que rango de tensiones V_{in} el circuito funciona correctamente?
- Si el bloque punteado no es ideal, presentando una relación de rechazo al modo común de valor CMRR, ¿Cómo cambia el resultado de la parte a)?



DC Electrical Characteristics (Note 7)										
Symbol	Parameter	Conditions	LF412A			LF412		Units		
			Min	Typ	Max	Min	Typ		Max	
V_{OS}	Input Offset Voltage	$R_p = 10\text{ k}\Omega$, $T_A = 25^\circ\text{C}$		0.5	1.0		1.0	3.0	mV	
$\Delta V_{OS}/\Delta T$	Average TC of Input Offset Voltage	$R_p = 10\text{ k}\Omega$ (Note 8)		7	10		7	20	$\mu\text{V}/^\circ\text{C}$	
I_{OS}	Input Offset Current	$V_S = \pm 15\text{V}$ (Notes 7, 9)	$T_I = 25^\circ\text{C}$		25	100		25	100	μA
			$T_I = 70^\circ\text{C}$			2		2		nA
			$T_I = 125^\circ\text{C}$			25		25		nA
I_B	Input Bias Current	$V_S = \pm 15\text{V}$ (Notes 7, 9)	$T_I = 25^\circ\text{C}$		50	200		50	200	μA
			$T_I = 70^\circ\text{C}$			4		4		nA
			$T_I = 125^\circ\text{C}$			50		50		nA
R_{IN}	Input Resistance	$T_I = 25^\circ\text{C}$		10^{12}			10^{12}		Ω	
A_{VCL}	Large Signal Voltage Gain	$V_S = \pm 15\text{V}$, $V_O = \pm 10\text{V}$, $R_L = 2\text{k}$, $T_A = 25^\circ\text{C}$	50	200		25	200		V/mV	
		Over Temperature	25	200		15	200		V/mV	
V_O	Output Voltage Swing	$V_S = \pm 15\text{V}$, $R_L = 10\text{k}$	± 12	± 13.5		± 12	± 13.5		V	
V_{CM}	Input Common-Mode Voltage Range		± 16	+19.5		± 11	+14.5		V	
				-16.5			-11.5		V	
CMRR	Common-Mode Rejection Ratio	$R_p \leq 10\text{k}$	80	100		70	100		dB	
PSRR	Supply Voltage Rejection Ratio	(Note 10)	80	100		70	100		dB	
I_S	Supply Current	$V_O = 0\text{V}$, $R_L = \infty$		3.8	5.6		3.6	6.5	mA	

Note 2: "Absolute Maximum Ratings" indicate limits beyond which damage to the device may occur. Operating Ratings indicate conditions for which the device is functional, but do not guarantee specific performance limits.

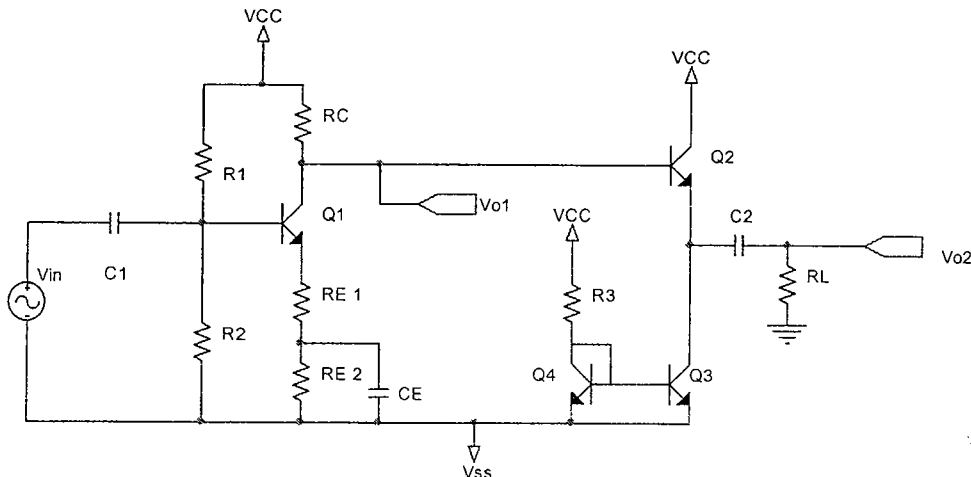
AC Electrical Characteristics (Note 7)									
Symbol	Parameter	Conditions	LF412A			LF412		Units	
			Min	Typ	Max	Min	Typ		Max
	Amplifier to Amplifier Coupling	$T_A = 25^\circ\text{C}$, $f = 1\text{ Hz} - 20\text{ kHz}$ (Input Referenced)		-120			-120		dB
SR	Slew Rate	$V_S = \pm 15\text{V}$, $T_A = 25^\circ\text{C}$	10	15		8	15		V/ μs
GBW	Gain-Bandwidth Product	$V_S = \pm 15\text{V}$, $T_A = 25^\circ\text{C}$	3	4		2.7	4		MHz

PROBLEMA 2 (37 puntos)

- a) Determinar la corriente DC por todos los transistores y la ganancia V_{o2}/V_{in} a frecuencias medias.
- b) Determinar la máxima excursión en V_{o1} .
- c) Determinar la frecuencia de corte inferior.

Datos: $R_1=33\text{K}$, $R_2=4\text{K}7$, $R_3=3\text{K}3$, $R_C=8\text{K}2$, $R_{E1}=150\Omega$, $R_{E2}=1\text{K}5$ y $R_L=1\text{K}5$
 $C_1=47\mu\text{F}$, $C_E=47\mu\text{F}$ y $C_2=\infty$

Todos los transistores son iguales con $V_A=150\text{V}$ y $\beta=100$, $V_{CC}=9\text{V}$ y $V_{SS}=-9\text{V}$

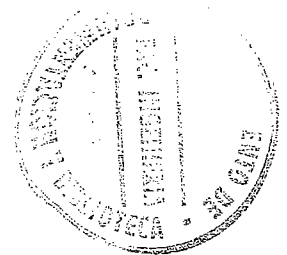
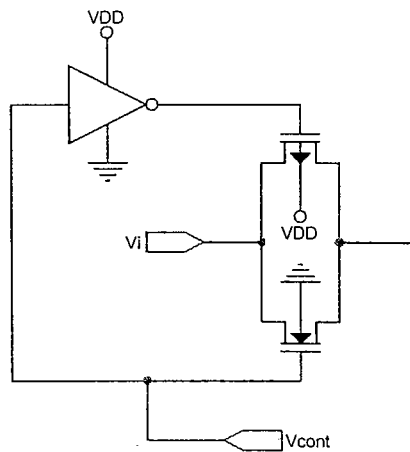


3/12

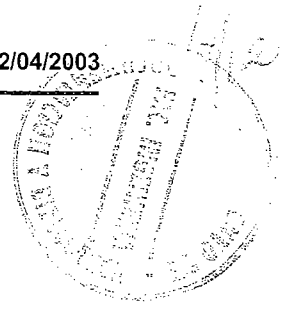
PROBLEMA 3 (26 puntos)

- a) Se tiene una llave analógica CMOS clásica como la mostrada en la figura.
- a1) Graficar la conductancia de la llave en función de la tensión de entrada V_i , para V_i entre 0 y V_{DD} .
 - a2) ¿Cuál es la mínima tensión V_{DD} que asegura que la llave opere correctamente para todo V_i entre 0 y V_{DD} ? ¿Qué ocurre si V_{DD} es menor que este mínimo?
- b) Si se implementa un circuito de muestreo y retención (sample and hold) con esta llave y un condensador de 1000 pF. ¿Cuál es el valor mínimo de V_{DD} requerido para que la frecuencia de corte en modo muestreo de este circuito sea mayor que 100 kHz para todo V_i entre 0 y V_{DD} ?

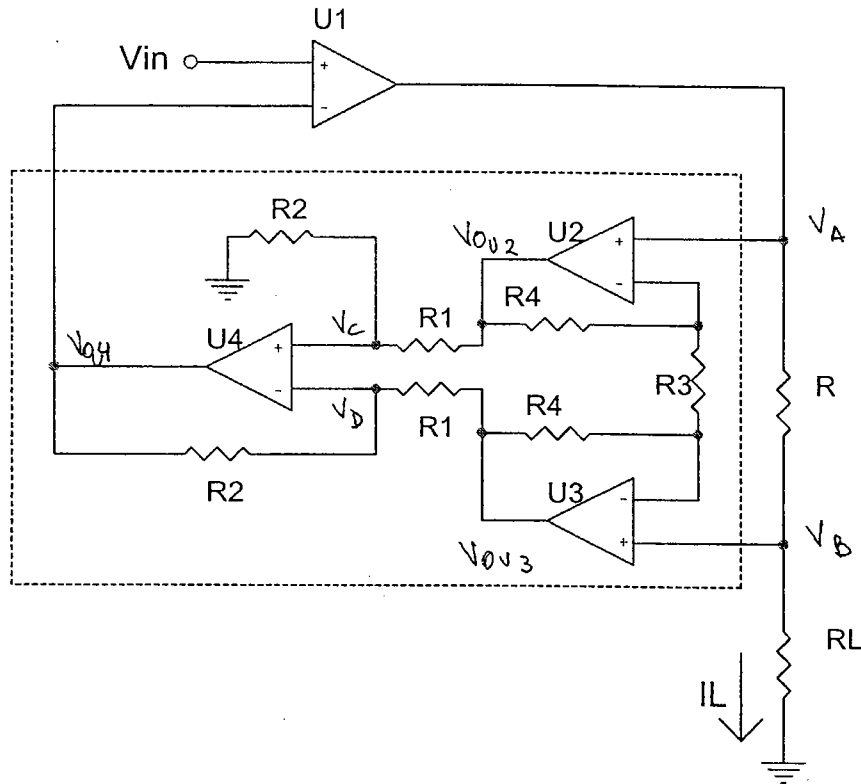
En todo el problema, los transistores considerados tienen los siguientes datos: $V_{T0n} = |V_{T0p}| = 1V$, $\beta_n = \beta_p = 1mA/V^2$, $\delta_n = \delta_p = 0$.



EXAMEN DE ELECTRONICA 1
22/04/03



SOLUCION PROBLEMA 1



$$2) \quad V_{OU2} = V_A + \frac{V_A - V_B}{R_3} \cdot R_4$$

$$V_{OU3} = V_B + \frac{V_B - V_A}{R_3} \cdot R_4$$

$$V_{OU4} = -V_{OU3} \cdot \frac{R_2}{R_1} + V_{OU2} \cdot \frac{R_2}{R_1 + R_2} \left(1 + \frac{R_2}{R_1}\right) = \frac{R_2}{R_1} (V_{OU2} - V_{OU3})$$

$$V_{OU4} = \frac{R_2}{R_1} \left(1 + 2 \frac{R_4}{R_3}\right) (V_A - V_B)$$

$$\text{En } U_1 \quad v^+ = v^- = V_{in} = V_{OU4} \Rightarrow V_A - V_B = \frac{V_{in}}{\frac{R_2}{R_1} \left(1 + 2 \frac{R_4}{R_3}\right)}$$

a)

$$I_L = \frac{V_A - V_B}{R} = \frac{V_{in}}{R \cdot \frac{R_2}{R_1} \left(1 + \frac{2R_4}{R_3} \right)}$$



I_L No depende de R_L . El circuito es una fuente de corriente.

b)

$$V_B = R_L \cdot \frac{V_{in}}{\alpha} = R_L \cdot I_L$$

$$V_A = V_B + R \frac{V_{in}}{\alpha} = \frac{V_{in}}{\alpha} (R + R_L) = V_B + R I_L$$

$$V_{OU2} = \frac{V_{in}}{\alpha} \left(R + R_L + R \cdot \frac{R_4}{R_3} \right)$$

$$V_{OU3} = \frac{V_{in}}{\alpha} \left(R_L - R \cdot \frac{R_4}{R_3} \right)$$

$$V_C = V_{OU2} \frac{R_2}{R_1 + R_2} = V_D$$

$$V_{OU4} = V_{in}$$

c)

$$I_{CHR} : -11,5 - 14,5$$

$$OS : \pm 13,5$$

U_L

Por I_{CHR} $V_{in} \in [-11,5 ; 14,5]$ (I)

Por OS $V_A \in [-13,5 ; 13,5]$

$$c) \Rightarrow \frac{V_{in} (R + R_L)}{\alpha} \in [-13,5; 13,5]$$

$$\alpha = 90 \cdot R$$

$$V_{in} \frac{|S| R}{90 R} \in [-13,5; 13,5]$$

$$\Rightarrow V_{in} \in [-8; 8] \quad (\text{II})$$

U₂

Por ICHR $V_A \in [-11,5; 14,5]$

$$\Rightarrow V_{in} \in [-6,9; 8,7] \quad (\text{III})$$

$|V_A| > |V_B| \Rightarrow$ ICHR de V_2 mas restrictivo que el de V_3

Por OS $V_{OU_2} = \frac{V_{in} (R + R_L + R \cdot \frac{R_4}{R_3})}{\alpha} = \frac{V_{in} 152 R}{90 R} \in [-13,5; 13,5]$

$$V_{in} \in [-8; 8] \quad \text{IV}$$

U₃

Por OS

$$V_{OU_3} = \frac{V_{in} \cdot 149 R}{90 R} \in [-13,5; 13,5]$$

$$\Rightarrow V_{in} \in [-8; 8] \quad \text{V}$$



c) $\frac{V_u}{I_{CMR}} \Rightarrow V_D \in [-11,5; 14,5]$

$$V_D = \frac{V_{OA2} \cdot R_2}{R_1 + R_2} = V_{in} \frac{152}{90} \cdot \frac{30}{31}$$

$$V_{in} \in [-8; 8] \quad \text{VI}$$

OSW $V_{in} \in [-13,5; 13,5] \quad \text{VII}$

de III $\Rightarrow V_{in} > -6,9$

de II, IV, V, VI $\Rightarrow V_{in} < 8$

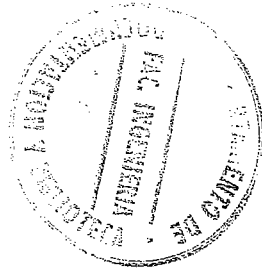
d)

$$\begin{aligned} V_{OU4} &= A_d (V_A - V_B) + A_c \left(\frac{V_A + V_B}{2} \right) \\ &= A_d (V_A - V_B) + \frac{A_d}{CMRR} \left(\frac{V_A + V_B}{2} \right) \end{aligned}$$

$$V_{in} = V_{OU4} = I_L \left(A_d R + \frac{A_d}{CMRR} \left(R_L + \frac{R}{2} \right) \right)$$

$$\Rightarrow I_L = \frac{V_{in}}{A_d R + \frac{A_d}{CMRR} \left(R_L + \frac{R}{2} \right)}$$

$A_d = d$

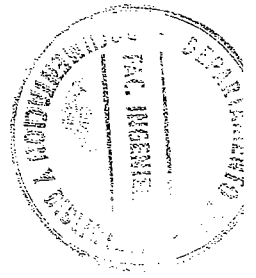


PROBLEMA 2

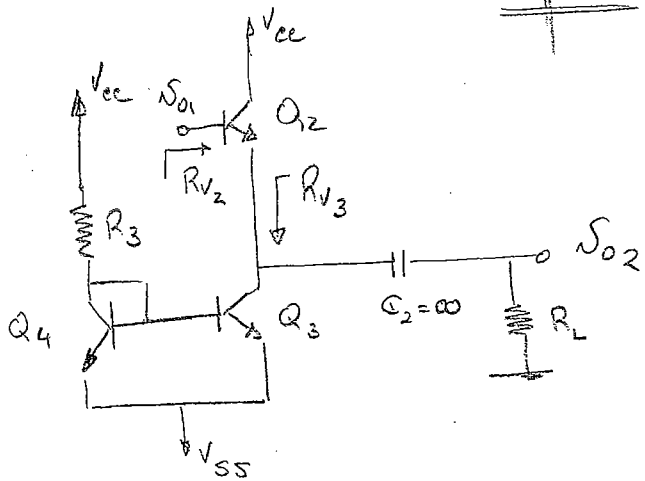
$R_1 = 33k$
 $R_2 = 4k7$
 $R_e = 8k2$
 $R_{E1} = 150\Omega$
 $R_{E2} = 1k5$
 $R_3 = 3k3$

$C_1 = 47\mu F$
 $C_2 = \infty$
 $C_E = 47\mu F$

6/12



$\beta_2 = \beta_1 = 100$
 $V_{A_{Q1, Q2, Q3}} = 150V$
 $R_L = 1k5$



$I_{C3} = \frac{V_{CC} - V_{SS} - V_{BE4}}{R_3} = \frac{18 - 0,6}{3300} = 5,27\mu A$
 $(I_{C3} \approx I_{E2})$

$r_{O3} = \frac{V_A}{I_{E3}} \approx 28,5k\Omega \gg R_L \Rightarrow$

$R_{V3} = R_L // \beta_3 \approx R_L$

$r_{be2} = \frac{\beta}{\beta_{m2}} = \frac{\beta V_T}{I_{C2}} = 474,38\Omega$

$(m = 1, V_T = 25mV)$

$\Rightarrow R_{V2} = r_{be2} + \beta R_{V3} = r_{be2} + \beta R_L \approx 150,5k\Omega$

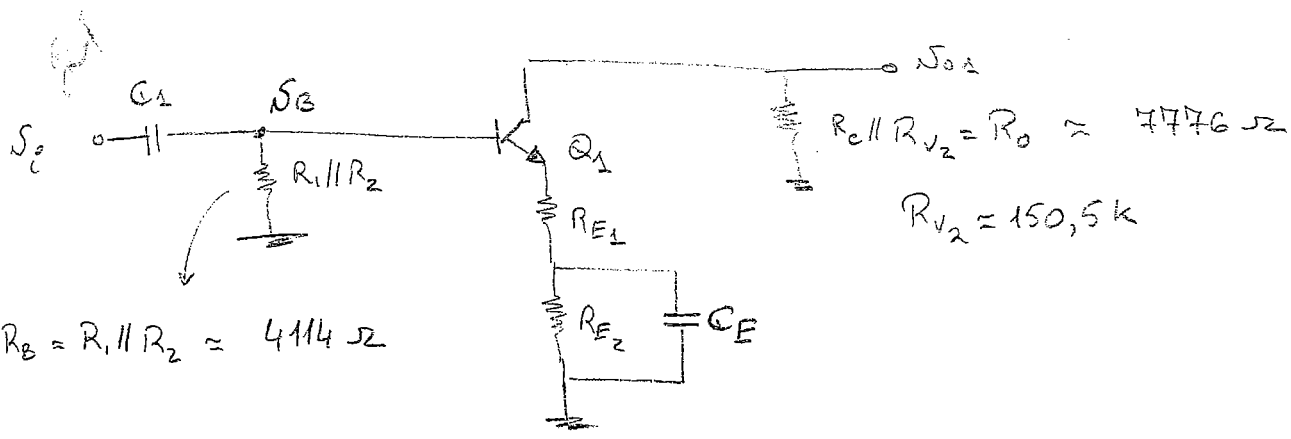
\Rightarrow Ganancia de la etapa:

$= I_{C2} \approx I_{E2}$

$i_{b2} = N_{S01} / R_{V2} \quad \text{y} \quad N_{S02} = \beta i_{b2} \cdot R_{V3}$

$\Rightarrow N_{S02} = \beta N_{S01} \cdot \frac{R_L}{r_{be2} + \beta R_L} \approx N_{S01} \Rightarrow$

$\frac{N_{S02}}{N_{S01}} \approx 1$



$$R_B = R_1 \parallel R_2 = 4114 \Omega$$

Polarización de Q_1 :
Despreciando corriente de base de Q_1

$$\frac{V_{CC} - V_B}{R_1} = \frac{V_B - V_{SS}}{R_2} \Rightarrow V_B = \frac{V_{CC} R_2 + V_{SS} R_1}{R_1 + R_2} = -6,76V \rightarrow V_{E_{Q1}} = -7,36V$$

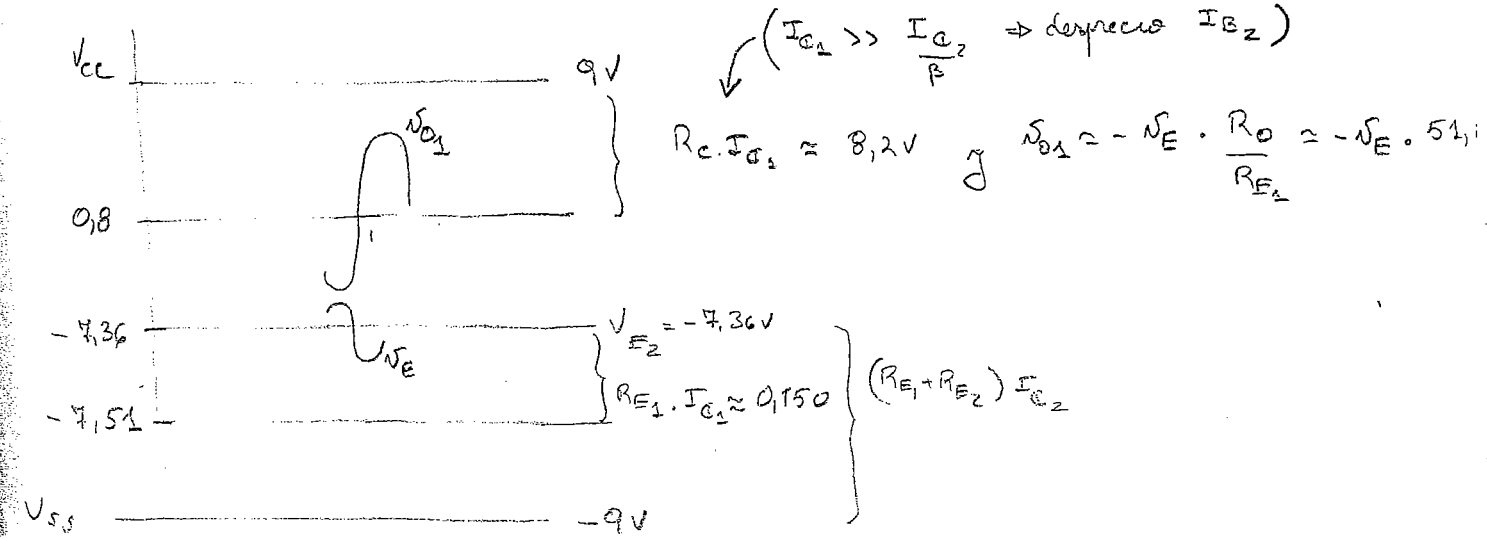
$$I_{C_{Q1}} \approx I_{E_{Q1}} \approx \frac{-7,36 + 9}{150 + 1k5} = 1mA$$

Por otro lado $\frac{V_{CC} - V_{SS}}{R_1 + R_2} = \frac{18}{33k + 4k7} \approx 0,5mA \gg \frac{I_{C_{Q1}}}{\beta} \approx 0,02mA$ ✓

$$r_{be1} = \frac{\beta}{I_{C1}} = \frac{\beta V_T}{I_{C1}} = 2500 \Omega$$

* Para frecuencias medias: $V_{o2} = -R_o \beta \cdot \frac{V_i}{r_{be1} + \beta R_{E1}} \Rightarrow \frac{V_{o2}}{V_{o1}} \approx -44,4$

Excesión en V_{o2}



$$\textcircled{1} \quad \hat{V}_{02} < 9 - 0,8 = 8,2 \text{ V}$$

$$\textcircled{2} \quad 0,8 - \hat{V}_{02} - \left(\frac{\hat{V}_{02}}{51,8} - 7,36 \right) \geq V_{CE_{\text{sat}}} = 0,3 \text{ V}$$

$$\approx 0,8 - \hat{V}_{02} + 7,36 \geq 0,3 \text{ V} \quad \rightarrow \quad \hat{V}_{02} < 7,86 \text{ V}$$

$$\textcircled{3} \quad -7,36 - (-7,51) \geq \hat{V}_E = \frac{\hat{V}_{02}}{51,8} \quad \rightarrow \quad \hat{V}_{02} < 7,77 \text{ V}$$

$$\boxed{\hat{V}_{02} < 7,77 \text{ V}}$$

limite el emisor de Q_1

$$C_i \text{ agrega un polo en } \omega_{p_i} = \frac{1}{[R_1 \parallel R_2 \parallel \beta(R_{E1} + R_{E2})] C_i} \approx 5,17 \text{ rad/seg} \rightarrow f_{p_i} \approx 0,8 \text{ Hz}$$

" 4114 Ω

$$C_E \text{ agrega un polo y un cero} \quad \omega_{p_{CE}} \approx \frac{1}{(R_{E1} \parallel R_{E2}) C_E} = 156 \text{ rad/seg} \rightarrow f_{p_{CE}} = 24,8 \text{ Hz}$$

" 136,4 Ω

$$\omega_{z_{CE}} = \frac{1}{R_{E2} C_E} = 14,2 \text{ rad/seg} \rightarrow f_{z_{CE}} = 2,3 \text{ Hz}$$

\Rightarrow Desde las frecuencias medias, el polo de baja frecuencia es $f_{p_{CE}} = 24,8 \text{ Hz}$



PROBLEMA 3



a)

Conductancia de la llave nmos:

$$g_m = \begin{cases} \beta_n (V_{GS} - V_{TN}) & V_{GS} > V_{TN} \\ 0 & V_{GS} \leq V_{TN} \end{cases} \quad g_m = 0$$

con $V_{GS} = V_{GB} - V_{SB} = V_{DD} - V_i$, $V_{TN} = V_{T0n} + \beta_n V_{SB} = V_{T0n}$

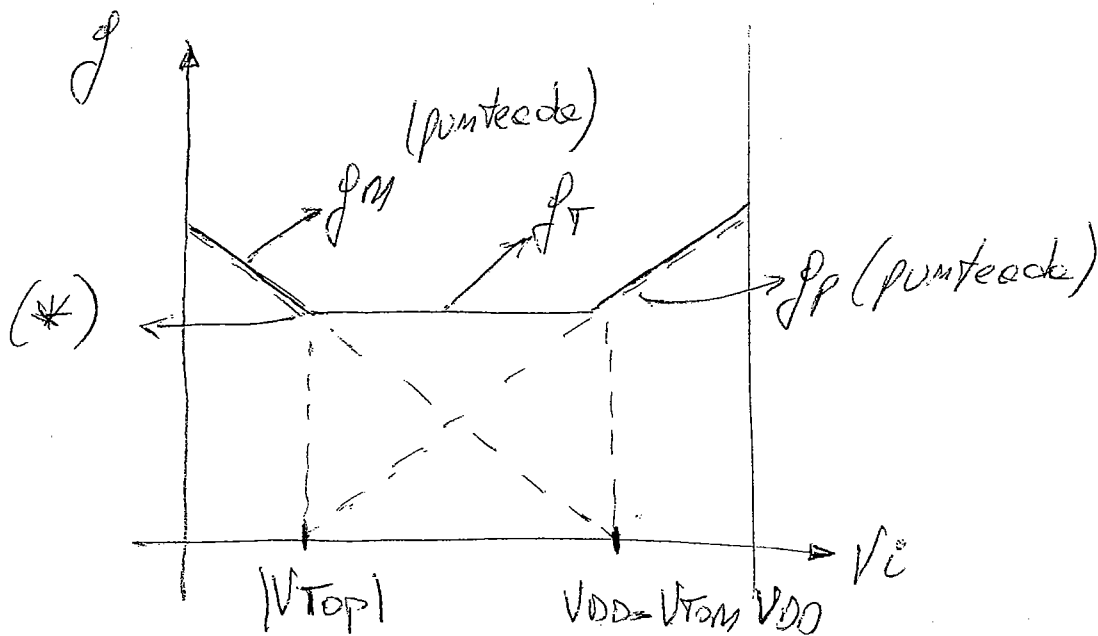
para la llave pmos:

$$g_p = \begin{cases} \beta_p (V_{SG} - |V_{TP}|) & V_{SG} \geq |V_{TP}| \\ 0 & V_{SG} \leq |V_{TP}| \end{cases}$$

con $V_{SG} = V_{SB} - V_{GB} = V_i - V_{DD} - (0 - V_{DD}) = V_i$

$|V_{TP}| = |V_{T0p}|$
 $\rightarrow g_p = 0$

\Rightarrow conductancia de la llave $g_T = g_m + g_p$



PROBLEMA 3

a) Para que $f_T \geq 0 \forall V_i$

$$\Rightarrow V_{DD} - V_{TOM} > |V_{TOP}| \Rightarrow V_{DD} > V_{TOM} + |V_{TOP}| =$$

Si V_{DD} es menor que este valor, habrá una zona en el centro del rango en que ninguno de los transistores conducirá y la llave no operará.

b) La resistencia máxima de la llave se tiene cuando \bar{g}_T es mínima, en la zona (*) de la gráfica. Cuando la resistencia sea máxima, se tendrá la mínima frecuencia de corte.

$$\Rightarrow f_{00} \text{ kHz} = \frac{1}{2\pi R_{\text{máx}} C} \Rightarrow R_{\text{máx}} = 1591 \Omega$$

$$\Rightarrow R_{\text{máx}} = \frac{1}{g_{T\text{min}}} = \frac{1}{g_m(V_i = |V_{TOP}|)} = \frac{1}{\beta(V_{DD} - |V_{TOP}| - V_{TOM})}$$

$$\Rightarrow V_{DD\text{min}} = \frac{1}{\beta R_{\text{máx}}} + |V_{TOP}| + V_{TOM} = \underline{\underline{2.63V}}$$

[Handwritten signature]

