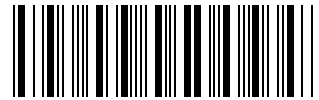


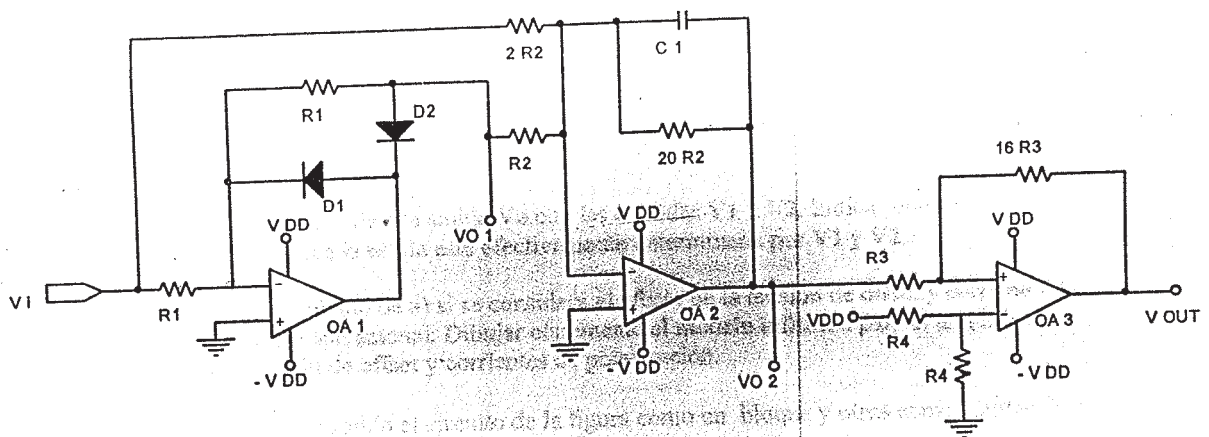
**EXAMEN DE ELECTRONICA 1**  
**26/02/02**



50700335

Resolver cada problema en hojas separadas.  
Duración de la prueba: 3 horas 30 minutos.  
La prueba es sin material.  
Los puntajes de los problemas se indican sobre un total de 100 puntos.

**PROBLEMA 1 (40 puntos)**



El circuito de la figura tiene como función detectar que el "nivel" de señal analógica en su entrada  $v_i$  supera cierto umbral, llevando su salida a  $+V_{DD}$ . En que sentido exacto el circuito detecta el "nivel" de la señal es parte de lo que se pide determinar a partir del análisis del circuito. Excepto donde se indique lo contrario considerar los amplificadores operacionales ideales. Para todo el problema se considerará que en la entrada  $v_i$  se tiene una señal sinusoidal de amplitud  $A$  y frecuencia  $f$  y nivel de continua cero.

- Si el condensador  $C_1$  vale 0 (es decir no está), graficar la señal que se tiene en función del tiempo en  $v_{o1}$  y  $v_{o2}$ . ¿Qué condición deben cumplir el slew-rate de los amplificadores OA1 y OA2 para que el circuito funcione como se indicó?
- Si consideramos ahora el efecto de  $C_1$ , siendo la entrada  $v_i$  la misma de la parte a) ¿qué condición tiene que cumplir  $C_1$  para que la señal en  $v_{o2}$  sea prácticamente continua, con la misma entrada de la parte a) ?.

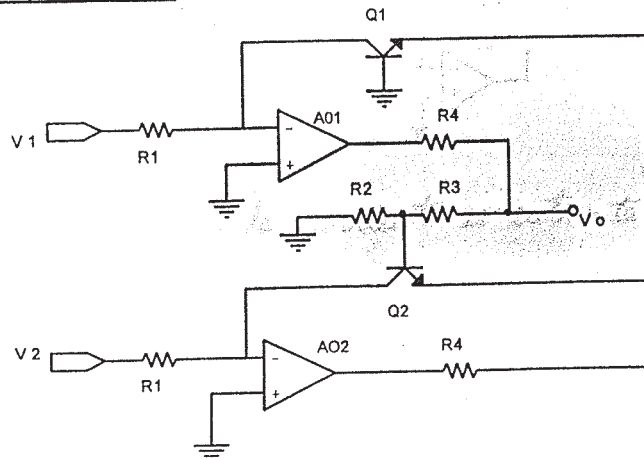
En el resto del problema se supondrá  $C_1$  cumple la condición determinada en b).

- ¿Cuánto vale el nivel de continua que aparece en  $v_{o2}$  ?
- Si se está en situación de que el nivel en la salida OUT es  $-V_{DD}$ , ¿a cuánto debe llegar la amplitud  $A$  de entrada para que el circuito de el nivel  $+V_{DD}$  a la salida ? Una vez alcanzado este nivel de amplitud en la entrada, ¿ cuánto puede disminuir el mismo sin que la salida vuelva a 0 ?



21

**PROBLEMA 2 (35 puntos)**

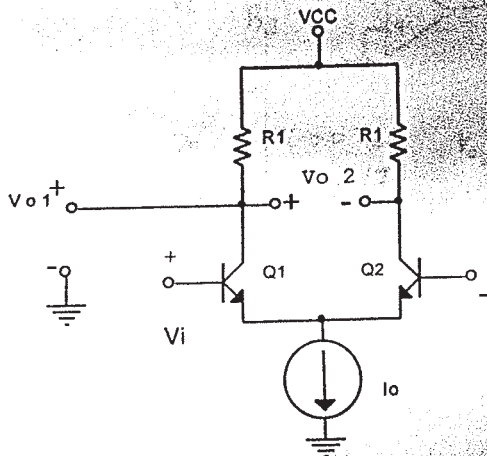


2/8

En el circuito de la figura considerar todos los transistores iguales con  $\beta \gg 1$  y los amplificadores operacionales ideales.

- a) Determinar la función que vincula a la salida  $V_o$  con las entradas  $V_1$  y  $V_2$ . Indicar que condición deben cumplir  $V_1$  y  $V_2$  para que la salida este efectivamente determinada por  $V_1$  y  $V_2$ .
- b) Indicar como cambia el resultado de a) si se considera el efecto de la tensión de offset y corrientes de polarización del amplificador operacional. Dibujar claramente el modelo utilizado para el amplificador operacional incluyendo tensión de offset y corrientes de polarización.
- c) Proponer un circuito que utilizando el circuito de la figura como un bloque y otros componentes de a su salida la mayor de las dos entradas  $V_2$  y  $V_1$ .

**PROBLEMA 3 (25 puntos)**



Para el par diferencial de la figura, denominaremos  $A_{cse}$  a la ganancia en modo común cuando se toma la salida en forma "single ended" en  $V_{o1}$  y denominaremos  $A_{dif}$  a la ganancia en modo común cuando se toma la salida en forma diferencial en  $V_{o2}$ . Se desea analizar la influencia del apareo de los transistores  $T_1$  y  $T_2$  y de la resistencia de salida  $R_{out}$  de la fuente de corriente  $I_0$  en estas ganancias en modo común. Se pide indicar en las dos tablas que se muestran, correspondientes a cada una de las ganancias en modo común antes definidas, en que casos la ganancia en modo común considerada es 0, fundamentando claramente la respuesta (de completarse solamente las tablas sin fundamentación el problema no tendrá valor)

<u>Acse</u>	$I_0$ ideal ( $R_{out} = \infty$ )	$I_0$ no ideal ( $R_{out} \neq \infty$ )
$T_1 \equiv T_2$		
$T_1 \neq T_2$		

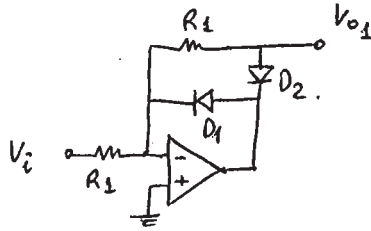
<u>Acdif</u>	$I_0$ ideal ( $R_{out} = \infty$ )	$I_0$ no ideal ( $R_{out} \neq \infty$ )
$T_1 \equiv T_2$		
$T_1 \neq T_2$		



PROBLEMA 1

a)  $C_1 = 0$

PRIMERA ETAPA.



si  $V_i > 0$  - la corriente es entrante y conduce

$D_2$ .

-  $D_1$  corta.

$$\Rightarrow V_{01} = -V_i \quad (I)$$

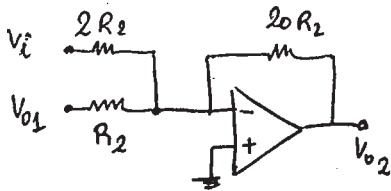
si  $V_i < 0$  - la corriente es saliente y conduce

$D_1$

-  $D_2$  corta

$$\Rightarrow V_{01} = 0 \quad (II)$$

SEGUNDA ETAPA.



$$\frac{V_i}{2R_2} + \frac{V_{01}}{R_2} = -\frac{V_{02}}{20R_2} \quad (III)$$

$$V_{02} = -10 V_i - 20 V_{01}$$

si  $V_i > 0 \Rightarrow V_{02} = 10 V_i$  (I)

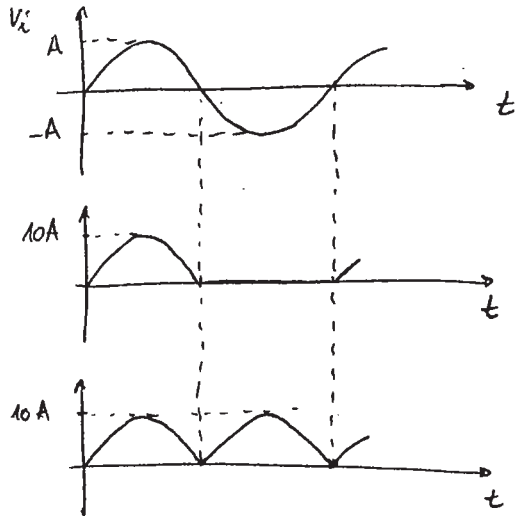
si  $V_i < 0 \Rightarrow V_{02} = -10 V_i$  (II)

$$\Rightarrow V_{02} = 10 |V_i|$$

Pericuto



GRAFICAS.



$$V_i = A \sin(2\pi f \cdot t)$$

21 / 48

b) Si  $C_1 \neq 0$  lo único que cambia en la deducción anterior es que  $R_2$  cambia por

$$R_2 = \frac{20R_2}{1 + 20R_2C_1 \cdot s}$$

en el término derecho

de la ecuación (II).

$$V_{o2} = \frac{-10V_i - 20V_{o1}}{1 + 20R_2C_1 \cdot s}$$

esto es, un rectificador y posebles con polo

$$\omega_p = \frac{1}{20R_2C_1}$$

pero que  $V_{o2}$  sea prácticamente continuo,  $\omega_p$  debe estar al menos una década antes del primer armónico.

*pendiente*



la frecuencia de este oscilación es  $2f$  pues la señal está rectificada.

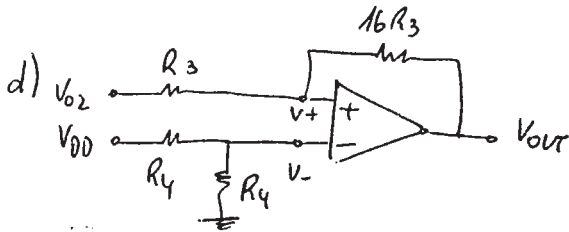
21

F/B

$$\omega_p < \frac{2 \cdot 2\pi f}{10} \Rightarrow C_1 > \frac{1}{4\pi f R_2}$$

c) el nivel de continua en  $V_{o2}$  está dado por

$$a_0 = \frac{1}{\pi} \int_0^{\pi} 10A \cdot \sin(u) du = \frac{20A}{\pi} \Rightarrow a_0 = \frac{20A}{\pi}$$



$V_{OUT} = \pm V_{DD}$  por la realimentación positiva.

$$V_- = \frac{V_{DD}}{2} \quad \frac{V_{o2} - V^+}{R_3} = \frac{V^- - V_{OUT}}{16R_3}$$

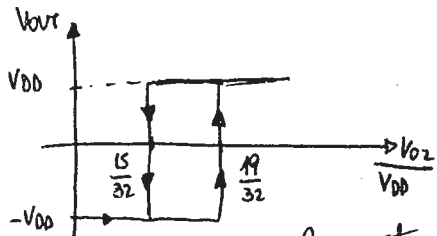
$$V^+ = \frac{16V_{o2} + V_{OUT}}{17}$$

como inicialmente  $V_{OUT} = -V_{DD}$   $V_{o2} = 0$  y subiendo.

$$V^+ = \frac{16V_{o2} - V_{DD}}{17} = \frac{V_{DD}}{2} \quad (\text{valor de conmutación cuando } V^+ = V_-)$$

$$V_{o2} = \frac{19}{32} V_{DD} \Rightarrow \text{ahora } V_{OUT} = V_{DD}$$

$$V^+ = \frac{16V_{o2} + V_{DD}}{17} = \frac{V_{DD}}{2} \Rightarrow V_{o2} = \frac{15}{32} V_{DD}$$



frecuencia  $\rightarrow$

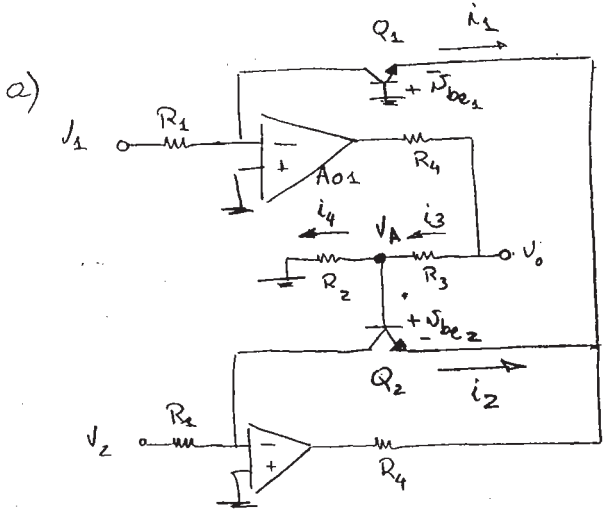
$$\frac{20A}{\pi} = \frac{19}{32} V_{DD}$$

$\downarrow$

$$A = \frac{19\pi}{640} V_{DD}$$

amplitud de conmutación.

PROBLEMA 2



1)  $i_1 = I_{S01} e^{\frac{V_{be1}}{\eta V_T}} = \frac{V_1}{R_1}$

2)  $i_2 = I_{S02} e^{\frac{V_{be2}}{\eta V_T}} = \frac{V_2}{R_2}$

$I_{S01} = I_{S02}$  Transistores iguales y a la misma temperatura

$\beta \gg 1$

$\Rightarrow \frac{V_1}{V_2} = e^{\frac{V_{be1} - V_{be2}}{\eta V_T}}$

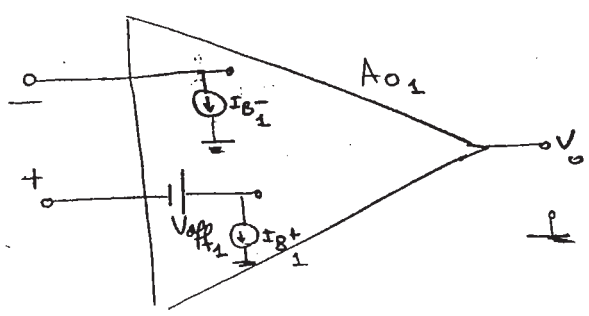
$V_A = V_0 \cdot \frac{R_2}{R_2 + R_3} = -V_{be1} + V_{be2} \Rightarrow V_0 = \left( \frac{R_2 + R_3}{R_2} \right) \ln \left( \frac{V_2}{V_1} \right)$

$i_4 \approx i_4$

La condición para que la salida este determinada por  $V_1$  y  $V_2$

$\begin{cases} V_1 > 0 \\ V_2 > 0 \end{cases}$

b) Modelo



$$\frac{V_1 - V_{off1}}{R_1} = I_{B1}^- + i_1$$

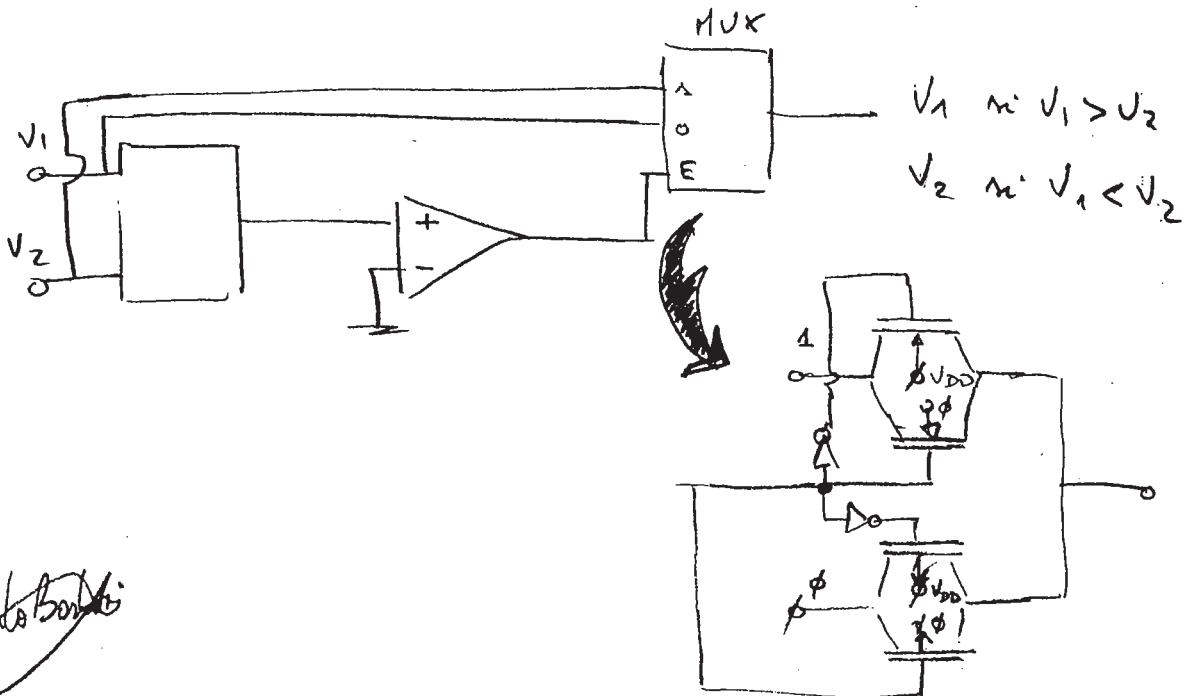
$$2) \frac{V_2 - V_{off2}}{R_2} = I_{B2}^- + i_2$$

$$3) V_0 = \frac{R_2 + R_3}{R_2} (-I_{B1}^- + I_{B2}^-)$$



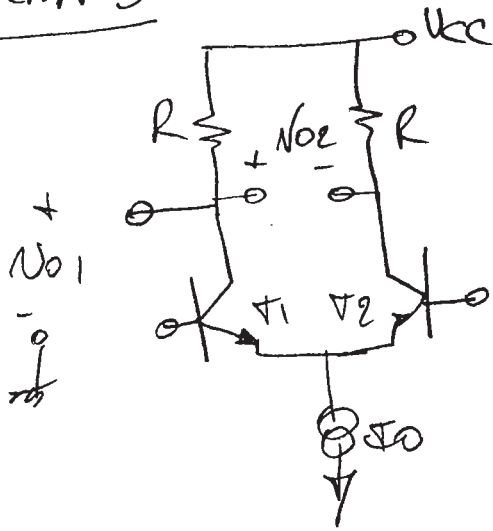
$$\Rightarrow \frac{V_1 - V_{off1} - R_1 I_{B1}^-}{V_2 - V_{off2} - R_2 I_{B2}^-} = e^{\frac{I_{B1}^- - I_{B2}^-}{I_T}}$$

$$V_0 = \left( \frac{R_2 + R_3}{R_2} \right) k \left[ \frac{V_1 - V_{off1} - R_1 I_{B1}^-}{V_2 - V_{off2} - R_2 I_{B2}^-} \right]$$

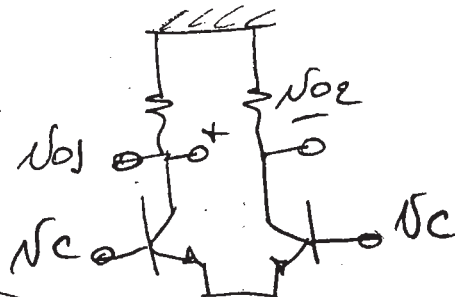


*Handwritten signature*

PROBLEMA 3

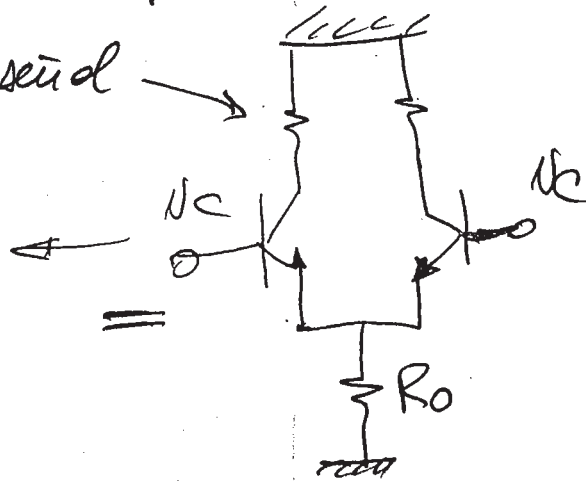
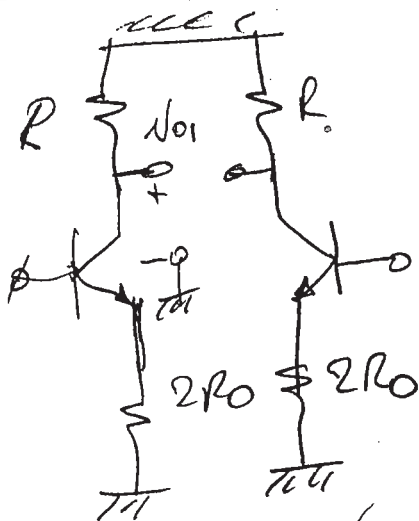


$I_o$  ideal  $\Rightarrow$  en señal:



$\Rightarrow i_{c1} = i_{c2} = 0 \Rightarrow A_{cse} = 0$   
 $A_{cdif} = 0$

$I_o$  no ideal  $\Rightarrow$  en señal



$\Rightarrow A_{cse} \neq 0 \left( = \frac{\beta R}{r_{\pi} + (\beta + 1) 2R_o} \right)$

Si  $T_1 = T_2$ , por simetría  $\Rightarrow A_{cdif} = 0$   
 c. t.  $\Rightarrow A_{cdif} \neq 0$  (pero pequeña)

*[Handwritten signature]*