

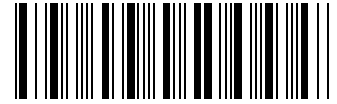
EXAMEN ELECTRÓNICA 1 – AGOSTO 2000

Resolver cada problema en hojas separadas.

Duración de la prueba: 3 horas 30 minutos.

La prueba es sin material.

Los puntajes de los problemas se indican sobre un total de 100 puntos.



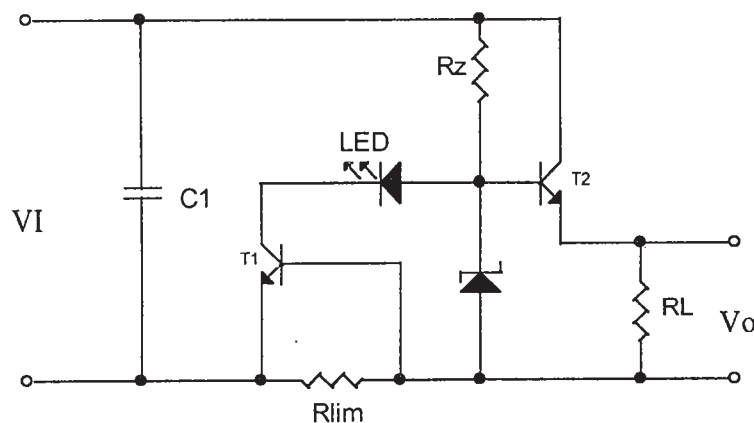
50700339

PROBLEMA 1 (40 PUNTOS)

El circuito de la figura es una fuente de alimentación regulada con limitación máxima de corriente. Cuando la corriente por la carga supera un cierto valor, el transistor T1 entra en conducción, haciendo que el diodo zener salga de la zona zener al alcanzar la corriente por la carga el valor I_{lim} .

- En régimen normal de funcionamiento en que el transistor T1 está cortado, determinar R_z y la potencia máxima que debe disipar el diodo zener para que la fuente opere correctamente para resistencias de carga entre 100Ω y $1k\Omega$. Suponer que en VI se tiene una tensión continua de $7V$.
- Determinar R_{lim} para que la corriente de carga I_{lim} a la que la limitación de corriente comienza a reducir la tensión de salida sea de 500 mA . Suponer que en VI se tiene una tensión continua de $7V$.
- Si la tensión VI se genera con un puente rectificador alimentado con una tensión alterna de $7\text{ voltios de pico y } 50\text{Hz}$, ¿cuál debe ser el valor del condensador de filtrado para que el ripple sea menor a $0.3V\text{ pico a pico}$ para todos los casos de resistencia de carga entre 100Ω y $1k\Omega$?

Nota: $V_{BE_{T1}} = 0,6V$; $V_{BE_{T2}} = 0,8V$; $V_{ZENER} = 5,8V$; $I_{ZENER\text{ mínima}} = 1\text{mA}$; $\beta_{T1} = \beta_{T2} = 100$



PROBLEMA 2 (40 PUNTOS)

a) En el circuito de la figura 1, **A1** es un amplificador de instrumentación con ganancia diferencial **Ad1** y relación de rechazo al modo común (CMRR) que supondremos ∞ . Las resistencias **R1** y **R2** tienen una dispersión δ , es decir que:

$$(1-\delta) \cdot R_{NOMINAL} \leq R \leq (1+\delta) \cdot R_{NOMINAL}$$

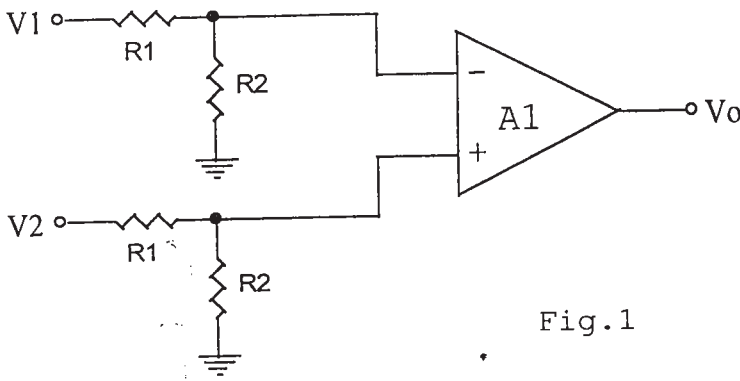


Fig.1

i) Estimar la ganancia en modo común en el peor caso, para el circuito de la figura 1 completo, es decir **entrada V1, V2 y salida Vo**.

ii) ¿Cuál es el resultado de la parte anterior para $\delta=0,01$, $R2=0,8k\Omega$, $R1=1k\Omega$ y $Ad1=100$?

b) El amplificador de instrumentación (**A1**) se implementa con el esquema clásico de 3 amplificadores de la figura 2. Si $R3=R4$ y se desea una ganancia diferencial de **100**; ¿Cuál debe ser el **fT** de los amplificadores para que el ancho de banda del amplificador **A1** sea de 50 KHz?. Suponer los tres amplificadores idénticos. Justificar claramente el resultado.

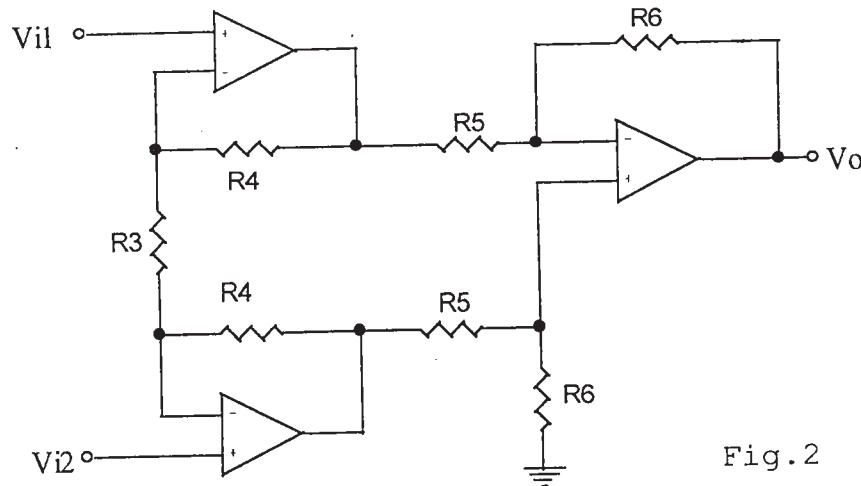


Fig.2

PREGUNTA (20 PUNTOS)

- Dibujar el circuito de un inversor TTL. Indicar la zona de operación de cada uno de los transistores para la entrada en 1 y 0 lógico.
- Se desea conectar la salida de un inversor TTL a la entrada de una compuerta CMOS HC alimentada de la misma fuente de alimentación de 5V que el inversor TTL. ¿Una conexión directa de la salida del inversor TTL a la entrada de la puerta CMOS garantiza niveles lógicos a la entrada de la puerta CMOS aceptables en el peor caso? Si no es así indicar cuál es el nivel lógico más comprometido y cómo se puede tener una interconexión segura y con márgenes de ruido amplios en todos los casos.

problema 1:

$$V_{out} = V_Z - V_{BE2} = 5V$$

$$I_{C2 \max} = \frac{5V}{100\Omega} = 50mA$$

$$I_{C2 \min} = \frac{5V}{1K} = 5mA$$

$$\frac{7 - V_Z}{R_Z} > 1mA + I_{B2} = 1mA + \frac{I_{C2}}{\beta_2}$$

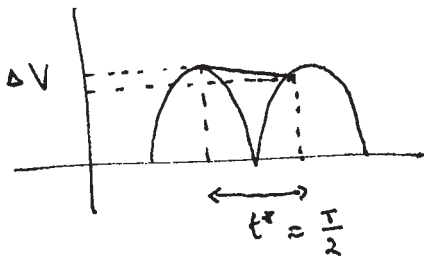
desprecio caída en R_{lim}

$$R_Z < \frac{7 - 5,8}{1mA + \frac{50mA}{100}} = 800\Omega$$

$$P_{\max} = 5,8 \cdot I_{Z \max} = 5,8 \cdot 1,45mA = 8,41mW$$

$$I_Z = \frac{7 - 5,8}{R_Z} - I_{B2} \Rightarrow I_{Z \max} = \frac{7 - 5,8}{R_Z} - \frac{I_{C2 \min}}{\beta_2} = 1,45mA$$

$$I_{lim} \cdot R_{lim} > V_{BE1} = 0,6 \Rightarrow R_{lim} > \frac{0,6}{0,5} = 1,2\Omega$$



$$\Delta V = \frac{I}{C} \cdot t^*$$

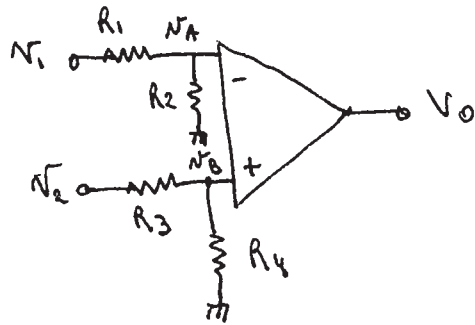
$$t^* = \frac{1}{2f} \text{ "50Hz"}$$

$$\Delta V = \frac{I}{C} \cdot \frac{1}{2f} < 0,3$$

$$I = I_{R_Z} + I_L \Rightarrow C > \frac{I_{R_Z} + I_{L \max}}{2 \cdot f \cdot 0,3} = 1715 \mu F.$$

en un
peor caso

Problema 2 :



i) Como CMRR del Amp. de Inst. es $\infty \Rightarrow V_0$ depende del voltaje diferencial $V_A - V_B \Rightarrow$ el peor caso se dará cuando $V_A - V_B$ máximo para $V_1 = V_2 = V_c$
 \Rightarrow peor caso para R_1 mín, R_2 máx, R_3 máx, R_4 mín.

$$V_0 = V_c \left(\frac{R_2}{R_1 + R_2} - \frac{R_4}{R_3 + R_4} \right) A_{d1}$$

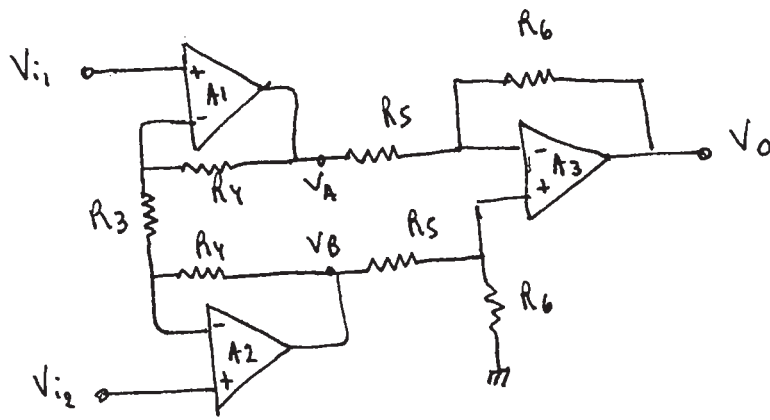
$$\Rightarrow A_c = A_{d1} \left(\frac{R_2(1+\delta)}{R_1(1-\delta) + R_2(1+\delta)} - \frac{R_4(1-\delta)}{R_1(1+\delta) + R_2(1-\delta)} \right) \equiv$$

$$= \frac{4 \delta R_2 R_1 \cdot A_{d1}}{(R_1 + R_2)^2}$$

ii)

$$A_c = 0,98$$

b)



$$\frac{V_A - V_{i1}}{R_4} = \frac{V_{i1} - V_{i2}}{R_3}$$

$$\frac{V_{i2} - V_B}{R_4} = \frac{V_{i1} - V_{i2}}{R_3}$$

$$\Rightarrow V_A - V_B = \left(2 \frac{R_4}{R_3} + 1\right) (V_{i1} - V_{i2})$$

$$= 3 (V_{i1} - V_{i2})$$

$$\Rightarrow \frac{R_6}{R_5} \text{ debe ser } 33$$

\Rightarrow La etapa de mayor ganancia y por lo tanto la más comprometida respecto a f_T es la formada por A_3 *

$$\Rightarrow \omega_3 \cdot BW = f_{T3} \Rightarrow f_{T3} = 50 \text{ kHz} \cdot 33 = 1,67 \text{ MHz}$$

*. como la ganancia de la segunda etapa es \gg que la de la primera los polos de la primera etapa no influyen.