

- Mínimo de aprobación: un problema y un ejercicio
- Cada hoja debe tener Nombre y Cl.
- Utilice solo un lado de las hojas
- Deben estar numeradas y la primer hoja debe decir el total de hojas
- Incluya un solo problema por hoja
- Sea prolijo

## Problema 1

Un transmisor envía paquetes de datos mediante una señal en formato PWM (modulación por ancho de pulso) como se describe a continuación:

Luego de un Reset el transmisor se encuentra en estado de reposo, con la señal **pwm** en nivel alto, lo que indica que no hay transmisión de datos.

Los datos de un paquete se transmiten en forma consecutiva, comenzando con un flanco de bajada en **pwm**. Cada dato queda determinado entre 2 flancos de bajada consecutivos y su valor corresponde al porcentaje de tiempo en que la señal está en nivel bajo ( $T_{Low}$ ) respecto al tiempo que demora un dato ( $T_{Low} + T_{High}$ ). Este porcentaje se llama Ciclo de Trabajo (CT).

$$CT = T_{Low} \times 100 / (T_{Low} + T_{High})$$

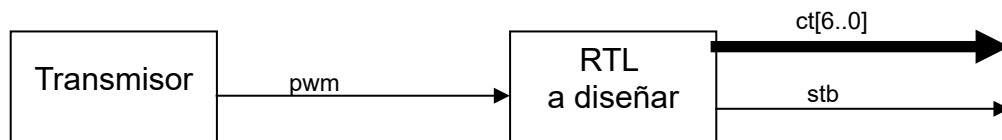
{  
 “/” corresponde a la división entera.  
 $T_{Low}$  es el tiempo de nivel bajo  
 $T_{High}$  es el tiempo de nivel alto  
 CT es tal que:  $0 < CT < 1003/6$

La transmisión del paquete de datos finaliza cuando se recibe un  $T_{Low}$  de 1 período de reloj de duración. A partir de este momento se considera estado de reposo. Siempre entre un paquete y el siguiente hay “muchos” períodos de reloj.

El tiempo de un dato ( $T_{Low} + T_{High}$ ) no es fijo.

Se garantiza que  $T_{Low}$  y  $T_{High}$  son menores a 1000 períodos de reloj.

Se desea diseñar un circuito RTL que recibe datos mediante la señal **pwm**, en formato PWM descrito, sincronizada con el reloj del sistema y los convierta a valores digitales.

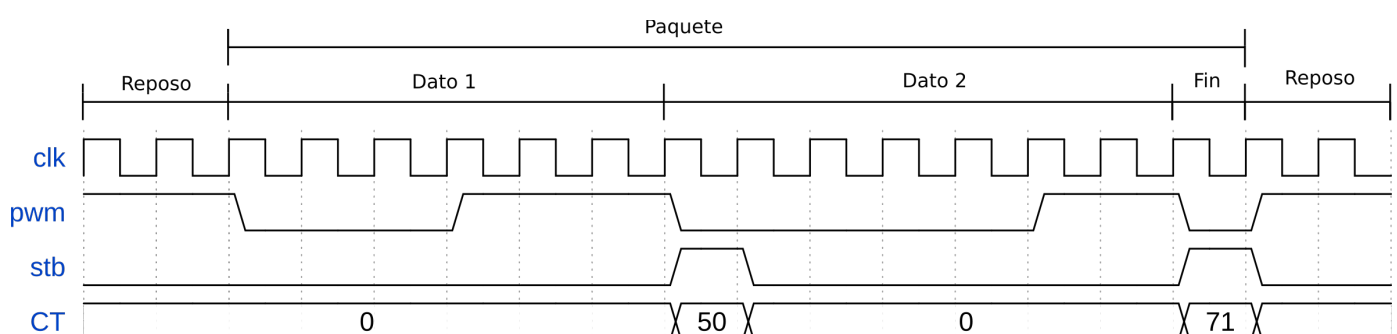


La salida **stb** indica que hay un dato válido en **ct[]** y debe valer 1 por un período de reloj al finalizar la recepción de un dato (flanco de bajada de **pwm**) y debe valer 0 el resto del tiempo.

La salida **ct[]** debe contener el valor del último ciclo de trabajo recibido cuando **stb**=1 y un 0 cuando **stb**=0.

Además de los bloques habituales, se dispone de un bloque lógico  $CicloTr(T_{Low}, T_{High})$  que devuelve el valor del ciclo de trabajo a partir de los tiempos  $T_{Low}$  y  $T_{High}$ .

Se pide la descripción RTL, bloque de datos y bloque de control.



## Problema 2

Como parte de una máquina se desea diseñar un circuito que al detectar una determinada secuencia de entradas la pase a modo activo.

El circuito a diseñar tiene dos entradas A, B y una salida Z.

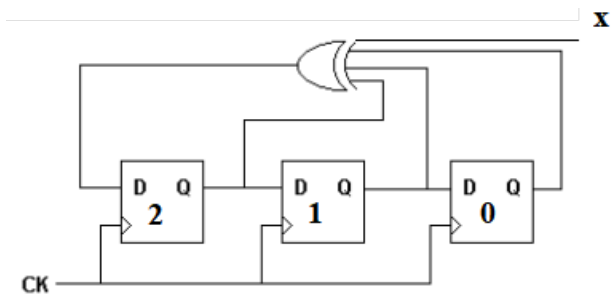
La salida Z se debe mantener en 0 mientras no ocurra la condición de activación.

La condición de activación está dada por la secuencia en las entradas:  $AB = 01 \rightarrow 00 \rightarrow 01 \rightarrow 00$ .

Luego de producida esta condición, Z deberá copiar la entrada A ( $Z=A$ ) hasta que se presente la condición de inactivación dada por  $AB = 11$ . Una vez producida esta condición, la salida Z vuelve a 0 hasta que se repita la condición de activación.

Diseñar un circuito modo nivel que cumpla con las especificaciones dadas, sin carreras ni espurios (recordar que como siempre las entradas A y B cumplen con el modo fundamental).

## Ejercicio 1



a) Indicar la frecuencia máxima del circuito.

b) Indicar en un diagrama de tiempos el intervalo en que la entrada X debe permanecer constante para que el funcionamiento esté determinado.

Datos:

- tiempo de propagación en los FF:  $t_{pmin} < t_p < t_{pmax}$
- tiempo de setup de los FF:  $t_s$
- tiempo de hold de los FF:  $t_h$
- tiempo de retardo en la compuerta:  $t_{dmin} < t_d < t_{dmax}$

## Ejercicio 2

Dados  $A=0110100$  y  $B=1101001$

a) Realizar la resta de  $B - A$  en complemento a dos de 7 bits e indicar si el resultado es válido (justificar a partir de las expresiones binarias).

b) Tomando A como parte entera (en magnitud y signo) y B como parte fraccionaria de un número en punto fijo convertirlo a punto flotante. Si la conversión no es exacta se deberá truncar indicando el error de conversión. Utilizar la representación en punto flotante: 1 bit de signo, 5 bits para el exponente y 8 bits para la mantisa ( $N=(-1)^s * 2^e(e-15) * 1,f$ )