

- Mínimo de aprobación: un problema completo y un ejercicio completo.
- Cada hoja debe tener Nombre y CI.
- Utilice solo un lado de las hojas

- Deben estar numeradas y la primer hoja debe decir el total de hojas
- Incluya un solo problema por hoja
- Sea prolijo

### Ejercicio 1

1	2	3	4	5	6	7
P1	P2	m3	P3	m2	m1	m0

- a) Codificar en Hamming de 7bits: m3 m2 m1 m0 = 0100  
b) La siguiente es una palabra de 4 bits codificada en código Hamming de 7 bits: 0001001  
Indicar cual era la palabra de 4 bits original.

### Ejercicio 2

Estas son las ecuaciones de un circuito modo nivel que presenta problemas de funcionamiento:

$$Y1 = y1.b + y0.a.b + y1.!y0.a$$

$$Y0 = !y1.!a.b + y0.a.b$$

$$S = y1.!y0$$

Se pide:

- a) Obtener los mapas K y la tabla de transiciones del circuito  
b) Encontrar los problemas e indicar como resolverlos. No es necesario obtener las nuevas ecuaciones, pero sí la tabla final.

### Problema 1

Se desea diseñar un circuito modo reloj con las entradas y salidas mostradas en la figura. La entrada **d** se encuentra sincronizada con el reloj del sistema mientras que la entrada **c** es asíncrona.

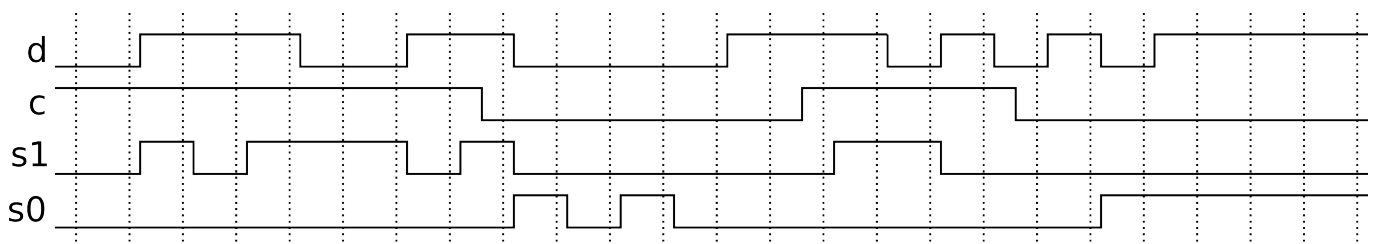
En los períodos de reloj en los que cambia **c** (como es una señal asíncrona) se deberá esperar hasta el siguiente período de reloj para efectuar los cambios en las salidas **s1** y **s0**, según se detalla abajo (en los períodos en los que **c** no cambia no se debe esperar).

d	s1
c	s0
clk	Circuito
rst	Modo Reloj

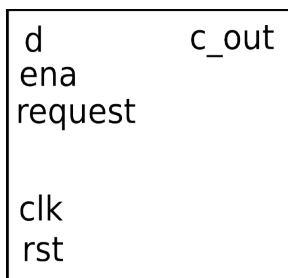
Las entradas **c** y **d** definen los modos de funcionamiento:

- Si **c = 1**
  - la salida **s0** se debe mantener en 0
  - Si **d = 0** – la salida **s1** se mantiene igual que en el período anterior
  - Si **d = 1** – la salida **s1** debe tener el valor opuesto al del período anterior
- Si **c = 0**
  - la salida **s1** se debe mantener en 0
  - Si **d = 1** – la salida **s0** se mantiene igual que en el período anterior
  - Si **d = 0** – la salida **s0** debe tener el valor opuesto al del período anterior

A continuación se muestra un diagrama de tiempos con algunos de los posibles casos.

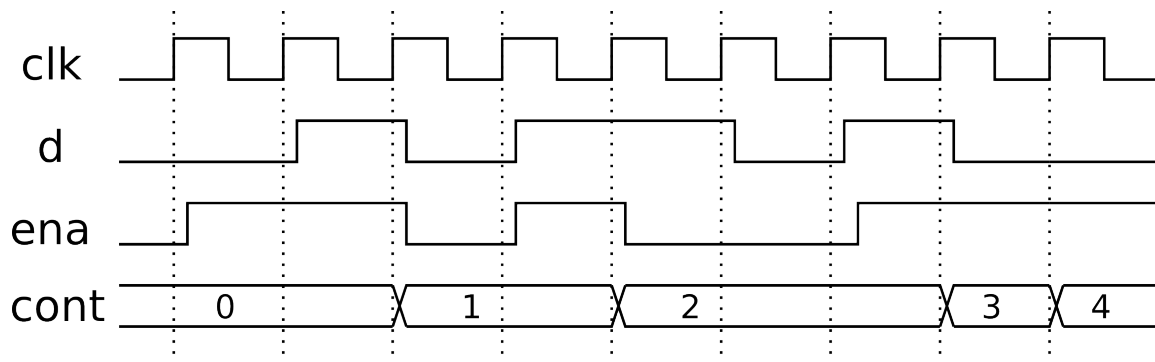


## Problema 2

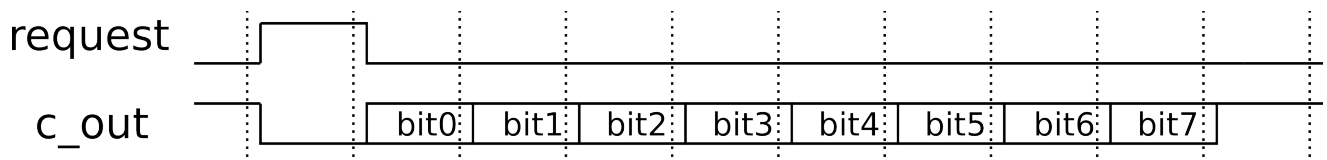


Se necesita implementar un circuito con las entradas y salidas mostradas en la figura que realice lo detallado a continuación.

El circuito a implementar debe contar los flancos activos de reloj (flanco de subida) en los cuales la entrada **ena** se encuentra en alto y en el flanco activo de reloj anterior hubo un cambio en la entrada **d**. La cuenta se debe almacenar en un contador interno de 8 bits. En la siguiente figura se muestran algunos de los casos posibles.



Adicionalmente, el circuito debe poseer una interfaz serie mediante la cual se pueda consultar el valor de la cuenta. Cuando en la entrada **request** se detecta un pulso en alto de un período de reloj, el circuito debe transmitir por su salida **c\_out** el valor de la cuenta en dicho instante (si la cuenta cambia durante la transmisión, no debe cambiar la cuenta a transmitir). El protocolo de la transmisión serie es el siguiente. Un bit de arranque en 0, el cual debe coincidir con el pulso en alto de la señal **request**, 8 bits de datos comenzando con el LSB y un bit de parada en 1. Mientras no se transmiten datos la línea debe permanecer en 1.



Durante la transmisión serie se debe continuar incrementando el contador de acuerdo a lo detallado anteriormente. Si durante la transmisión se recibe otra solicitud mediante la entrada **request**, esta debe ser ignorada.

Se pide la secuencia RTL, bloque de datos y bloque de control del circuito descrito anteriormente.

### NOTA:

- Las entradas **d** y **request** se encuentran sincronizadas con el reloj del sistema.
- Durante el primer período de reloj luego de un **reset** no se debe contar, (esto se debe a que no se conoce el valor anterior de **d**).
- No considerar el caso en que el contador da overflow.