

## SOLUCIÓN

### PROBLEMA 1

**MODULE:** Julio 2013  
**INPUT:** dato\_in, data\_valid  
**OUTPUT:** masc  
**MEMORY:** Presion[7..0], Cont[2..0], flag

```
0   flag ← 0
    Presion[] ← 0

1   masc = (data_valid AND !dato_in)
    Cont[] ← 1
    Presion[] * data_valid ← Presion[6..0],dato_in
    → (!data_valid ,data_valid AND dato_in, data_valid AND !dato_in)/(1,2,4)

2   Cont[] * data_valid ← INC(Cont[])
    Presion[] * data_valid ← Presion[6..0],dato_in
    → ((Cont=7 AND data_valid), (!Cont=7 OR !data_valid)) / (3,2)

3   flag ← (Presion < 153)
    masc = flag AND (Presion < 153)
    → (masc, !masc) / (4, 1)

4   → (4)

END SEQUENCE
CONTROL RESET(0)

END
```





**PROBLEMA 2**

**Codificación**

OFF	E	PI	PD	A	B	Comentario
0	0	0	0	0	0	Contacto
0	0	0	1	0	1	Palanca a la derecha
0	0	1	0	1	0	Palanca a la izquierda
0	0	1	1	X	X	No se da nunca la palanca para ambos lados
0	1	0	0	1	1	Balizas prendidas
0	1	0	1	1	1	Balizas prendidas
0	1	1	0	1	1	Balizas prendidas
0	1	1	1	X	X	No se da nunca la palanca para ambos lados
1	0	0	0	0	0	Sin Contacto
1	0	0	1	0	0	Sin Contacto
1	0	1	0	0	0	Sin Contacto
1	0	1	1	X	X	No se da nunca la palanca para ambos lados
1	1	0	0	0	0	Sin Contacto
1	1	0	1	0	0	Sin Contacto
1	1	1	0	0	0	Sin Contacto
1	1	1	1	X	X	No se da nunca la palanca para ambos lados

Mapas K:

Salida A

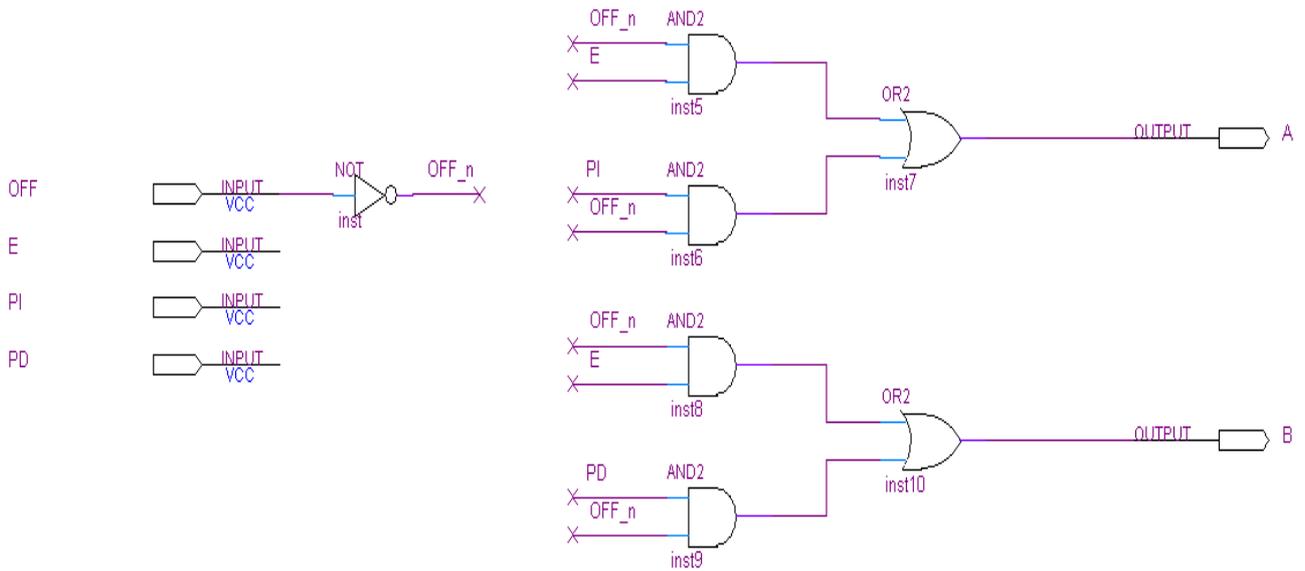
OFF E \ PI PD	00	01	11	10
00	0	1	0	0
01	0	1	0	0
11	X	X	X	X
10	1	1	0	0

$$A = \neg \text{OFF E} + \text{PI} \neg \text{OFF}$$

Salida B

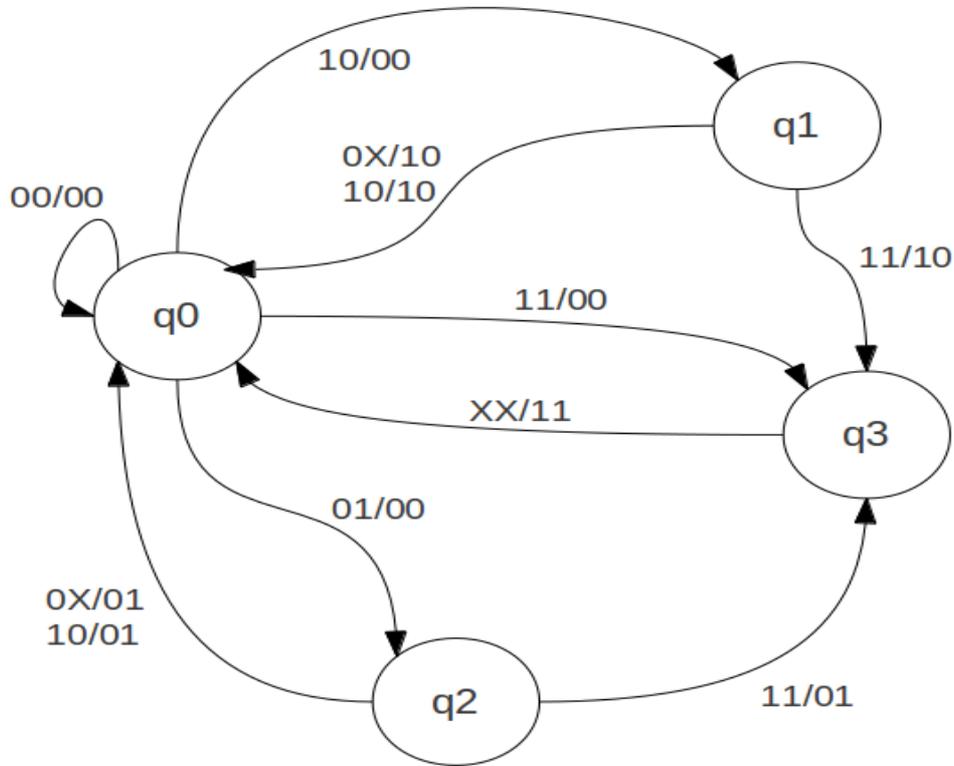
OFF E PI PD	00	01	11	10
00	0	1	0	0
01	1	1	0	0
11	X	X	X	X
10	0	1	0	0

$$B = \neg \text{OFF} \cdot E + \neg \text{OFF} \cdot \text{PD}$$



**Modo Reloj**

**A B / L I LD**



	00	01	11	10	00	01	11	10
q0	q0	q2	q3	q1	00	00	00	00
q1	q0	q0	q3	q0	10	10	10	10
q2	q0	q0	q3	q0	01	01	01	01
q3	q0	q0	q0	q0	11	11	11	11

Todos las salidas son diferentes por lo tanto no existen estados equivalentes. Mínimo.

A B/ Y1Y0	00	01	11	10	00	01	11	10
00	00	11	10	01	00	00	00	00
01	00	00	10	00	10	10	10	10
11	00	00	10	00	01	01	01	01
10	00	00	00	00	11	11	11	11

Mapas K:

AB Y1Y0	00	01	11	10
00	0	1	1	0
01	0	0	1	0
11	0	0	1	0
10	0	0	0	0

$$D0 = Y0 A B + B !Y1 !Y0$$

AB Y1Y0	00	01	11	10
00	0	1	0	1
01	0	0	0	0
11	0	0	0	0
10	0	0	0	0

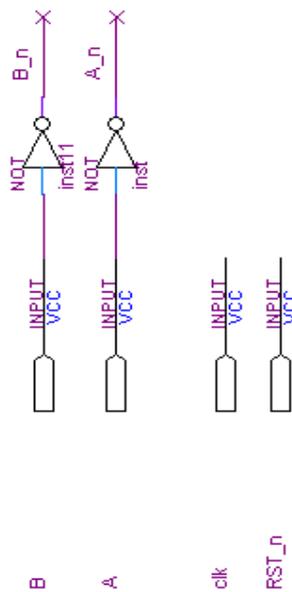
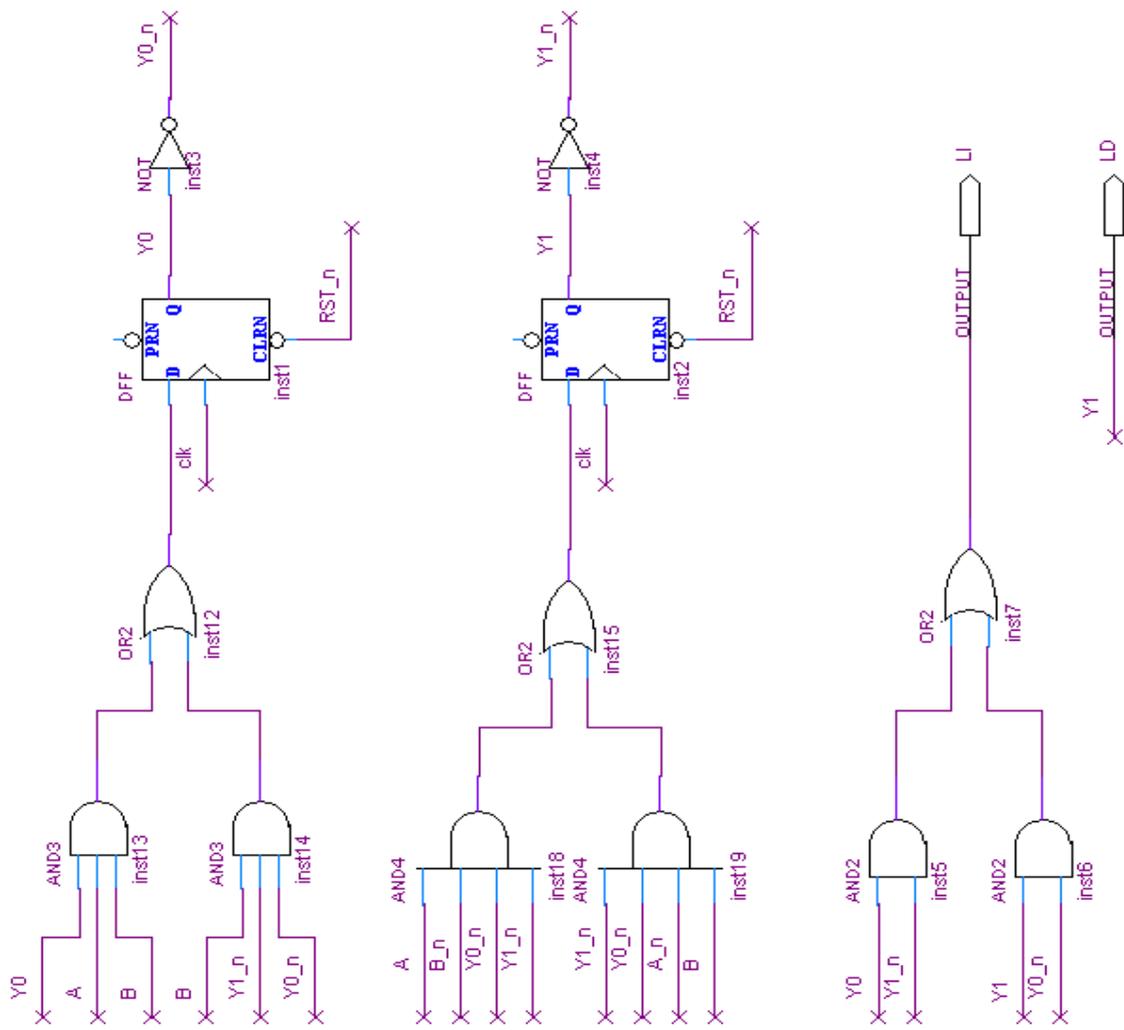
$$D1 = A !B !Y0 !Y1 + !Y1 !Y0 !A B$$

AB Y1Y0	00	01	11	10
00	0	0	0	0
01	1	1	1	1
11	0	0	0	0
10	1	1	1	1

$$L1 = Y0 !Y1 + Y1 !Y0$$

AB Y1Y0	00	01	11	10
00	0	0	0	0
01	0	0	0	0
11	1	1	1	1
10	1	1	1	1

$$LD = Y1$$



### Ejercicio 1

A = -128 -> representación binaria del módulo: 1000 0000 8 bits

B = -18 -> representación binaria del módulo: 10010 5 bits

C = 98 -> representación binaria: 1100010 7 bits

Alcanza con 8 bits porque el -128 es justo el caso límite

Representaciones en complemento a 2:

A = 1000 0000

B = 1110 1110 (0001 0010 -> 1110 1101 + 1 = 1110 1110)

C = 0110 0010

F = A + B = 1000 0000 + 1110 1110 = 0110 1110 resultado NO válido, hay cambio de signo del resultado: sumando dos positivos da resultado negativo

G = B - C

- C = 1001 1101 + 1 = 1001 1110

G = B - C = 1110 1110 + 1001 1110 = 1000 1100 resultado válido

### Ejercicio 2

	00	01	11	10
a	a/1	b	c	a/0
b	a	b/0	b/0	C
c	a	c/1	c/0	c/0
d	a	d/0	c	d/1

Conjunto destino

(a,b,c,d) | (b,a) (c) (d) | (c,a,d) (b) | (c,b) (a) (d)

asigno adyacentes los estados que estan en conjuntos de dos elementos: a,b y c,b

a 00            01 b

d 10            11 c

quedan carreras en transiciones

a -> c en columna 3

c -> a en columna 1

se pueden eliminar haciendo ciclos

	00	01	11	10	00	01	11	10
a	a	b	<del>c</del> d	a	1	x	0	0
b	a	b	b	c	1	0	0	0
c	<del>a</del> b	c	c	c	1	1	0	0
d	a	d	c	d	x	0	0	0