

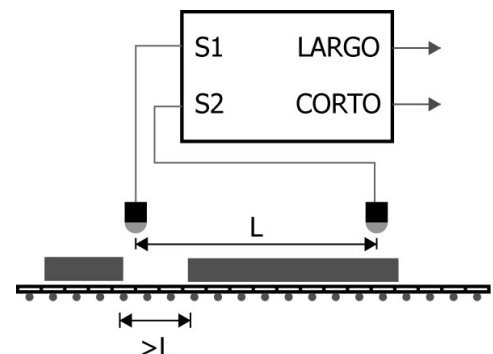
- Mínimo de aprobación: un problema y un ejercicio
- Cada hoja debe tener Nombre y Cl.
- Utilice solo un lado de las hojas
- Deben estar numeradas y la primer hoja debe decir el total de hojas
- Incluya un solo problema por hoja
- Sea prolijo

Problema 1

Se deberá diseñar un sistema **modo reloj** que permita determinar el tipo de piezas (largas o cortas) que viajan por una cinta transportadora.

Las piezas pueden tener largos $5/4L$ o $3/4L$ y siempre están espaciadas una distancia mayor que L .

El sistema cuenta con 2 sensores (**S1** y **S2**) que valen 1 cuando una pieza está frente a ellos y 2 salidas **Largo** y **Corto**.



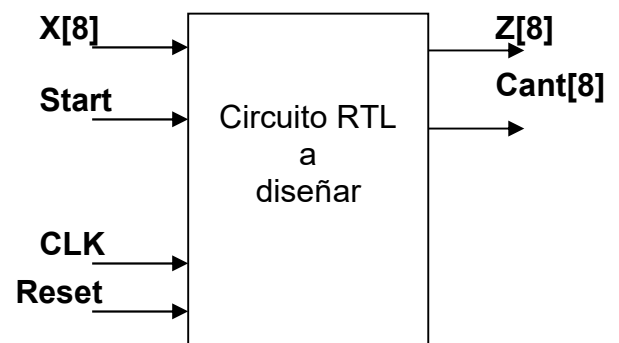
La salida correspondiente deberá ir a uno en el período de reloj siguiente al que se detecta el tamaño de la pieza; y deberá volver a cero inmediatamente después de pasar por el sensor **S2**.

Nota: La dinámica del sistema es lenta en comparación a la velocidad del reloj.

Problema 2

Se quiere diseñar un circuito RTL que agregue un *checksum* al final de un conjunto de palabras de 8 bits. Al subir la señal **Start**, el bloque comienza a recibir en cada período de reloj una palabra de 8 bits hasta que la señal **Start** vuelva a cero.

El *checksum* se calcula como la suma módulo 256 (suma en 8 bits sin acarreo) de las palabras recibidas.



Después de un reset y previo al primer flanco de subida de **Start**, las salidas **Z** y **Cant** deben permanecer en 0. Luego de la ocurrencia de este flanco, el circuito debe comportarse como se indica a continuación.

Mientras **Start** = 1 la salida **Z** del circuito deberán ser las palabras entrantes; inmediatamente después de la última palabra, la salida deberá ser el *checksum* calculado durante un período de reloj; el resto del tiempo la salida deberá ser cero.

El circuito tiene otra salida **Cant[8]** que coincidiendo con la salida del *checksum* muestra la cantidad de palabras recibidas (< 256), esta señal debe estar todo el resto del tiempo en cero.

La entrada **Start** está sincronizada con el reloj del sistema.

Ejemplo de las salidas para un bloque de cuatro palabras:

START							
X[]	????	X1	X2	X3	X4	????	????
Z[]	0	X1	X2	X3	X4	chksum	0
CANT[]	0	0	0	0	0	4	0

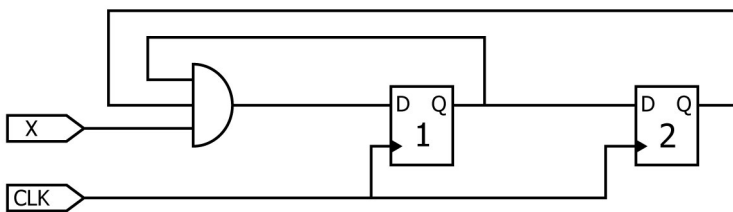
Ejercicio 1

Dada la siguiente tabla de transiciones de un secuencial modo nivel:

	00	01	11	10	00	01	11	10
a	c	a	b	--		0		
b	--	a	b	d			1	
c	c	f	d	e	0			
d	d	a	d	d	0		0	0
e	f	e	b	e		1		1
f	f	f	d	--	0	0		

- Minimizarla
- Dar una asignación de variables de estado sin carrera (utilizando la menor cantidad de variables posible)
- Asignar salidas a los estados inestables de modo que no haya espurios.

Ejercicio 2



Para el circuito de la figura, se pide:

- Si X es constante, dar la frecuencia máxima de funcionamiento en función de los datos de los componentes que se dan más abajo. Justificar con un diagrama de tiempos.
- Indicar tiempos de setup y hold para la entrada X. Justificar con un diagrama de tiempos indicando en qué intervalo debe mantenerse constante X para que esté determinado el valor de la salida de los flip flops.

Datos

tsu_1, tsu_2 : setup de los FF

$thold_1, thold_2$: hold de los FF

tp_1, tp_2 : retardo de los FF

td : retardo de la compuerta AND

(los retardos varían entre un valor mínimo y un valor máximo.)