Práctico 4
Minimización de funciones lógicas. Circuitos combinatorios.

Ejercicio 1. (Kohavi 4.1) Con la ayuda de un mapa de Karnaugh de cuatro variables, halle las expresiones mínimas para las siguientes funciones:

a) $f_1(w,x,y,z) = \sum (0, 1, 2, 3, 4, 6, 8, 9, 10, 11)$

b) $f_2(w,x,y,z) = \sum (0, 1, 5, 7, 8, 10, 14, 15)$

c) $f_3(w,x,y,z) = \sum (0, 2, 4, 5, 6, 8, 10, 12)$

Ejercicio 2. (Kohavi 4.2)

a) Halle la mínima suma de productos y el mínimo producto de sumas para:

$f(w,x,y,z) = \prod (1, 4, 5, 6, 11, 12, 13, 14, 15)$

¿Su respuesta es única?

b) Determine la expresión mínima (como suma de productos) para:

$f(w,x,y,z) = \sum (0, 2, 4, 9, 12, 15) + \sum_{\phi} (1, 5, 7, 10)$

NOTA: el símbolo $\sum_{\phi}$ indica que los mintérminos indicados son *don't care* o indetermindos, lo cual quiere decir que pueden tomar cualquier valor lógico.

Ejercicio 3. (Kohavi 4.10) Utilice el método de Karnaugh para simplificar las siguientes expresiones:

a) $f_1(v,w,x,y,z) = \sum (3, 6, 7, 8, 10, 12, 14, 17, 19, 20, 21, 24, 25, 27, 28)$

b) $f_2(v,w,x,y,z) = \sum (0, 1, 2, 4, 5, 9, 11, 13, 15, 16, 18, 22, 23, 26, 29, 30, 31)$

Ejercicio 4. (Booth ex.1, p.103) Hallar las realizaciones mínimas en dos niveles como suma de productos (AND-OR), como producto de sumas (OR-AND), sólo con compuertas NAND (NAND-NAND) y sólo con compuertas NOR (NOR-NOR) para la siguiente tabla de verdad:

x1	x2	x3	f(x1,x2,x3)
0	0	0	1
0	0	1	0
0	1	0	1
0	1	1	1
1	0	0	0
1	0	1	0
1	1	0	1
1	1	1	0

Ejercicio 5. (E1.22) Un jurado está integrado por cinco personas, que indican un voto afirmativo con "1" y negativo con "0". Diseñar un circuito con una salida que valga "1" cuando hay mayoría de votos afirmativos y esa mayoría incluye al presidente del jurado, y "0" en caso contrario.

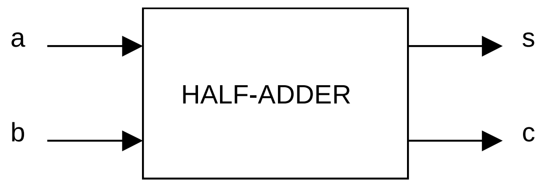
Ejercicio 6. (E1.24) Una máquina automática dispensa un producto que vale $15. Para que el producto sea dispensado, el usuario debe introducir monedas que sumen dicho valor, o lo superen. La máquina cuenta con seis ranuras (A, B, C, D, E y F), construidas de modo que:

- las ranuras A, B y C aceptan una sola moneda de $5 cada una.
- las ranuras D y E aceptan una sola moneda de $10 cada una.
- la ranura F acepta una sola moneda de $25.

Realizar un circuito lógico en **2 niveles** que indique cuándo las monedas insertadas son del valor suficiente para que la máquina expida el producto y que devuelva una moneda de vuelto del valor adecuado cuando se superen los $15 necesarios.
Se supone que no se introducirán monedas superfluas (por ejemplo, una de 25 junto con otra moneda, una de 10 junto con 2 de 5, etc.).
Utilizar para el análisis un mapa K de 6 variables (observar que se puede simplificar muy fácilmente a 5 variables).

Ejercicio 7. (Booth 3.2) La adición binaria puede realizarse mediante un circuito como el de la figura, que verifique la tabla de verdad siguiente:

a	b	s	c
0	0	0	0
0	1	1	0
1	0	1	0
1	1	0	1



a) Desarrolle expresiones lógicas que describan s y c.
b) Dé dos posibles realizaciones del *half-adder*.

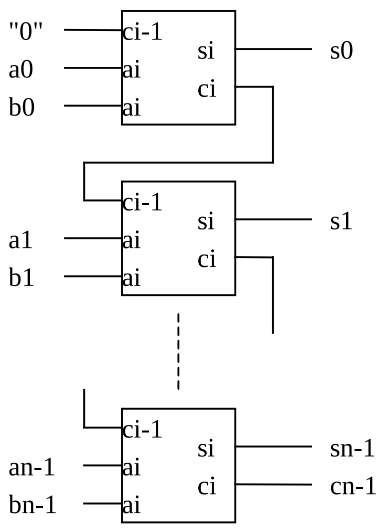
Ejercicio 8. (Booth 3.3) Un *full-adder* es una extensión del *half-adder*, en la cual se prevee una entrada para el carry de una etapa anterior. El *full-adder* realiza la operación $a + b + c_{i-1} = s$, con carry de salida c_i.

a) Realice la tabla de verdad que describe al *full-adder*.
b) Dibuje un circuito lógico para el *full-adder*.

Ejercicio 9. (Booth 3.8) Usualmente se interconectan pequeños subcircuitos lógicos para formar uno más grande. En la figura se muestra un caso típico, donde se conectan n sumadores completos para obtener un sumador binario de dos palabras de n bits. Asuma que las salidas si y ci del subcircuito i-ésimo no alcanza un estado estable hasta T1 segundos después de que sus entradas alcanzan un estado estable.

a) ¿Cuánto tiempo se debe esperar luego de que una entrada se ha aplicado para estar seguros de que la salida del circuito completo ha alcanzado un estado estable?

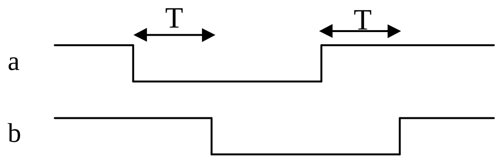
b) ¿Cuántos cambios por segundo pueden ser procesados por esta red sin tener errores debido al retardo?

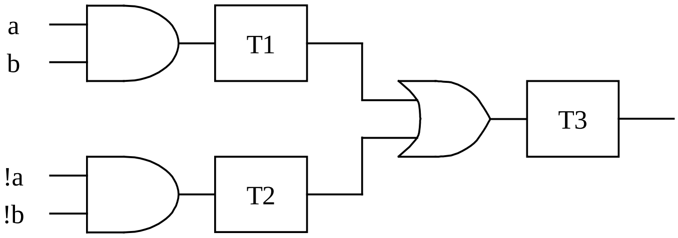


Ejercicio 10. (Booth 3.9) Dado el circuito del problema anterior, sean n=3, A=011 y B=001. Asumiendo que las entradas se aplican en t=0, dibuje diagramas de tiempo que muestren los valores de las variables si y ci. Considere si=ci=0 para t<0.

Ejercicio 11. (Booth e.3 p.82)

i) Realice el diagrama de tiempos para el siguiente circuito lógico.
Asuma que T >> T1,T2 Y T3.





ii) Analice los 3 casos en que T=0 y T1<T2, T1=T2 y T1>T2

Ejercicio 12. (Booth 3.10) En el circuito lógico de la figura, z=1 será el valor de régimen de la salida, tanto para [x1 x2 x3] igual a [0 1 0] como para [1 1 0]. De todas maneras, cuando la entrada es [0 1 0], e1=0 y e2=1, mientras que para [1 1 0] e1=1 y e2=0. Entonces, cuando las entradas cambian de [0 1 0] a [1 1 0] o viceversa, existe la posibilidad de que z vaya momentáneamente a 0. Esta salida espuria que se produce durante tal cambio en las entradas se llama azar estático. Utilizar un diagrama de tiempos para mostrar que un azar estático existirá siempre que T1 sea distinto de T2. Use un mapa K de tres variables para explicar por qué existe ese azar. ¿Cómo puede agregarse una compuerta AND extra para eliminar este azar?