

Práctico 6

Tema: Entrada - Salida

Objetivos: Comprender el funcionamiento de los módulos de entrada/salida del procesador y analizar las diferentes técnicas existentes.

Questionario

¿Cuales son las funciones principales de un módulo de E/S?

Liste y describa brevemente tres técnicas para realizar E/S.

¿Cual es la diferencia entre E/S mapeada a memoria y E/S asilada?

Cuando ocurre una interrupción de un dispositivo, ¿como hace el procesador para determinar que dispositivo emitió la interrupción?

¿Qué hace el procesador cuando el DMA toma el control del bus y mientras mantiene el control del mismo?

Ejercicio 1

Para E/S programada, el procesador queda en un bucle de espera controlando el estado de un dispositivo de E/S. Para aumentar la eficiencia, el software de E/S puede ser escrito de manera que el procesador realice el chequeo de manera periódica. Si el dispositivo no esta listo, el procesador puede saltar a realizar otra tarea. Luego de un intervalo de tiempo definido, el procesador vuelve a chequear por el estado.

Se pide:

a) Considere el esquema anterior para enviar datos de a un carácter por vez a una impresora que opera a 10 caracteres por segundo (cps). ¿Qué sucederá si el estado es chequeado cada 200 ms?

b) Considere que en un teclado, en promedio, los caracteres son ingresados a una tasa de 10 cps. Sin embargo, el intervalo de tiempo entre dos presiones consecutivas de teclas puede ser de 60 ms. ¿Con que frecuencia debe ser escaneado el estado del teclado por el programa de E/S?

Ejercicio 2

Un sistema particular es controlado por un operador mediante comandos ingresados mediante un teclado. El número promedio de comandos ingresados en un intervalo de 8 horas es de 60.

Se pide:

a) Suponga que el procesador escanea el teclado cada 100 ms. ¿ Cuantas veces será chequeado el teclado en un período de 8 horas?

b) ¿En que fracción se reducirá la visita del procesador al teclado si se usara E/S basada en interrupciones?

Ejercicio 3

Considere un sistema que utiliza E/S por interrupciones para un dispositivo que transfiere datos con una tasa promedio de 8 KB/s.

Se pide:

a) Asuma que el procesamiento de una interrupción lleva $100 \mu\text{s}$ (el tiempo para saltar a la rutina de atención de la interrupción (ISR), ejecutarla, y regresar al programa principal). Determine que fracción del tiempo del procesador es consumida por este dispositivo de E/S si interrumpe por cada byte.

b) Ahora asuma que el dispositivo tiene dos buffers de 16 bytes e interrumpe al procesador cuando uno de los buffers esta lleno. Naturalmente, el procesamiento de la interrupción lleva mas tiempo, porque el ISR debe transferir 16 bytes. Mientras se ejecuta el ISR, al procesador le lleva $8 \mu\text{s}$ la transferencia de cada byte. Determine que fracción del tiempo del procesador es consumida por el dispositivo en este caso.

Ejercicio 4

Un módulo de DMA esta transfiriendo caracteres de 8 bits a memoria principal usando robo de ciclos, desde un dispositivo transmitiendo a 9600 bps. El procesador hace fetch de instrucciones a una tasa de 1 millón de instrucciones por segundo (1 MIPS). ¿En que fracción es el procesador enlentecido debido a la actividad del DMA? Asuma que no hay operaciones de lectura-escritura y que el procesador realiza solo el fetch.

Ejercicio 5

Considere un sistema en donde el ciclo de bus es de 500 ns. La transferencia del bus de control en cada dirección (desde el procesador al dispositivo de E/S o vice versa) toma 250 ns. Un dispositivo de E/S tiene una tasa de transferencia de 50 KB/s y utiliza DMA. Los datos se transfieren de a 1 byte a la vez.

Se pide:

a) Suponga que se utiliza un DMA en modo burst. Esto es, la interfaz de DMA obtiene el control del bus antes del comienzo de la transferencia de un bloque y lo mantiene hasta que todo el bloque es transferido. ¿Por cuanto tiempo el dispositivo ocupará el bus al transferir un bloque de 128 bytes?

b) Repita el cálculo para un DMA que utilice robo de ciclos.

Ejercicio 6

Una computadora consiste de un procesador y un dispositivo de E/S D conectado a memoria principal M mediante un bus compartido, con un ancho de bus de datos de una palabra. El procesador puede ejecutar un máximo de 10^6 instrucciones por segundo. Una instrucción promedio ejecuta en 5 ciclos, tres de los cuales usan el bus de memoria. Una operación de lectura o escritura de memoria ejecuta en 1 ciclo. Suponga que el procesador esta continuamente ejecutando programas en "background" que requieren 95% de la tasa de ejecución de instrucciones pero ninguna instrucción de E/S. Asuma que un ciclo del procesador es igual a un ciclo de bus. Ahora suponga que el dispositivo de E/S va a ser usado para transferir bloques de datos muy grandes entre M y D.

Se pide:

a) Si se utiliza E/S programada y cada transferencia de E/S de una palabra necesita que el procesador ejecute dos instrucciones, calcule la tasa máxima de transferencia de datos de E/S a través de D, en palabras por segundo.

b) Calcule la misma tasa si se utiliza DMA.