

Cantidad de ejercicios: 8

Cantidad total de puntos: 100

2007-10-01-Rev. 01 julio

- . t32 en vez de t23 en ejercicio 8
- . t45min = 80ns en lugar de 0 en ejercicio 8

Ejercicio 1

El trozo de programa del recuadro debe leer desde un puerto de entrada, ubicado en la dirección 16h, un byte que contiene dos dígitos en BCD empaquetado, y debe guardar el dígito menos significativo en la dirección de memoria DIGBAJO. El sistema tiene un chip de 32K de ROM y otro de 32K de RAM, y no cuenta con dispositivos periféricos desde los que se puedan cargar programas.

Se proponen las siguientes versiones para los encabezados del programa:

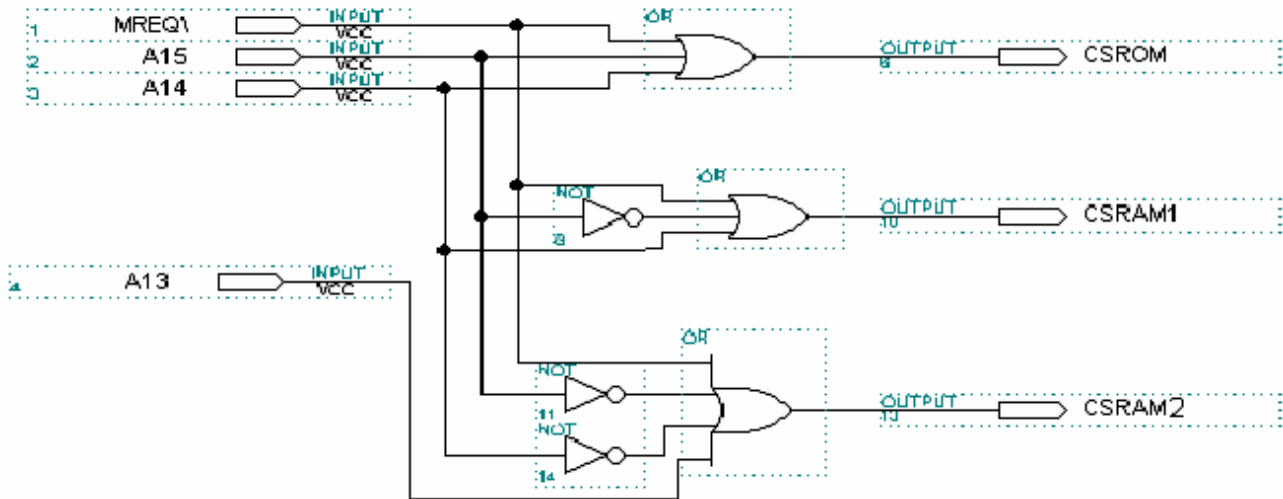
<pre>;Version A mascara EQU 0Fh dato EQU 16h ORG 8600h DIGBAJO : DB ORG 300h IN A,(dato) LD B,A AND A, mascara LD (DIGBAJO), A ...</pre>	<pre>; Version B dato EQU 16h ORG 9000h mascara: DB 0Fh DIGBAJO: DB ORG 600h IN A,(dato) Ld B, (mascara) AND A, B LD (DIGBAJO), A ...</pre>	<pre>; Version C dato EQU 16h ORG 2000h mascara: DB 0FH ORG 8600h DIGBAJO: DB ORG 100h IN A,(dato) AND A, mascara LD (DIGBAJO), A ...</pre>	<pre>; Version D mascara EQU 0Fh dato EQU 16h ORG 4000h DIGBAJO: DB ORG 2000h LD C, dato IN A,(C) AND A, mascara LD (DIGBAJO), A ...</pre>
--	--	---	---

Para cada una de las versiones indique si es correcta o no:

- (2.5 puntos) Versión A es correcta V F
- (2.5 puntos) Versión B es correcta V F ; nadie inicializa variable "mascara"
- (2.5 puntos) Versión C es correcta V F ; mascara es la dir. 2000h y no el valor 0Fh
- (2.5 puntos) Versión D es correcta V F ; variable DIGBAJO en ROM

Ejercicio 2

Se tiene un sistema con la decodificación de la figura, donde todas las memorias son de 8K.



Indicar cual de los siguientes casos corresponde al mapa de memoria correcto:

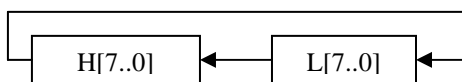
Version A	Version B	Version C	Version D
RAM2	Imagen RAM2	VACÍO	Imagen RAM2
	RAM2	RAM2	Imagen RAM1
RAM1	Imagen RAM1	Imagen RAM1	RAM2
	RAM1	RAM1	RAM1
ROM	Imagen ROM	VACÍO	VACÍO
	Imagen ROM	VACÍO	VACÍO
	Imagen ROM	Imagen ROM	Imagen ROM
	ROM	ROM	ROM

- (2.5 puntos) Versión A es correcta V **F**
- (2.5 puntos) Versión B es correcta V **F**
- (2.5 puntos) Versión C es correcta V F
- (2.5 puntos) Versión D es correcta V **F**

Ejercicio 3

Los trozos de código dados a continuación pretenden implementar una rotación a la izquierda de una palabra de 16 bits tal como se muestra en la figura.

Suponiendo que el dato a rotar se encuentra en HL, indicar cuál afirmación es correcta:



```

versión A:
  ADD HL, HL
  LD BC, 0H
  ADC HL, BC
    
```

```

versión B:
  SLA L
  RL H
  JP C uno
  RES 0, L
  JP fin
uno: SET 0, L
fin: NOP
    
```

```

versión C:
  SLA L
  RL H
  SLA C
  SRL L
  SRL C
  RL L
    
```

- (3 puntos) Versión A es correcta V F
- (3 puntos) Versión B es correcta V F
- (3 puntos) Versión C es correcta V **F**

Ejercicio 4

Los trozos de código identificados como versión A, versión B y versión C buscan ser implementaciones del siguiente pseudocódigo:

INICIO
 MIENTRAS (bit 0 de port es 0)
 ESPERO
 FIN

<u>VERSION A</u> LOOP: IN A,(PORT) OR FEH CPL DEC A JR Z,LOOP FIN:	<u>VERSION B</u> LOOP: IN A,(PORT) AND 01H JR Z,LOOP FIN:	<u>VERSION C</u> LOOP: IN A,(PORT) BIT 0,A JR Z,LOOP FIN:
---	--	--

- (3 puntos) Versión A es correcta V F
- (3 puntos) Versión B es correcta V F
- (3 puntos) Versión C es correcta V F

Ejercicio 5 (10 puntos)

<pre> ;programa principal ppal: ld bc, 0021H push bc ld bc, 1325H push bc call sum3 llam: nop </pre>	<pre> sum3: ld (temp),SP push IX ld IX,(temp) ld a,(IX+2) ld b,(IX+3) ld c,(IX+4) add a,b add a,c ld (IX+5),a pop IX ret </pre>	<pre> ORG 8000 Temp : DW </pre>
--	---	---

Si se comienza a ejecutar a partir de la dirección **ppal**, ¿cuál de los siguientes diagramas refleja el contenido del stack luego de ejecutarse `pop IX` y justo antes de la instrucción `RET`? (en cada versión el casillero sombreado indica adónde apunta el SP al final)

SP inicial ->				
	59	00	59	59
	21	21	21	21
	13	13	13	13
	25	25	25	25
	(llam) high	(llam) high		IX high
	(llam) low	(llam) low		IX low
				(llam) high
				(llam) low
	(Caso 1)	(Caso 2)	(Caso 3)	(Caso 4)

- a) Caso 1 **X** ; el byte alto del primer parámetro sobrescrito por el resultado de la suma
 b) Caso 2
 c) Caso 3
 d) Caso 4
 e) ninguno de los casos anteriores

Ejercicio 6 (18 puntos)

La rutina del recuadro se va a ejecutar en un sistema basado en Z80 con 32K de ROM y 32K de RAM. Se tienen los siguientes datos sobre los tiempos de wait extra solicitados en cada ciclo.

	ROM	RAM	I/O
Lectura	1TW	0TW	0TW
Escritura	---	1TW	0TW
Ciclo M1	2TW	0TW	---

Se pide:

a) Ensamblarla a mano:

Contador de posiciones	Código de máquina	Instrucción
0500	DB 10	IN A, (PORT)
0502	32 00 80	LD(datos),A
0505	CB 01000111b	BIT 0,A
0507	11001010b 00 05	JP Z,LOOP

```

port EQU 10h

                ORG 8000H
datos: DB

                ORG 0500H
LOOP:
    IN A, (PORT)
    LD (datos),A
    BIT 0,A
    JP Z,LOOP
    ...
    
```

Tabla de símbolos	
Símbolo	Valor
port	10H
datos	8000H
loop	0500H

b) Calcular el tiempo que demora en ejecutarse cada una de las instrucciones del loop, qué ciclos M se ejecutan y cuál tipo de memoria se accede en cada ciclo. Indicar de qué ciclo proviene cada Tw incluido.

Instrucción	Ciclos	tipo memoria o E/S	Tw (en cada ciclo)	T instrucción (sin Tw)	T total
IN A, (PORT)	M1	ROM	2	11	14
	MEMRD	ROM	1		
	IORD	IO	0		
LD (datos),A	M1	ROM	2	13	18
	MEMRD	ROM	1		
	MEMRD	ROM	1		
	MEMWR	RAM	1		
BIT 0,A	M1	ROM	2	8	12
	M1	ROM	2		
JP Z,LOOP	M1	ROM	2	10	14
	MEMRD	ROM	1		
	MEMRD	ROM	1		

Ejercicio 7 (14 puntos)

Se desea adquirir 100 datos del puerto de entrada 05h de un Z80, a una frecuencia de 8KHz. Los datos están representados en complemento a 2. Cada dato deberá ser comparado con un valor umbral que se encuentra previamente almacenado en la dirección de memoria E000. Si el dato leído es menor que ese valor umbral, se guarda en la dirección E000 y pasa a ser el nuevo valor umbral, de lo contrario se desecha. Se dispone de una subrutina DELAY que demora en retornar un tiempo igual al período de 8KHz (125 microseg.)

Escriba una rutina MIN que realice lo especificado.

```
CONT=100
MIENTRAS CONT <> 0 HACER
    LEER PUERTO
    COMPARAR CON VARIABLE
    SI DATO < VARIABLE ENTONCES
        GUARDARLO EN VARIABLE
    FINSI
    ESPERO DELAY
    DECREMENTAR CONT
FINMIENTRAS
```

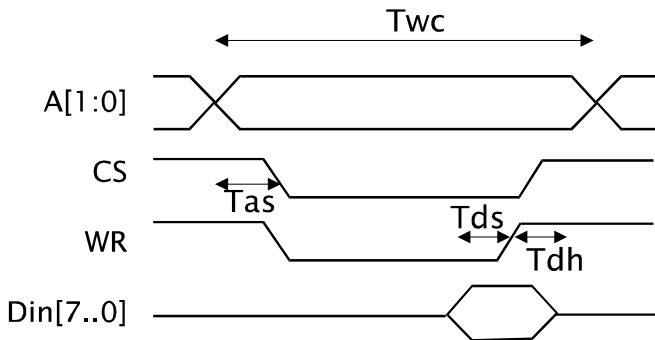
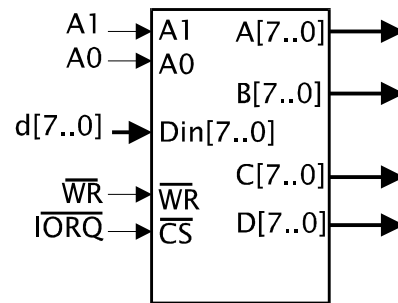
```
min:  ld b, 100
      ld hl, 0E00h
mientras:
      in a, (05h)
      cp (hl)
      jp M, finsi
      ld (hl), a
finsi: call DELAY
      djnz
      ret
```

Ejercicio 8 (20 puntos)

Un sistema basado en un Z80 tiene como único dispositivo externo un puerto con 4 salidas. Los datos se escriben en la salida A, B, C o D dependiendo de los valores de A[1:0].

Está conectado al Z80 de la siguiente forma:

El fabricante exige que se respeten los siguientes tiempos.



Twc: Tiempo mínimo de duración del ciclo: 800ns
 Tas: Address setup mínimo: 150ns
 Tds: Data setup mínimo: 650ns
 Tdh: Data hold mínimo: 40ns

Verificar si el Z84C004 (f_clk=4MHz, con ciclo de trabajo 50%) cumple estas condiciones sin agregar Twait adicionales. Plantear todas las ecuaciones necesarias indicando si los parámetros son máximos o mínimos antes de sustituir por valores numéricos.

Solución: Análisis ciclo de escritura en E/S

* TWC

$$TWC < 3.5T_{ck} + \min(t_{28min}, t_{32min}) + t_{45min} - t_{6max}$$

$$800ns < 750ns + 125ns + 0 + 80ns - 110ns$$

$$800 < 845 \quad \text{VERIFICA}$$

* TAS

$$T_{as} < t_{26min}$$

$$150 \text{ ns} < 180 \text{ ns} \quad \text{VERIFICA}$$

También podría plantearse:

$$T_{as} < T_1 + t_{27min} - t_{6max}, \text{ pero la anterior es más directa}$$

* TDS

$$T_{ds} < 3T_{ck} - t_{53max} + t_{32min}$$

$$650ns < 750ns - 150ns + 0$$

$$650 \text{ ns} < 600ns \quad \text{NO VERIFICA}$$

* TDH

$$T_{dh} < t_{35min}$$

$$40ns < 60ns \quad \text{VERIFICA}$$

Para Z84C0004:

Tck = 250ns
 t28 min = 0
 t23 min = 0
 t45 min = 80ns
 t6 max = 110ns
 t26 min = 180ns
 t53max = 150 ns
 t32min = 0
 t35 min = 60ns