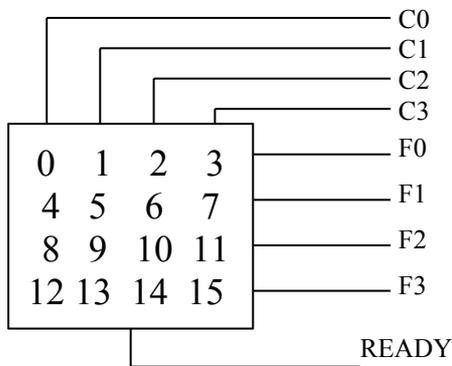


## Práctico 7 Interrupciones.

### Ejercicio 1



El teclado para un dispositivo de entrada tiene 4 salidas C0..C3 para indicar la columna correspondiente a la tecla apretada y 4 salidas F0..F3 para indicar la fila, tal como se indica en la figura. En reposo están en nivel bajo y se activa una salida de cada grupo mientras se mantiene una tecla oprimida. Se dispone de una salida adicional ready que baja a cero durante 2 ciclos de reloj del sistema inmediatamente después que se oprime alguna tecla y se mantiene en 1 el resto del tiempo.

Se desea conectar este dispositivo a un microprocesador Z80 de manera que cada vez que se oprima una tecla se solicite una interrupción al Z80 a través de la entrada INT para leer a través del puerto de entrada 00H los valores que tomaron C0..C3F0..F3 cuando se oprimió la tecla.

Suponga que el teclado es el único dispositivo que solicita interrupciones y que la única dirección de E/S ocupada además de la 00H es la 10H.

Se pide:

- a) Diseñar un circuito que cumpla con lo especificado, teniendo en cuenta también la señal de RESET.

Nota: Cuando se oprima una tecla, ponga en "1" un flip flop que genere una interrupción en el Z80. Este flip flop debe volver a cero automáticamente cada vez que el microprocesador realice un ciclo de reconocimiento de interrupción.

- b) Escribir la inicialización del sistema.
- c) Escribir una rutina de atención a la interrupción que lea el puerto 00H, lo decodifique y escriba el resultado en memoria en la dirección 4000H.

### Ejercicio 2 (Ex. Ag. 96 Ej. 4)

Se tiene un sistema basado en un Z80 con un periférico que solicita atención a través de interrupciones en modo 1. Dicho periférico puede producir un error de "overrun" cuando al llegar una solicitud no ha sido atendida aún la solicitud anterior.

Se pide:

- a) Dotar al sistema del hardware necesario para que la rutina de atención a la interrupción pueda detectar si se produjo o no "overrun".
- b) Escribir el trozo de código a incluir al comienzo de la rutina de atención a la interrupción para que en caso de haberse producido overrun, invoque a la subrutina ERROR, y al retorno de la misma deje todo listo para la siguiente interrupción.

### Ejercicio 3 (Ex. Mar. 99 Ej. 4)

Se tiene un dispositivo que interrumpe periódicamente a un sistema basado en un Z80, para que éste lea un dato a través de un puerto de entrada y lo coloque en una cola circular. La rutina de atención a la interrupción es la indicada en el cuadro. Se desean

especificar los requerimientos de tiempos que debe cumplir el dispositivo externo, en particular dos valores:

**thold** = tiempo que debe permanecer constante el dato en el puerto de entrada luego que se solicita la interrupción, para que sea correctamente leída por el Z80.

**tsample** = tiempo que debe transcurrir entre dos solicitudes de interrupción de manera de que no se deje nunca de ejecutar el programa principal (es decir, que al menos se ejecute una instrucción del mismo entre dos rutinas de atención a la interrupción).

El Z80 trabaja a una frecuencia de 4 MHz y no se inserta ningún Twait. El modo de interrupciones programado es el modo 1. La duración máxima de una instrucción es de 23T, y el programa principal no deshabilita las interrupciones.

- Hallar valores de **thold** y **tsample** para esta rutina.
- Modificar la rutina para disminuir **thold** lo más que se pueda. Hallar el nuevo valor de **thold** y **tsample** para la rutina modificada.

```
PUERTO EQU ...
BASE_COLA EQU 8000H
```

```
ORG BASE_COLA
DS 256
INDICE DB
```

```
ORG 38H
PUSH AF
PUSH BC
PUSH HL
LD HL, INDICE
LD C, (HL)
INC C
LD (HL), C
LD L, C
LD H, BASE_COLA/256
IN A, (PUERTO)
LD (HL), A
POP HL
POP BC
POP AF
EI
RETI
```

#### **Ejercicio 4 (Ex. Ag. 95 Pr. 2)**

Se desea implementar un sistema basado en el microprocesador Z80 que sea capaz de leer ocho señales analógicas. Para ello se dispone de un multiplexor analógico de 8 a 1 y un único convertor A/D.

Existe una señal externa periódica FCONV que interrumpe al microprocesador, y provoca la conversión de un canal por vez en una secuencia configurable por el usuario.

En cada interrupción se hará la conversión de uno de los 8 canales de acuerdo a una tabla ubicada en RAM a partir de DIR\_TABLA. Esta tabla consta de 8 bytes y su contenido es el canal que hay que convertir. Cada interrupción deberá leer en forma cíclica la tabla y obtener así el canal que se quiere adquirir.

Se utilizará un puerto (PSEL) para seleccionar el canal a leer y otro puerto (PENT) para leer el valor a la salida del convertor A/D.

El convertor A/D comienza la conversión con un flanco de subida en su entrada START, e indica que terminó llevando a cero su salida FIN. (FIN vuelve a uno con el flanco de subida de START).

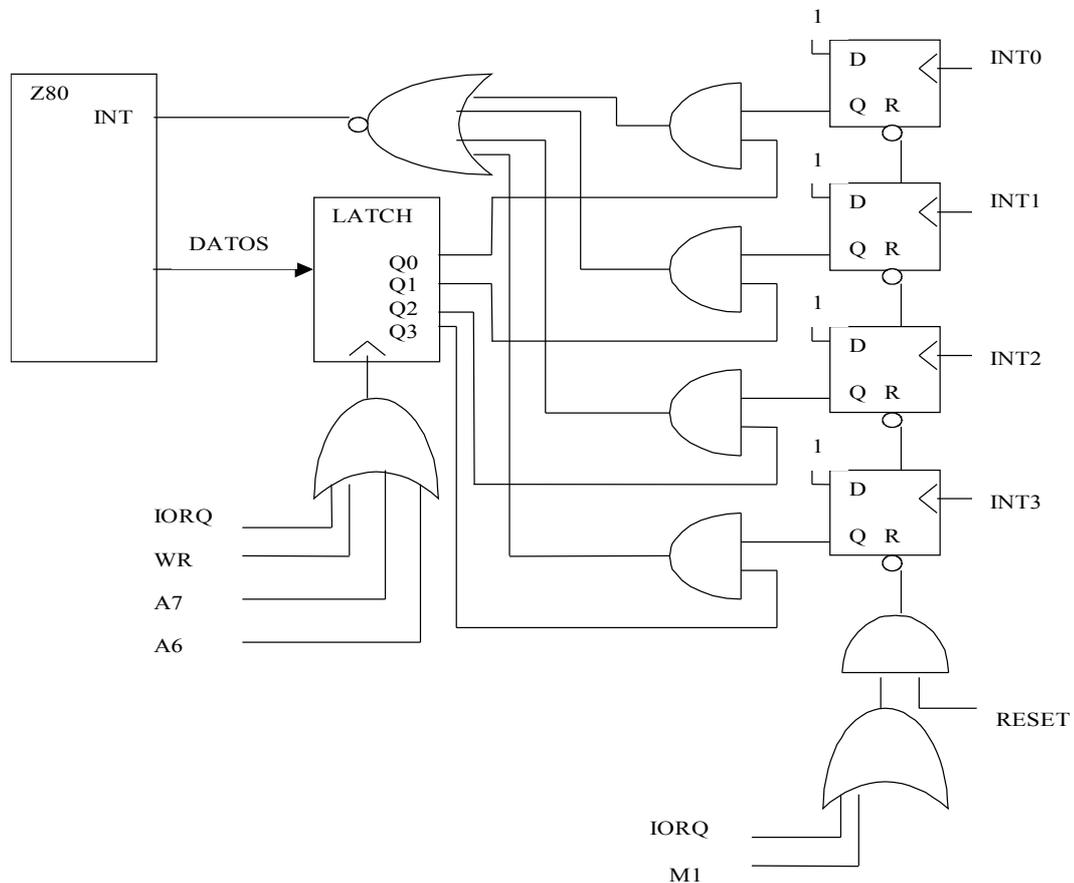
Se pide:

- Diseñar completamente el hardware dotando al sistema de 16K de ROM y de RAM.
- Escribir la subrutina de atención a la interrupción. Esta rutina deberá realizar la conversión del canal adecuado de acuerdo a la descripción anterior. El resultado se deberá almacenar en la dirección DATO de RAM, y se deberá escribir FFh en la dirección FLAG para indicarle al programa principal que hay un nuevo dato. Indicar la ubicación en memoria elegida para DIR\_TABLA y demás lugares de memoria que sea necesario utilizar.

**Ejercicio 5 (Ex. Dic 98 ej. 4)**

Un sistema con un Z80 recibe interrupciones por cuatro líneas, INT0 a INT3. El hardware externo de la figura permite habilitar o inhabilitar selectivamente cada una de las interrupciones; pero no permite trabajar correctamente con interrupciones simultáneas.

- a) Modificar el circuito de modo de poder trabajar con interrupciones simultáneas en varias líneas, que se atenderán en forma consecutiva (solo se atenderán las habilitadas). Agregar también una forma de detectar las líneas que provocaron la interrupción.
- c) Programa de inicialización del sistema que deje las cuatro líneas habilitadas. Se dispone de cuatro rutinas que hay que ejecutar correspondiendo con cada posible interrupción: AT0, AT1, AT2 y AT3. Realizar la rutina de atención a la interrupción que deberá llamar a las rutinas correspondientes. Suponer que cada rutina Atx preserva los registros que utiliza.



**Ejercicio 6 (Ex. Set. 94 Ej. 4)**

Un sistema basado en el Z80 tiene 3 dispositivos de E/S que utilizan interrupciones en **modo 2**. Los dispositivos tienen configurado en su hardware los vectores de interrupción 0, 2 y 5 respectivamente. Las rutinas de atención a las interrupciones comienzan respectivamente en las direcciones **rutint\_0**, **rutint\_2** y **rutint\_5** de ROM. El sistema tiene 32K de ROM y 32K de RAM. Escribir un trozo de código que se ejecute enseguida de un RESET del procesador y que haga todas las inicializaciones necesarias para que funcione el sistema de interrupciones del Z80.

**Ejercicio 7 (Ex. Feb. 98 Pr. 2)**

Se quiere utilizar una RAM de 256 bytes para realizar funciones lógicas. Las diferentes funciones están almacenadas en la EPROM de un sistema con un microprocesador Z80.

La RAM deberá ser accedida en forma externa cuando se usa en el modo "funciones lógicas" y además deberá estar mapeada como memoria del Z80; el microprocesador sólo la utilizará en modo escritura.

Existe una señal externa **FUN\_RAM** (activa por nivel bajo y por un intervalo corto) que interrumpe al Z80 e indica que se deberá cambiar el contenido de la RAM. Cuando se activa la señal **FUN\_RAM**, en un puerto de entrada se encuentra el offset de la tabla en EPROM donde se encuentra el contenido que hay que cargar en la RAM.

Se debe generar una salida **FUN\_LOG** que valga 1 cuando la RAM esté lista para realizar las funciones lógicas, y 0 mientras se está escribiendo en ella.

Se pide:

- a) Diseñar el hardware completo del sistema. Además de la RAM a utilizar para realizar funciones lógicas, el sistema deberá contar con 32K de EPROM y 8K de RAM de uso general.
- b) Escribir la rutina de atención a la interrupción que se encarga de escribir el contenido de la RAM usada para las funciones lógicas. Las diferentes funciones lógicas se encuentran en EPROM a partir de la dirección TABLA (4000h).