

# Examen de Electrónica de Potencia

## 9 de Abril de 2024

### Problema 1 (50 puntos)

Sea un rectificador trifásico seis pulsos dos vías que se alimenta de un transformador cuya tensión del lado del convertidor es  $U$ , su potencia nominal es  $S_N$  y su impedancia de cortocircuito es  $x_{cc}$ . El convertidor se utiliza para descargar a una corriente constante  $I$  una batería de voltaje  $E$  conectada al convertidor mediante una inductancia  $L$  que determina que la corriente de la batería se pueda considerar lisa. Se asumirá que la inductancia tiene una cierta resistencia  $R$ .

Veinte grados antes del que sería el disparo del tiristor 1, el sistema funciona normalmente y en régimen permanente. En dicho instante previo, la tensión de la red baja a un cierto valor  $U^*$ , por lo que el control actúa inmediatamente modificando el ángulo de disparo a su nuevo valor asociado a un funcionamiento en régimen permanente acorde.

- 1) Dibujar el circuito propuesto (incluir las impedancias de CC, el convertidor, la  $L$ , la  $R$  y la batería  $E$  indicando su polaridad).
- 2) Dibujar  $V_A$  (borne positivo del convertidor) en la condición inicial. Calcular e indicar en el dibujo el ángulo de disparo y la duración de la conmutación. Indicar los instantes de conmutación natural de todos los tiristores.
- 3) Calcular el valor de  $U^*$  que pone al sistema en el límite de la falla de conmutación.
- 4) Asumiendo que con el valor  $U^*$  se produce siempre la falla de conmutación, dibujar  $V_A$  a partir de un instante antes de la bajada de la tensión a  $U^*$  analizando cómo queda el nuevo régimen permanente. Calcular e indicar en el dibujo el ángulo de disparo y la duración de la conmutación cuando corresponda. Se recomienda usar OTRA hoja trifásica para este caso con  $U^*$  para lo cual solo sería necesario dibujar aproximadamente el tramo previo de la tensión  $V_A$  un instante antes de que la bajada de tensión. Indicar los instantes de conmutación natural de todos los tiristores.

Datos:  $U = 1,5 \text{ kV}$ ,  $E = 1,2 \text{ kV}$ ,  $R = 10 \text{ m}\Omega$ ,  $I = 6 \text{ kA}$ ,  $S_N = 10 \text{ MVA}$ , y  $x_{cc} = 15 \%$ ,  $f = 50 \text{ Hz}$  y  $t_q = 500 \mu\text{s}$ .

## Problema 2 (50 puntos)

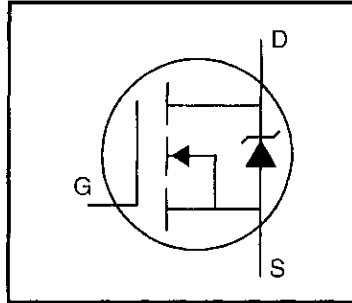
Se dispone de un convertidor Flyback que funciona con un control PWM a 100 kHz que admite un ciclo de trabajo máximo de 0,6 que se utiliza completamente. Ha sido diseñado para funcionar en condiciones normales en Modo de Conducción Discontinua (MCD), para alimentar una carga máxima de 5 A en 24 V. La llave del convertidor es un MOSFET IRFPE50. La temperatura ambiente máxima es de 40 °C.

En condiciones normales de operación el criterio de diseño aplicado ha limitado la corriente de pico máxima por el MOSFET al 60 % de su capacidad de corriente permanente y se ha tomado un margen de seguridad del 20 % para la tensión máxima sobre la llave. Por otro lado, el MOSFET tiene implementada una protección que limita la corriente de pico máxima por la llave de forma tal que, ante una falla, no supere el valor de la corriente permanente informada por el fabricante.

- a. Determine el valor de la inductancia del secundario para que el convertidor funcione según lo previsto.
- b. Determine el rango de la tensión de entrada con que puede trabajar el convertidor.
- c. Determine la resistencia térmica del disipador en que deberá montarse el MOSFET para que no se supere su temperatura de juntura máxima.
- d. Se desea reducir las pérdidas máximas en el apagado del MOSFET para lo cual se instalará un snubber de apagado diseñado de forma que cuando la corriente por el MOSFET se anule, la tensión en bornes de la llave haya llegado al 50 % del valor final. Determine completamente los componentes del snubber de apagado para lograr ese funcionamiento.
- e. Estando el convertidor trabajando con una tensión de entrada de 400 V, un operador por error le conecta una carga de 0,5  $\Omega$ . Determine la condición de funcionamiento (MCC o MCD) de la fuente. En esta situación, ¿Se pueden mantener los 24 V a la salida de la fuente? Justifique adecuadamente.

## HEXFET® Power MOSFET

- Dynamic dv/dt Rating
- Repetitive Avalanche Rated
- Isolated Central Mounting Hole
- Fast Switching
- Ease of Paralleling
- Simple Drive Requirements



$$V_{DSS} = 800V$$

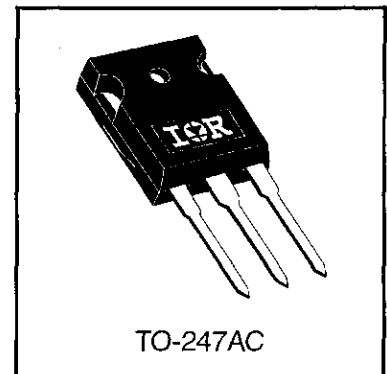
$$R_{DS(on)} = 1.2\Omega$$

$$I_D = 7.8A$$

### Description

Third Generation HEXFETs from International Rectifier provide the designer with the best combination of fast switching, ruggedized device design, low on-resistance and cost-effectiveness.

The TO-247 package is preferred for commercial–industrial applications where higher power levels preclude the use of TO-220 devices. The TO-247 is similar but superior to the earlier TO-218 package because of its isolated mounting hole. It also provides greater creepage distance between pins to meet the requirements of most safety specifications.



DATA SHEETS

### Absolute Maximum Ratings

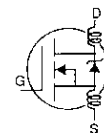
	Parameter	Max.	Units
$I_D @ T_C = 25^\circ C$	Continuous Drain Current, $V_{GS} @ 10 V$	7.8	A
$I_D @ T_C = 100^\circ C$	Continuous Drain Current, $V_{GS} @ 10 V$	4.9	
$I_{DM}$	Pulsed Drain Current ①	31	
$P_D @ T_C = 25^\circ C$	Power Dissipation	190	W
	Linear Derating Factor	1.5	W/°C
$V_{GS}$	Gate-to-Source Voltage	$\pm 20$	V
$E_{AS}$	Single Pulse Avalanche Energy ②	770	mJ
$I_{AR}$	Avalanche Current ①	7.8	A
$E_{AR}$	Repetitive Avalanche Energy ①	19	mJ
dv/dt	Peak Diode Recovery dv/dt ③	2.0	V/ns
$T_J$ $T_{STG}$	Operating Junction and Storage Temperature Range	-55 to +150	°C
	Soldering Temperature, for 10 seconds	300 (1.6mm from case)	
	Mounting Torque, 6-32 or M3 screw	10 lbf•in (1.1 N•m)	

### Thermal Resistance

	Parameter	Min.	Typ.	Max.	Units
$R_{\theta JC}$	Junction-to-Case	—	—	0.65	°C/W
$R_{\theta CS}$	Case-to-Sink, Flat, Greased Surface	—	0.24	—	
$R_{\theta JA}$	Junction-to-Ambient	—	—	40	

## Electrical Characteristics @ $T_J = 25^\circ\text{C}$ (unless otherwise specified)

	Parameter	Min.	Typ.	Max.	Units	Test Conditions
$V_{(BR)DSS}$	Drain-to-Source Breakdown Voltage	800	—	—	V	$V_{GS}=0V, I_D=250\mu A$
$\Delta V_{(BR)DSS}/\Delta T_J$	Breakdown Voltage Temp. Coefficient	—	0.98	—	V/°C	Reference to $25^\circ\text{C}$ , $I_D=1\text{mA}$
$R_{DS(on)}$	Static Drain-to-Source On-Resistance	—	—	1.2	$\Omega$	$V_{GS}=10V, I_D=4.7A$ ④
$V_{GS(th)}$	Gate Threshold Voltage	2.0	—	4.0	V	$V_{DS}=V_{GS}, I_D=250\mu A$
$g_{fs}$	Forward Transconductance	5.6	—	—	S	$V_{DS}=100V, I_D=4.7A$ ④
$I_{DSS}$	Drain-to-Source Leakage Current	—	—	100	$\mu A$	$V_{DS}=800V, V_{GS}=0V$
		—	—	500		$V_{DS}=640V, V_{GS}=0V, T_J=125^\circ\text{C}$
$I_{GSS}$	Gate-to-Source Forward Leakage	—	—	100	nA	$V_{GS}=20V$
	Gate-to-Source Reverse Leakage	—	—	-100		$V_{GS}=-20V$
$Q_g$	Total Gate Charge	—	—	200	nC	$I_D=7.8A$
$Q_{gs}$	Gate-to-Source Charge	—	—	24		$V_{DS}=400V$
$Q_{gd}$	Gate-to-Drain ("Miller") Charge	—	—	110		$V_{GS}=10V$ See Fig. 6 and 13 ④
$t_{d(on)}$	Turn-On Delay Time	—	19	—	ns	$V_{DD}=400V$
$t_r$	Rise Time	—	38	—		$I_D=7.8A$
$t_{d(off)}$	Turn-Off Delay Time	—	120	—		$R_G=6.2\Omega$
$t_f$	Fall Time	—	39	—		$R_D=52\Omega$ See Figure 10 ④
$L_D$	Internal Drain Inductance	—	5.0	—	nH	Between lead, 6 mm (0.25in.) from package and center of die contact
$L_S$	Internal Source Inductance	—	13	—		
$C_{iss}$	Input Capacitance	—	3100	—	pF	$V_{GS}=0V$
$C_{oss}$	Output Capacitance	—	800	—		$V_{DS}=25V$
$C_{rss}$	Reverse Transfer Capacitance	—	490	—		$f=1.0\text{MHz}$ See Figure 5



## Source-Drain Ratings and Characteristics

	Parameter	Min.	Typ.	Max.	Units	Test Conditions
$I_S$	Continuous Source Current (Body Diode)	—	—	7.8	A	MOSFET symbol showing the integral reverse p-n junction diode.
$I_{SM}$	Pulsed Source Current (Body Diode) ①	—	—	31		
$V_{SD}$	Diode Forward Voltage	—	—	1.8	V	$T_J=25^\circ\text{C}, I_S=7.8A, V_{GS}=0V$ ④
$t_{rr}$	Reverse Recovery Time	—	650	980	ns	$T_J=25^\circ\text{C}, I_F=7.8A$
$Q_{rr}$	Reverse Recovery Charge	—	3.8	5.7	$\mu C$	$di/dt=100A/\mu s$ ④
$t_{on}$	Forward Turn-On Time	Intrinsic turn-on time is negligible (turn-on is dominated by $L_S+L_D$ )				

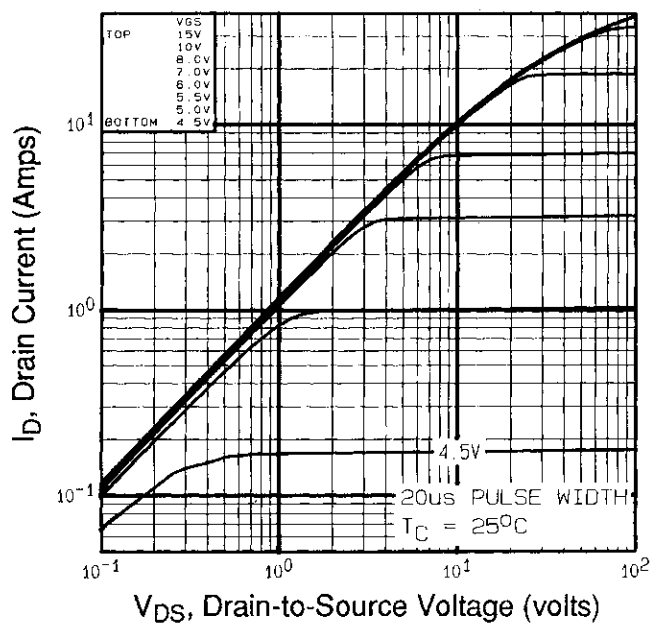
Notes:

① Repetitive rating; pulse width limited by max. junction temperature (See Figure 11)

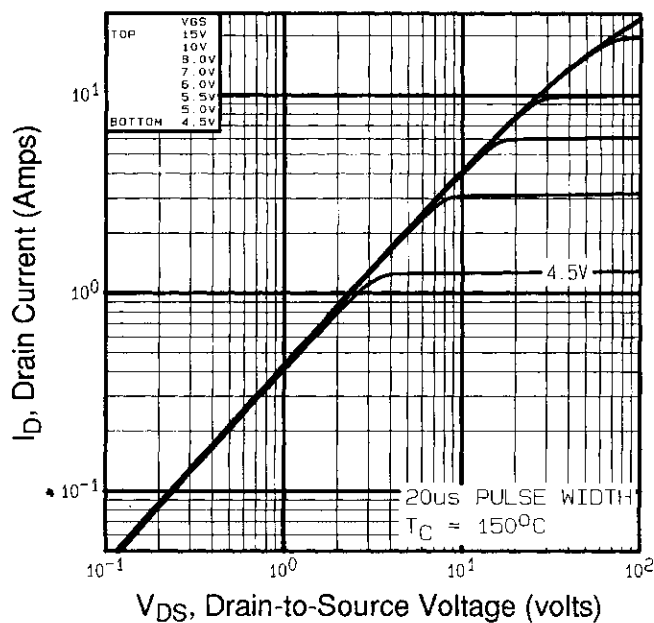
③  $I_{SD} \leq 7.8A, di/dt \leq 140A/\mu s, V_{DD} \leq 600, T_J \leq 150^\circ\text{C}$

②  $V_{DD}=50V, \text{starting } T_J=25^\circ\text{C}, L=23\text{mH}, R_G=25\Omega, I_{AS}=7.8A$  (See Figure 12)

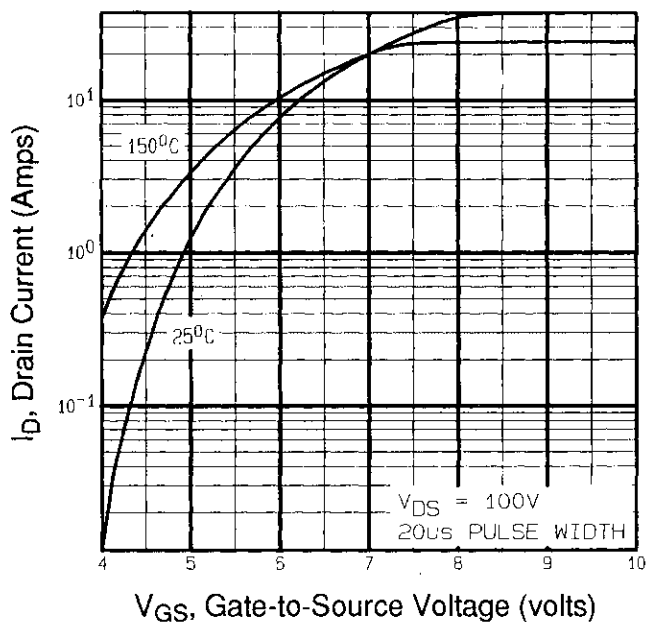
④ Pulse width  $\leq 300 \mu s$ ; duty cycle  $\leq 2\%$ .



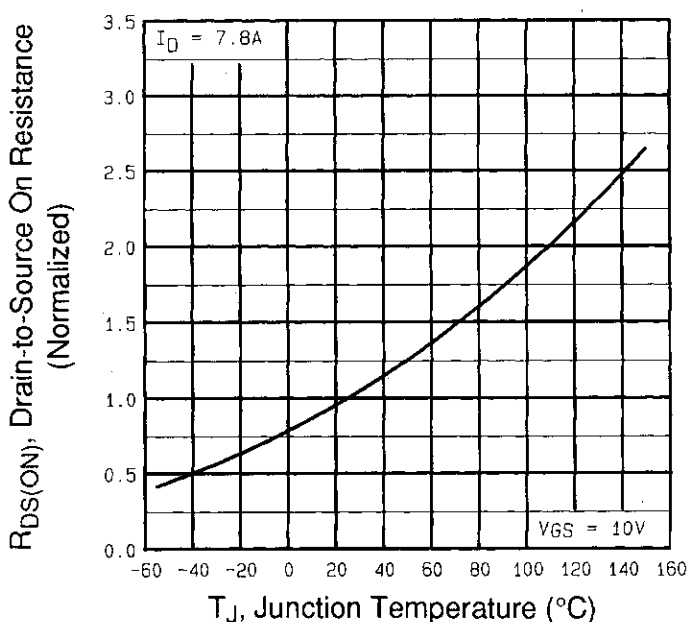
**Fig 1.** Typical Output Characteristics,  $T_C=25^\circ\text{C}$



**Fig 2.** Typical Output Characteristics,  $T_C=150^\circ\text{C}$

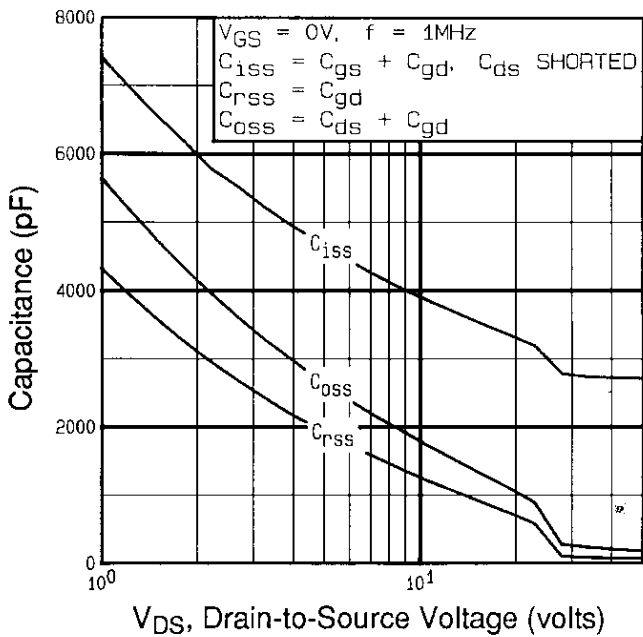


**Fig 3.** Typical Transfer Characteristics

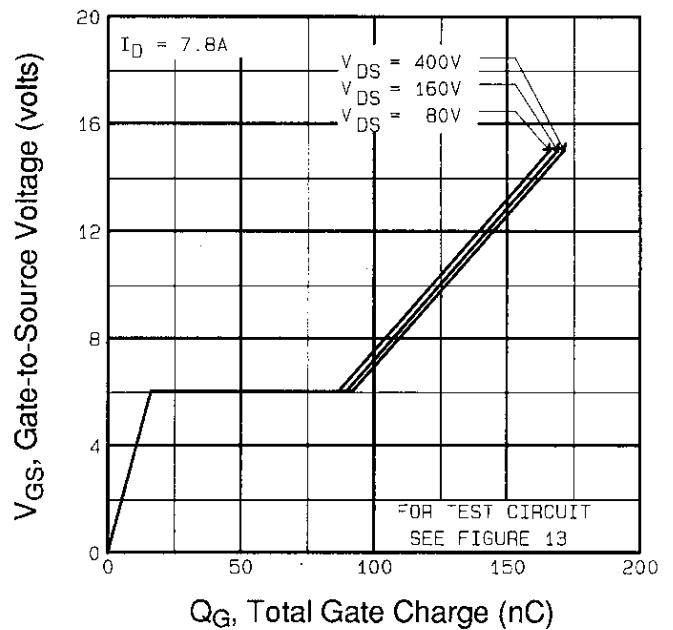


**Fig 4.** Normalized On-Resistance Vs. Temperature

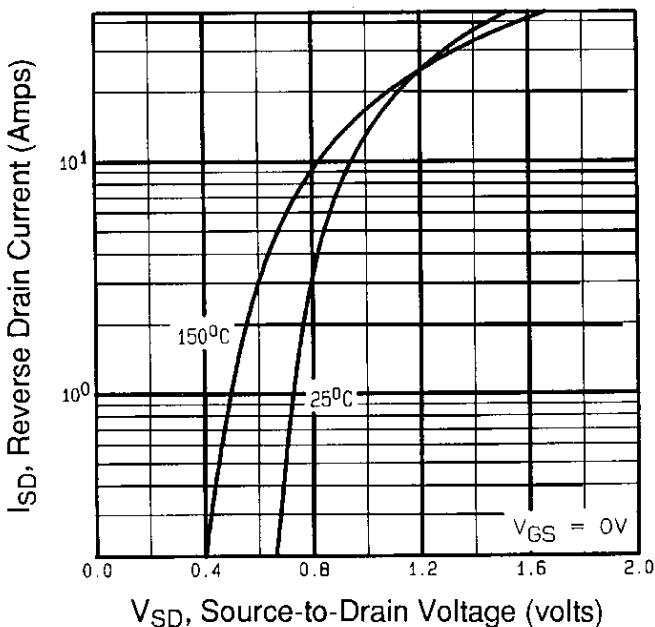
DATA SHEETS



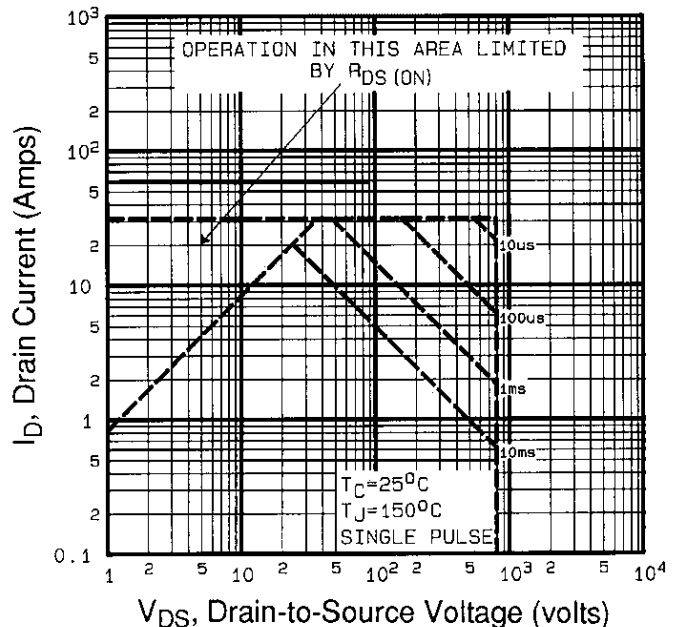
**Fig 5.** Typical Capacitance Vs. Drain-to-Source Voltage



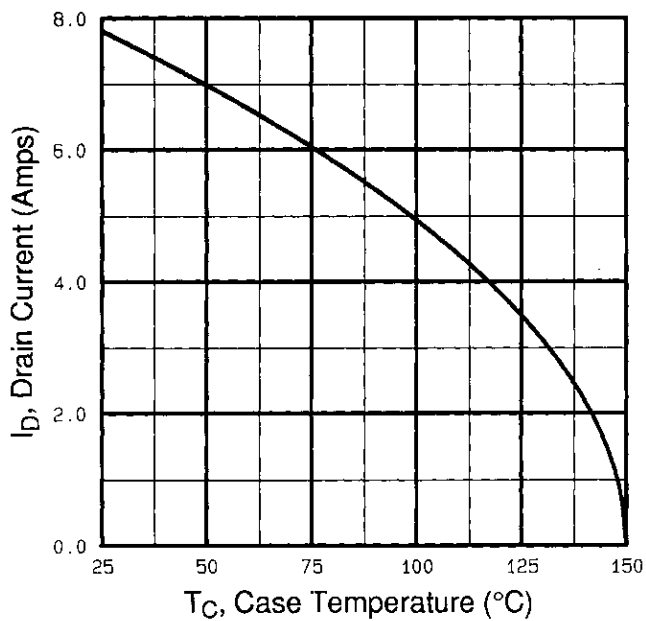
**Fig 6.** Typical Gate Charge Vs. Gate-to-Source Voltage



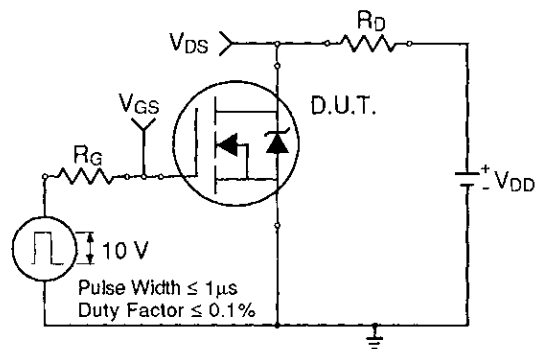
**Fig 7.** Typical Source-Drain Diode Forward Voltage



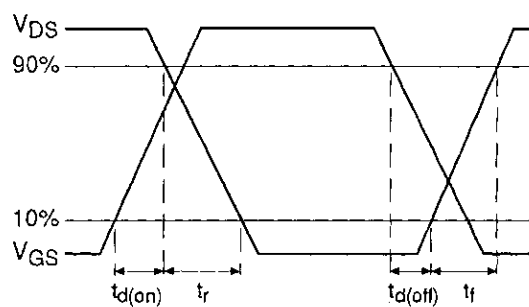
**Fig 8.** Maximum Safe Operating Area



**Fig 9.** Maximum Drain Current Vs. Case Temperature

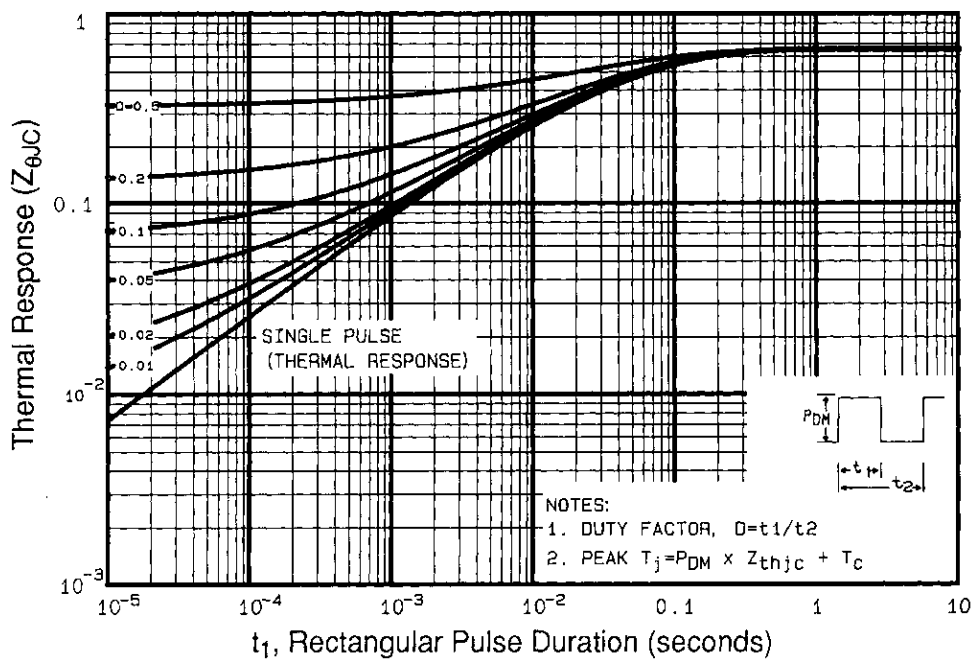


**Fig 10a.** Switching Time Test Circuit

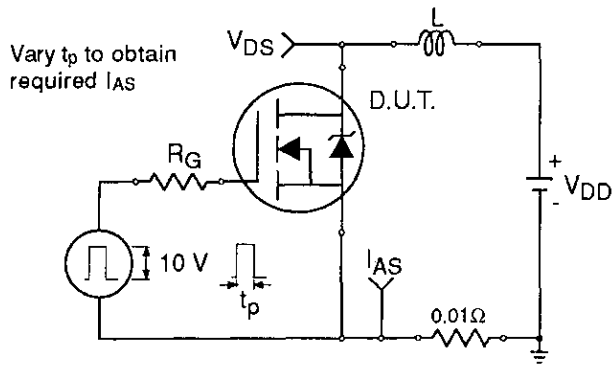


**Fig 10b.** Switching Time Waveforms

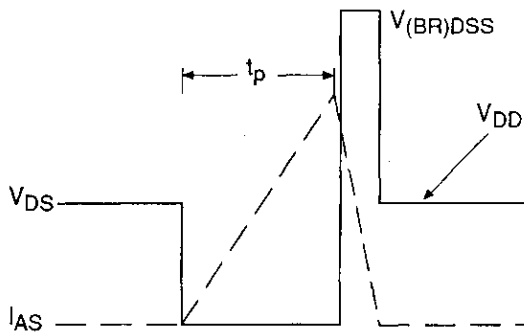
DATA SHEETS



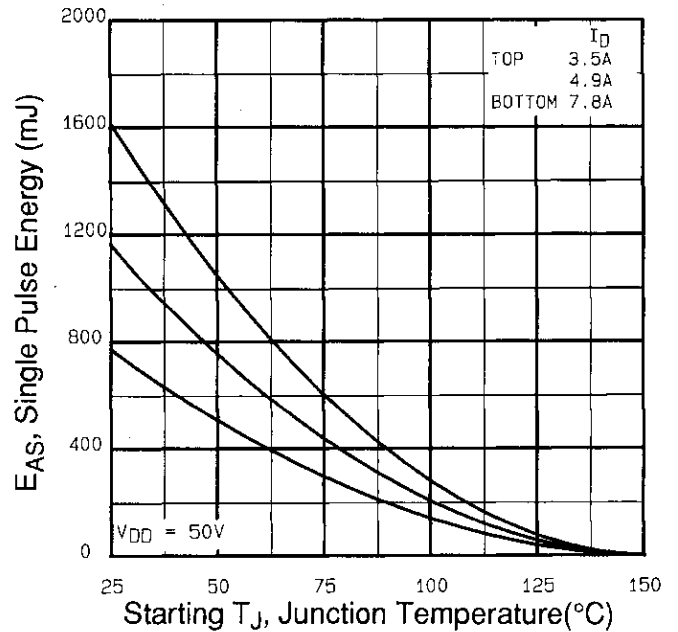
**Fig 11.** Maximum Effective Transient Thermal Impedance, Junction-to-Case



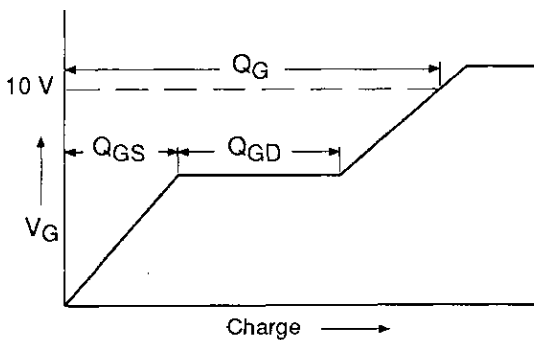
**Fig 12a.** Unclamped Inductive Test Circuit



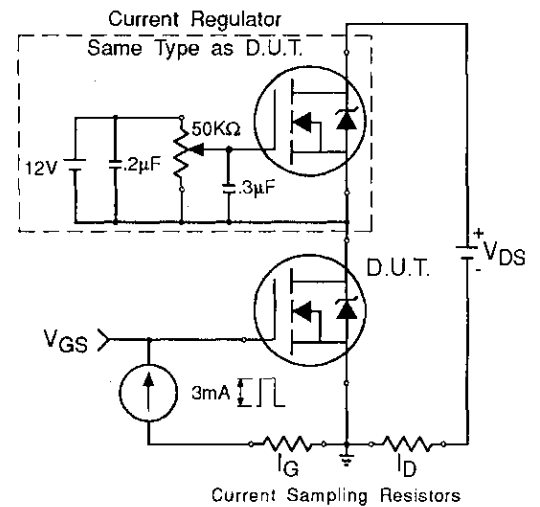
**Fig 12b.** Unclamped Inductive Waveforms



**Fig 12c.** Maximum Avalanche Energy Vs. Drain Current



**Fig 13a.** Basic Gate Charge Waveform



**Fig 13b.** Gate Charge Test Circuit

**Appendix A:** Figure 14, Peak Diode Recovery  $dv/dt$  Test Circuit – See page 1505

**Appendix B:** Package Outline Mechanical Drawing – See page 1511

**Appendix C:** Part Marking Information – See page 1517