



Circuitos Secuenciales Máquinas de Estado

Arquitectura de Computadoras - Práctico 5

Diseño de circuitos



- Reutilizando bloques constructivos.
- Utilizando la metodología del curso.

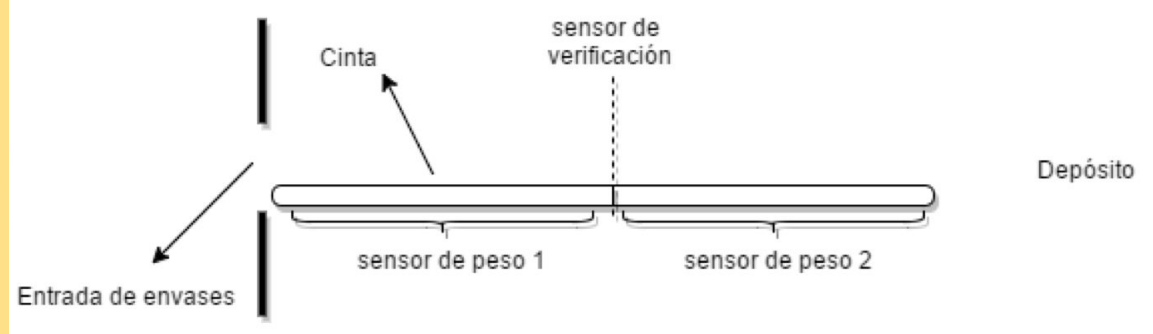
Metodología del curso - Pasos

1. Diagrama de Estados.
2. Tabla de Estados.
3. Determinar cantidad de bits y codificación para entradas y salidas.
4. Determinar cantidad de FF y codificación de estados.
5. Tabla de transiciones y salidas.
6. "Elegir" FF y tabla de verdad.
7. Karnaugh.
8. Circuito.

Ejercicio 9

Señales de entrada:

- sensor1 y sensor2:
 - 1: hay envase
 - 0: no
- retornable:
 - 1: retornable
 - 0: no retornable



Señales de salida:

- cinta:
 - 1: la cinta se mueve en dirección <sentido>
 - si vale 0 no se mueve
- sentido:
 - 1: derecha
 - 0: izquierda

1 - Diagrama de Estados

12
mins

Señales:

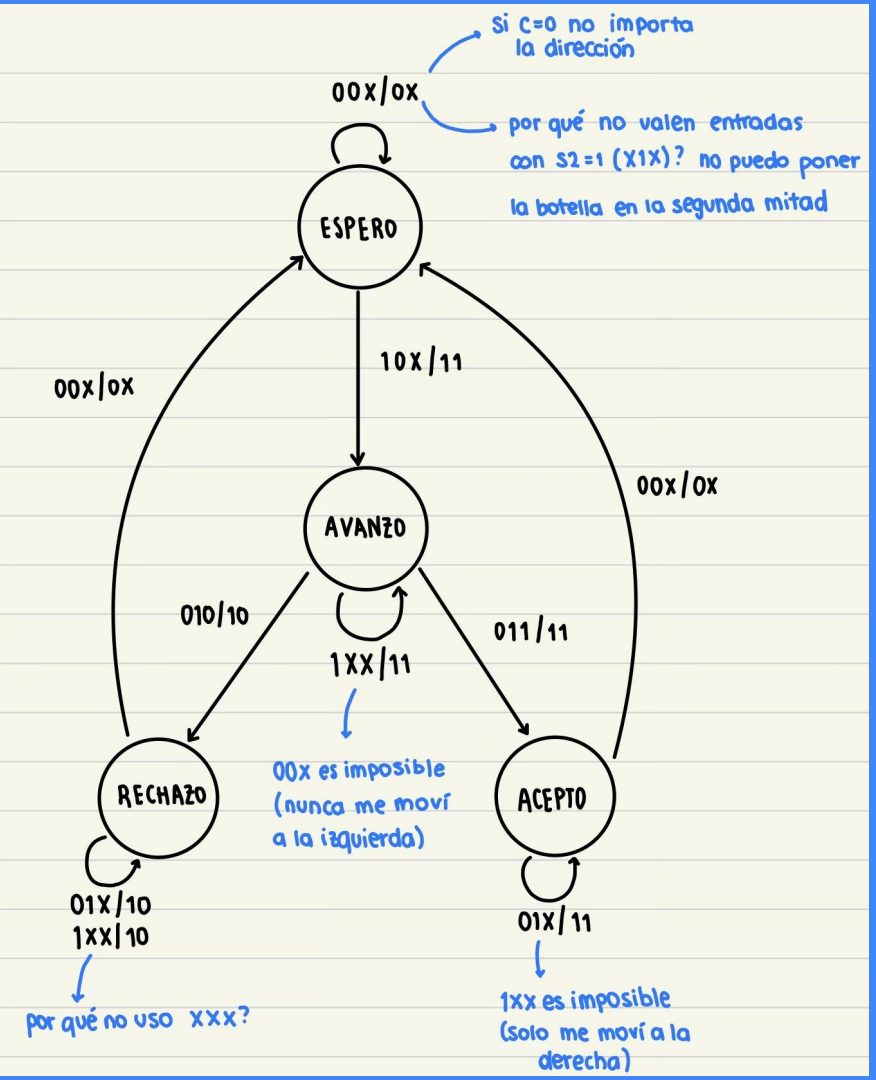
- entrada: sensor1 (s1), sensor2 (s2), retornable (r)
- salida: cinta (c), sentido (d)

Estado inicial:

- Se espera a que llegue una botella
- ¿con qué entradas se mantiene el estado?
- ¿con qué entradas se cambia de estado?

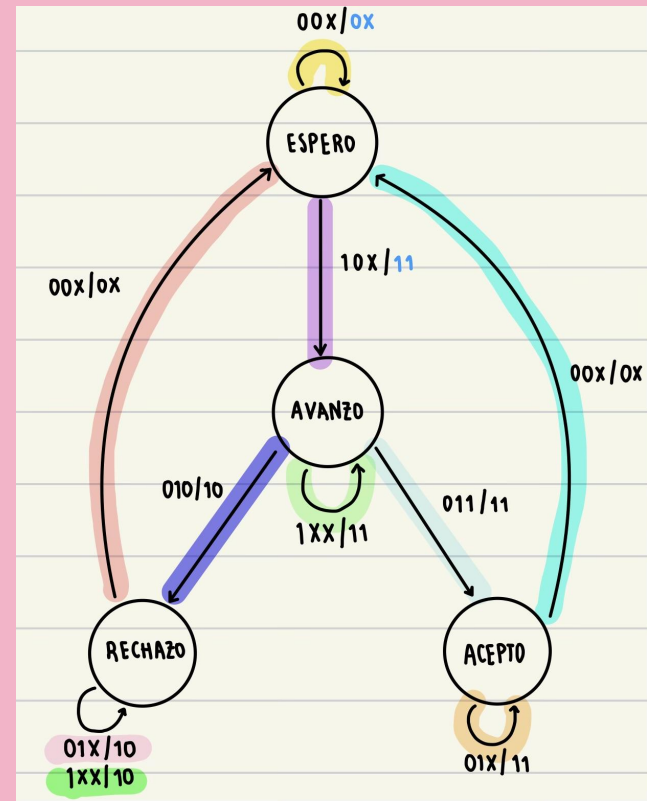


1 - Diagrama de Estados (2)



2 - Tabla de Estados

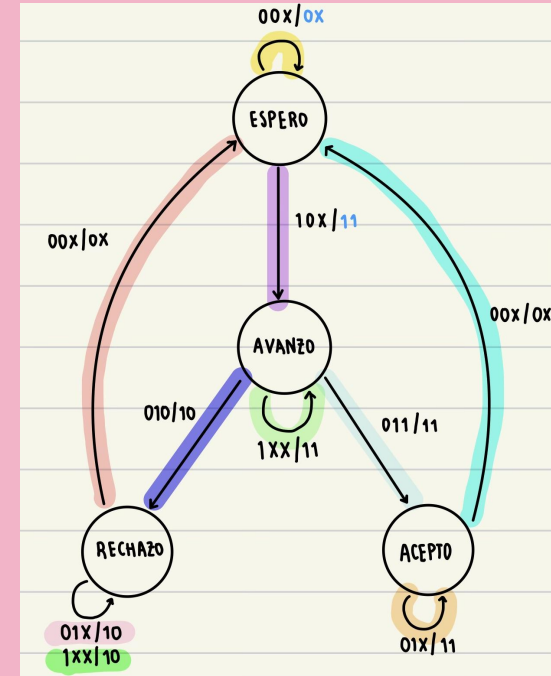
Tabla que establece para cada estado, cuál es el próximo estado y cuáles las salidas en función de las entradas (en base al diagrama)



Estado Actual	s1	s2	r	Próximo estado	c	d
● Espero	0	0	x	Espero	0	x

2 - Tabla de Estados (2)

Estado Actual	s1	s2	r	Próximo estado	c	d
Espero	0	0	X	Espero	0	X
Espero	1	0	X	Avanzo	1	1
Avanzo	1	X	X	Avanzo	1	1
Avanzo	0	1	0	Rechazo	1	0
Avanzo	0	1	1	Acepto	1	1
Rechazo	0	1	X	Rechazo	1	0
Rechazo	1	X	X	Rechazo	1	0
Rechazo	0	0	X	Espero	0	X
Acepto	0	1	X	Acepto	1	1
Acepto	0	0	X	Espero	0	X



3 - Entradas y salidas

Es necesario determinar la cantidad de bits y codificación para la(s) entrada(s) y la(s) salida(s)

¿Qué sucede en este caso?

3 - Entradas y salidas (2)

Es necesario determinar la cantidad de bits y codificación para la(s) entrada(s) y la(s) salida(s)

En este caso, las entradas y salidas ya se encuentran codificadas y tienen un bit cada una:

señales de entrada:

- s1: 1 (envase), 0 (no)
- s2: 1 (envase), 0 (no)
- r: 1 (ret), 0 (no ret)

señales de salida:

- c: 0 (quieta), 1 (mov)
- d: 0 (izq), 1 (der)

4 - FF y codificación

Debemos determinar el número de flip-flops necesarios para codificar todos los estados posibles del sistema y determinar la codificación a utilizar.

Los flip-flops van a almacenar el nuevo estado deseado, en base a las entradas y estado actual.

Tenemos cuatro estados:

- ESPERO
- AVANZO
- ACEPTO
- RECHAZO

¿Cuántos bits necesito para codificarlos?

¿Y cuántos FF necesito para guardar los estados?

4 - FF y codificación (2)

Se necesitan 2 bits para codificar los estados. Por ejemplo:



- ESPERO - 00
- AVANZO - 01
- ACEPTO - 10
- RECHAZO - 11

Para guardar un estado se precisan 2 bits, y por ende 2


flip-flops $\rightarrow q_1$ y q_0

5 - Tabla de transiciones y salidas











En esta tabla se incorpora la codificación de los estados, entradas y salidas.

Estado Actual	s1	s2	r	Próximo estado	c	d
 Espero	0	0	x	Espero	0	x
 Espero	1	0	x	Avanzo	1	1



q ₁	q ₀	s1	s2	r	q ₁	q ₀	c	d
 0	0	0	0	x	0	0	0	x
 0	0	1	0	x	0	1	1	1

5 - Tabla de transiciones y salidas (2)

	q_1	q_0	s_1	s_2	r	q_1	q_0	c	d
	0	0	0	0	X	0	0	0	x
	0	0	1	0	X	0	1	1	1
	0	1	1	X	X	0	1	1	1
	0	1	0	1	0	1	1	1	0
	0	1	0	1	1	1	0	1	1
	1	1	0	1	X	1	1	1	0
	1	1	1	X	X	1	1	1	0
	1	1	0	0	X	0	0	0	X
	1	0	0	1	X	1	0	1	1
	1	0	0	0	X	0	0	0	X

Obs: esta tabla NO depende del tipo de flip-flop (los estados se reflejan en las salidas del FF, sin importar el tipo)

6 - Tabla de verdad

“Elegir un tipo de flip flop (FF)” - por letra, tipo D

En base a las ecuaciones del FF, pasar de la tabla de transiciones y salidas a la tabla de verdad

La tabla de verdad indica:

- El valor de la salida en base a entradas y estados (salidas de los FF).
- Qué valor debe tener las entradas de los FF para alcanzar el siguiente estado deseado.

La ecuación del FF tipo D es: $Q_{n+1} = D_n$

6 - Tabla de verdad (2)

q_1	q_0	s_1	s_2	r	q_1	q_0	c	d
0	0	0	0	x	0	0	0	x
0	0	1	0	x	0	1	1	1



$Q_{n+1} = D_n$

q_1	q_0	s_1	s_2	r	d_1	d_0	c	d
0	0	0	0	0	0	0	0	x
0	0	0	0	1	0	0	0	x

6 - Tabla de verdad (3)

La tabla de verdad es usada para armar los mapas de Karnaugh y por lo tanto debe tener todas las combinaciones posibles de entradas.

¿Qué sucede con las salidas para entradas que no son posibles?

q_1	q_0	s_1	s_2	r	d_1	d_0	c	d
0	0	0	0	0	0	0	0	x
0	0	0	0	1	0	0	0	x
0	0	0	1	0	?	?	?	?
0	0	0	1	1	?	?	?	?

	q ₁	q ₀	s ₁	s ₂	r	d ₁	d ₀	c	d
●	0	0	0	0	0	0	0	0	x
●	0	0	0	0	1	0	0	0	x
	0	0	0	1	0	x	x	x	x
	0	0	0	1	1	x	x	x	x
●	0	0	1	0	0	0	1	1	1
●	0	0	1	0	1	0	1	1	1
	0	0	1	1	0	x	x	x	x
	0	0	1	1	1	x	x	x	x
	0	1	0	0	0	x	x	x	x
	0	1	0	0	1	x	x	x	x
●	0	1	0	1	0	1	1	1	0
●	0	1	0	1	1	1	0	1	1
●	0	1	1	0	0	0	1	1	1
●	0	1	1	0	1	0	1	1	1
●	0	1	1	1	0	0	1	1	1
●	0	1	1	1	1	0	1	1	1
●	1	0	0	0	0	0	0	0	x
●	1	0	0	0	1	0	0	0	x
●	1	0	0	1	0	1	0	1	1
●	1	0	0	1	1	1	0	1	1
	1	0	1	0	0	x	x	x	x
	1	0	1	0	1	x	x	x	x
	1	0	1	1	0	x	x	x	x
	1	0	1	1	1	x	x	x	x
●	1	1	0	0	0	0	0	0	x
●	1	1	0	0	1	0	0	0	x

Se marcan con don't care (X),
¿Por qué?

7 - Karnaugh

¿Qué se debe minimizar?

7 - Karnaugh

¿Qué se debe minimizar?

Las expresiones de las salidas

Con 5 variables (q_1, q_0, s_1, s_2, r)

¿De qué dimensión es el Karnaugh?

7 - Karnaugh

¿Qué tenemos que minimizar?

Las expresiones de las salidas

Con 5 variables (q_1, q_0, s_1, s_2, r)

¿De qué dimensión es el Karnaugh?

Resolver los demás Karnaugh



SALIDA D1

$q_1=0$

$q_0s_1 \backslash s_2r$	00	01	11	10
00			X	X
01			X	X
11				
10	X	X	1	1

$q_1=1$

$q_0s_1 \backslash s_2r$	00	01	11	10
00			1	1
01	X	X	X	X
11	1	1	1	1
10			1	1

$q_1 = 0$

$q_0 s_1 \backslash s_2 r$	00	01	11	10
00			X	X
01			X	X
11				
10	X	X	1	1

$$d_1 = q_1 \cdot s_1 + \bar{s}_1 \cdot s_2$$

 $q_1 = 1$

$q_0 s_1 \backslash s_2 r$	00	01	11	10
00			1	1
01	X	X	X	X
11	1	1	1	1
10			1	1

 $q_1 = 0$

$q_0 s_1 \backslash s_2 r$	00	01	11	10
00			X	X
01	1	1	X	X
11	1	1	1	1
10	X	X		1

 $q_1 = 1$

$q_0 s_1 \backslash s_2 r$	00	01	11	10
00				
01	X	X	X	X
11	1	1	1	1
10			1	1

$$d_0 = s_1 + \bar{q}_1 \cdot s_2 \cdot \bar{r} + q_1 \cdot q_0 \cdot s_2$$

$q_1=0$

$q_0s_1 \backslash s_2r$	00	01	11	10
00	x	x	x	x
01	1	1	x	x
11	1	1	1	1
10	x	x	1	

 $q_1=1$

$q_0s_1 \backslash s_2r$	00	01	11	10
00	x	x	1	1
01	x	x	x	x
11				
10	x	x		

$$d = \bar{q}_0 + \bar{q}_1 \cdot r + \bar{q}_1 \cdot s_1$$

 $q_1=0$

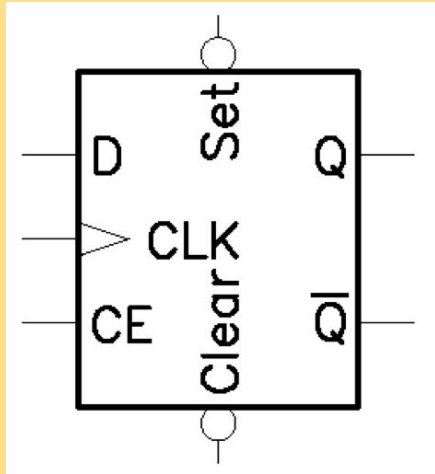
$q_0s_1 \backslash s_2r$	00	01	11	10
00			x	x
01	1	1	x	x
11	1	1	1	1
10	x	x	1	1

 $q_1=1$

$q_0s_1 \backslash s_2r$	00	01	11	10
00			1	1
01	x	x	x	x
11	1	1	1	1
10			1	1

$$c = s_1 + s_2$$

Entradas asincrónicas de un Flip-Flop



Entradas que actúan de forma asincrónica.

- clear: lleva a 0 la salida Q
- set: lleva a 1 la salida Q

Obs: estas entradas se activan por nivel bajo.

8 - Circuito

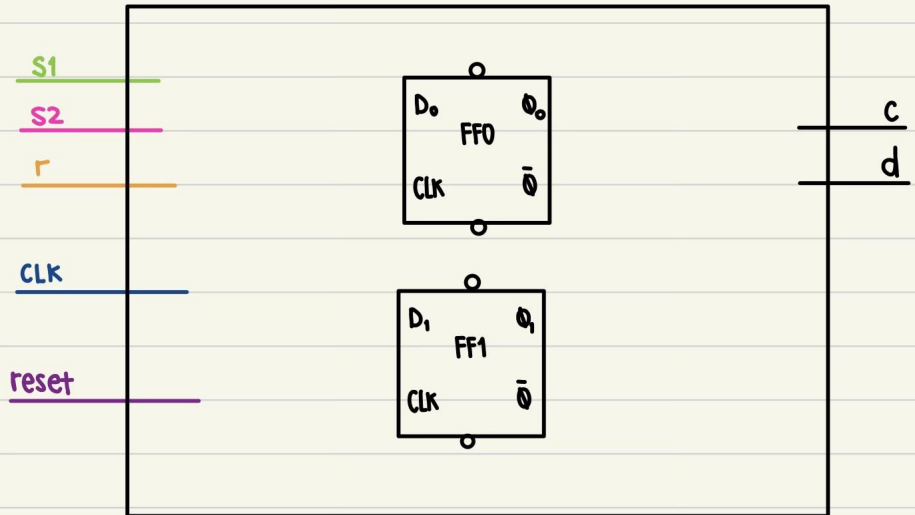
Dibujar el circuito según las expresiones obtenidas para las salidas

$$d_1 = q_1 \cdot s_1 + \bar{s}_1 \cdot s_2$$

$$c = s_1 + s_2$$

$$d_0 = s_1 + \bar{q}_1 \cdot s_2 \cdot \bar{r} + q_1 \cdot q_0 \cdot s_2$$

$$d = \bar{q}_0 + \bar{q}_1 \cdot r + \bar{q}_1 \cdot s_1$$



Circuito final

