

Parcial de Arquitectura de Computadoras

22 de noviembre de 2023

Instrucciones:

- **Indique su nombre, apellido y número de cédula en todas las hojas que entregue.**
- **Escriba las hojas de un solo lado. Empiece cada ejercicio en una hoja nueva.**
- **Las hojas deben estar numeradas y en la primer hoja debe escribirse el total.**
- **Apague su celular. No puede utilizar material ni calculadora.**
- **La duración del parcial es de una hora y media. En dicho tiempo debe también completar sus datos.**

Pregunta 1

Se desea usar una ROM para convertir números representados en valor absoluto y signo de 8 bits a representados en desplazamiento, también de 8 bits.

a) Indique entradas, salidas y organización de la ROM.

b) Construya la ROM requerida con el número mínimo de las ROMs disponibles, que son de 128×4 bits, y compuertas básicas.

Pregunta 2

¿Qué es un hazard estructural? Indique dos ejemplos y como podría resolverse uno de ellos.

Pregunta 3

Indique qué valores aparecen en los buses de direcciones y de datos al ejecutar la última instrucción MOV del siguiente fragmento de código:

```
MOV BX, 0xD440
```

```
MOV ES, BX
```

```
XOR BL, BL
```

```
MOV AX, 0x8086
```

```
MOV ES:[BX], AX
```

Pregunta 4

Convierta -128 y 2^{-17} a punto flotante de media precisión (1 bit de signo, 5 de exponente, 10 de mantisa).

Pregunta 5

Dibuje el circuito interno de un multiplexor que posee 4 entradas de datos.

Utilice el multiplexor para implementar la función XOR

Respuesta Pregunta 1

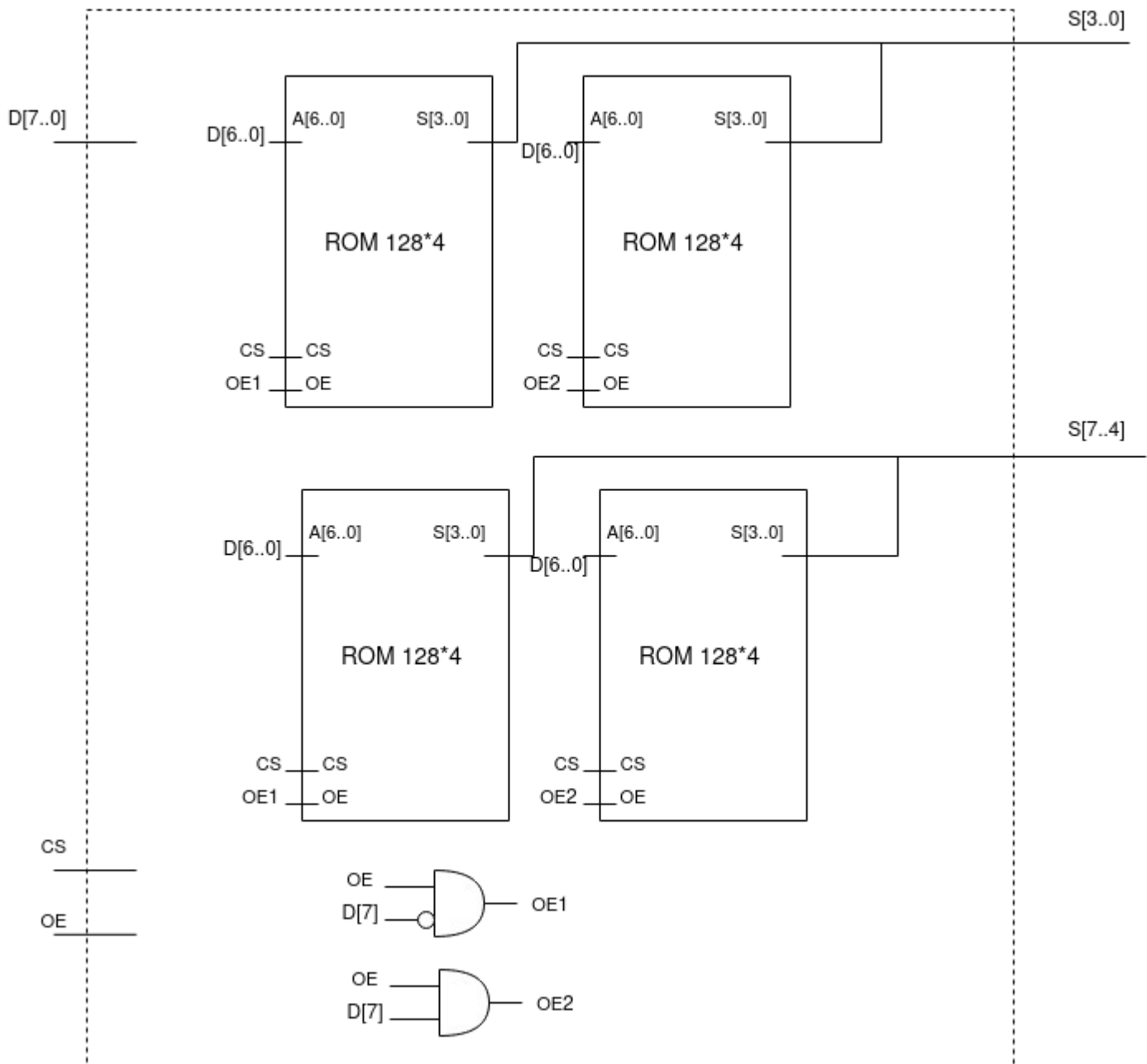
Se desea usar una ROM para convertir números representados en valor absoluto y signo de 8 bits a representados en desplazamiento, también de 8 bits.

a) Indique entradas, salidas y organización de la ROM.

a) Se requiere una ROM con 8 bits de entrada correspondientes al entero con signo y 8 bits de salida que representan ese valor en desplazamiento. Entonces, la organización de la ROM es de 256×8 .

b) Construya la ROM requerida con el número mínimo de las ROMs disponibles, que son de 128×4 bits, y compuertas básicas.

b)



Respuesta Pregunta 2

¿Qué es un hazard estructural? Indique dos ejemplos y cómo podría resolverse uno de ellos.

Un Hazard estructural se produce cuando al utilizar la técnica de pipeline, las etapas en las que se encuentran dos (o más) instrucciones en un cierto instante, requieren del uso del mismo recurso de hardware.

Consideremos el pipeline MIPS de 5 etapas visto en el curso y el siguiente diagrama del pipeline:

	T1	T2	T3	T4	T5	T6	T7	T8
inst 1	IF	ID	EX	MEM	WB			
inst 2		IF	ID	EX	MEM	WB		
inst 3			IF	ID	EX	MEM	WB	
inst 4				IF	ID	EX	MEM	WB

En el tiempo T3 la etapa IF (Instruction Fetch) de la instrucción 3 hace uso de la ALU para calcular el nuevo valor del Program Counter. Si la instrucción 1 también hace uso de la ALU en su etapa de EX (Execution), entonces se está en presencia de un hazard estructural, ambas instrucciones pretenden hacer uso del mismo recurso de hardware al mismo tiempo dentro del pipeline.

Por otro lado, en el tiempo T4, la instrucción 4 debe realizar una lectura en memoria para obtener la instrucción a ejecutar (etapa IF) utilizando para eso el bus de conexión con la memoria, y por otro lado si la instrucción 1 es una instrucción que debe acceder a memoria, también deberá hacer uso de dicho bus, provocando un hazard estructural.

Una opción para resolverlos es retrasar la segunda operación, esperando a que el recurso quede liberado. En el primer caso se podría agregar circuitos especializados (independiente), para el cálculo de direcciones, de forma de poder paralelizar las tareas, mientras que el segundo caso se puede resolver también cambiando a una arquitectura Harvard, en donde la memoria de instrucciones y de datos están separadas, por lo que las operaciones se pueden realizar en paralelo.

Respuesta Pregunta 3

Indique qué valores aparecen en los buses de direcciones y de datos al ejecutar la última instrucción MOV del siguiente fragmento de código:

```
MOV BX, 0xD440
```

```
MOV ES, BX
```

```
XOR BL, BL
```

```
MOV AX, 0x8086
```

```
MOV ES:[BX], AX
```

En el bus de direcciones aparece la dirección absoluta correspondiente a ES: [BX].

En este caso, en el paso 1 BX=0xD440, pero en el paso 3 se realiza el XOR BL,BL, dejando en 0 la parte baja, obteniendo BX=0xD400.

Por otro lado, a ES se le asigna el valor de BX el paso 1, por lo que ES=0xD440

Sabiendo que las direcciones se componen de la siguiente forma:

$$\text{Dir} = \text{segmento} * 16 + \text{desplazamiento}$$

En este caso:

$$D440 * 16 + D400 = D4400 + D400 = E1800$$

En el bus de datos va a estar el contenido de AX, que es 0x8086.

Respuesta Pregunta 4

Convierta -128 y 2^{-17} a punto flotante de media precisión (1 bit de signo, 5 de exponente, 10 de mantisa).

Caso -128:

Signo $s=1$ porque el número es negativo

$128_{10} = 1000\ 0000_2$, por lo tanto, el exponente debe ser 7 y la mantisa será 0

Mantisa $f = 0000000000$

Exponente en desplazamiento ($d = 2^{5-1} - 1 = 15$) $e = 7 + 15 = 10110_2$

De esta forma, el número en punto flotante resultante es

s	e	f
1	10110	0000000000

Caso 2^{-17}

Signo $s=0$ porque el número es positivo.

Exponente = -17, no es representable en desplazamiento con $d = 15$, entonces el número no es representable como un número normalizado, por lo que se deben utilizar números desnormalizados.

La expresión para números desnormalizados es: $(-1)^s * 2^{-14} * 0, f$

$$2^{-17} = 2^{-14} * 0,001$$

Mantisa $f = 00\ 1000\ 0000$

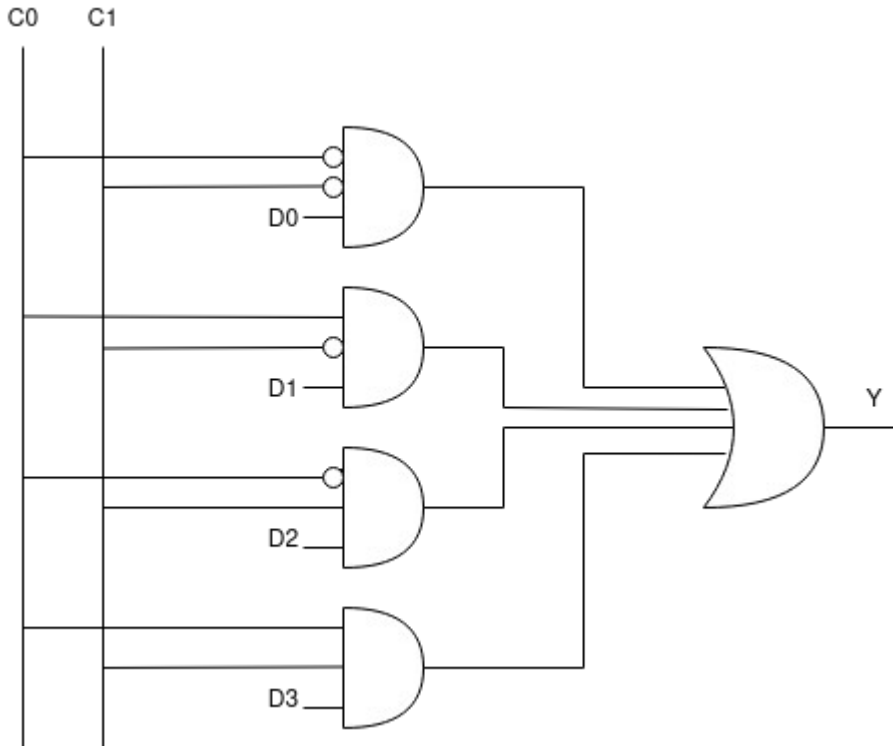
s	e	f
0	00000	0010000000

Respuesta Pregunta 5

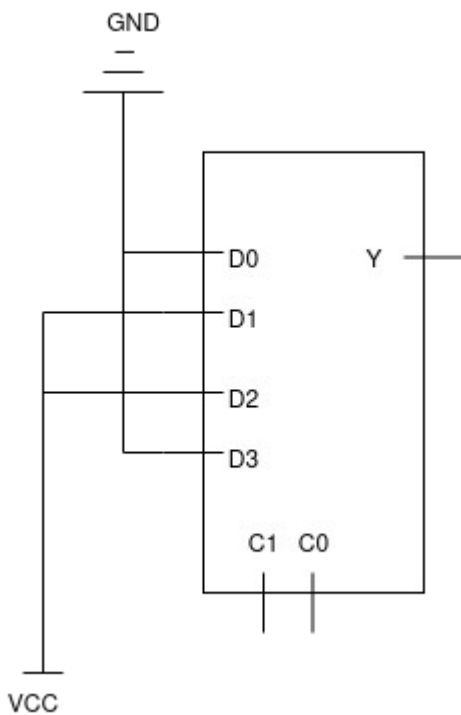
Dibuje el circuito interno de un multiplexor que posee 4 entradas de datos.

Utilice el multiplexor para implementar la función XOR

a)



b)



Siendo C1 y C2 los entradas del XOR, e Y la salida.