
Arquitectura de Computadoras

Parcial 2020 – 12/12/2020

- ◆ *El parcial consta de 5 preguntas que se deben responder por escrito.*
- ◆ *Se deben completar TODAS las hojas con el nombre y el número de cédula.*
- ◆ *Las hojas deben NUMERARSE y debe indicarse claramente el total de hojas utilizadas en la primer hoja (incluya el texto TOTAL DE HOJAS: [hojas utilizadas]).*
- ◆ *Debe indicarse claramente el dato del lugar en el salón en la primer hoja (incluya el texto LUGAR SALÓN: [número]).*
- ◆ *No se puede utilizar material de ningún tipo. Se deben apagar los celulares.*
- ◆ *La duración del parcial es de una hora y media. Se dispone de cartillas Intel 8086.*
- ◆ *Se contestarán preguntas sobre la letra del parcial hasta 20 minutos antes de la hora de finalización.*
- ◆ *En función de la situación sanitaria, solicitamos minimizar lo más posible las preguntas sobre la letra, las que deberán realizarse desde el banco en voz alta una vez que sean autorizados por un docente.*

Pregunta 1

Represente $\frac{1}{3}$ (un tercio) en punto flotante de precisión simple y acote el error en la representación.

Respuesta

$$\frac{1}{3} = 0.010101 \dots = 1.010101 \dots 2^{-2}$$

Por lo que la representación en punto flotante queda de la siguiente manera:

$$S=0$$

$$\text{exp} = 127-2 = 125 = 01111101\text{b}$$

$$m=01010101\dots 10 \text{ (23 dígitos binarios)}$$

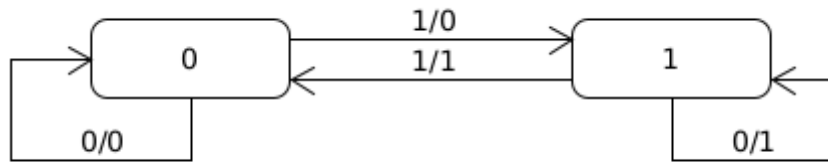
Como se cuentan con 23 bits en la mantisa, el último bit vale 2^{-23} , por tanto los bits a partir del 23avo, son menores a 2^{-23} , pero como además el exponente vale 2^{-2} el error en la representación es menor a 2^{-25} . En este caso la mantisa es periódica y con un patrón regular, por lo que es posible determinar de forma exacta el error en $\frac{1}{3} \cdot 2^{-25}$.

Pregunta 2

Utilizando la metodología del curso, diseñe el circuito para construir un flip-flop de tipo T utilizando un flip-flop de tipo D.

Respuesta

1. Máquina de estados



2. Tabla de transición y salidas

E(n)	Entrada	E(n+1)	Salida
0	0	0	0
0	1	1	0
1	0	1	1
1	1	0	1

3. Tablas de verdad

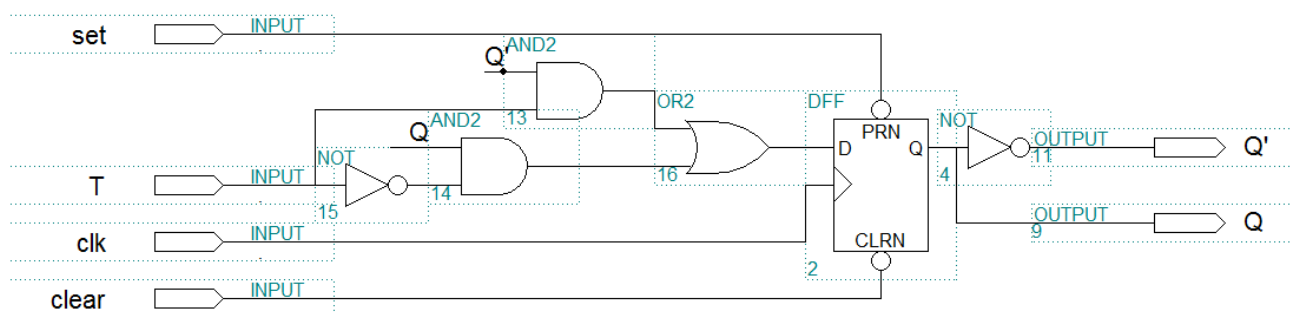
Si usamos flip-flops tipo D y aplicamos su ecuación la tabla de verdad coincide con la tabla anterior (T es la entrada y Q es la salida).

4. Minimización

T\Q	0	1
0	0	1
1	1	0

$$D = TQ' + T'Q$$

5. Circuito



Pregunta 3

Sea una CPU con direcciones de 40 bits, operando con una cache con correspondencia asociativa por conjuntos de 8 vías. Sabiendo que al interpretar la memoria para indexar la cache, la sección de tag ocupa 25 bits y que la cache cuenta con 512 conjuntos, indique la capacidad de la cache y el tamaño de la línea. Justifique su respuesta.

Respuesta

Para indexar la cache, la dirección se interpreta en | tag | conjunto | byte | . Como la cache tiene 512 conjuntos, se requieren 9 bits para el campo 'conjunto'. Luego, como por letra el campo tag ocupa 25 bits, al campo byte le restan 6 bits y por tanto el tamaño de la línea es de 64 bytes.

Como cada conjunto tiene 8 líneas, en total hay $512 * 8 = 4096$ líneas. Como las líneas ocupan 64 (2^6) bytes y en la cache hay 4096 (2^{12}) líneas, la capacidad de la cache es de 256KB (2^{18} bytes)

Pregunta 4

- a) Indique al menos dos formas de determinar, a través del hardware, qué controlador de E/S generó un pedido de atención mediante el mecanismo de interrupción en un sistema con múltiples controladores de E/S.
- b) Explique qué solución se utiliza en la arquitectura x86 y cómo se resuelve el problema en este caso.

Respuestas

- a) Líneas INT/IRQ independientes en la CPU, Mecanismo INT/INTA, Controlador de Interrupciones
- b) x86 utiliza un controlador de interrupciones. Cuando un controlador de E/S solicita una interrupción, el controlador de interrupciones genera el pedido a la CPU a través de la señal INT. La CPU cuando acepta la interrupción activa la señal INTA y el controlador de interrupciones coloca en el bus de datos la identificación asociada a la entrada IRQ por la que llegó el pedido.

Pregunta 5

Indique tres diferencias entre la arquitectura 8086 y la propuesta en el laboratorio del curso 2020.

Respuesta

La arquitectura 8086 tiene, al menos, las siguientes diferencias respecto a la propuesta para el Laboratorio 2020:

- Mayor cantidad de instrucciones
- Diferente formato de instrucciones
- Registros con personalidad
- Más modos de direccionamiento
- Espacio de E/S aislado
- Interrupciones (vector, salva banderas)