

Respuesta Pregunta 1

- a) Enumere tres sistemas de representación de datos numéricos y explique sus propiedades y características.

a.1) Representación Binaria: se utiliza para representar números naturales (enteros positivos y el 0). El código binario coincide con la expresión del número en base 2 limitada a los "n" bits del largo del código binario. Rango: $-2^n \leq N \leq 2^n$. Conserva el orden y las operaciones, el 0 tiene una única representación.

a.2) Valor y Signo: se utiliza para representar números enteros. El código binario se forma con el bit más significativo representando el signo (0 es positivo) y en el resto de los n-1 bits menos significativos se coloca el valor absoluto del número. Rango: $-2^{n-1} \leq N \leq 2^{n-1}$. No conserva el orden ni las operaciones, el 0 tiene dos representaciones.

a.3) Complemento a 2: se utiliza para representar números enteros. El código binario se forma con la expresión en base 2 si el número es positivo o 0 y con el complemento a 2 (que se logra haciendo el complemento de cada bit y luego sumando 1) de la expresión en base 2 del valor absoluto si el número es negativo. Rango: $-2^{n-1} \leq N \leq 2^{n-1}-1$. No conserva el orden. Conserva las operaciones. El 0 tiene una sola representación.

- b) Dados los siguientes números representados en punto flotante IEEE precisión sencilla, realice la suma dando su resultado en formato punto flotante.

0	1 0 0 0 0 0 1 0	0 1 0 1 0 0 0 0 1 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0
1	1 0 0 0 0 0 1 1	0 0 0 1 0 1 0 1 0 1 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0

El segundo número es negativo y tiene un valor absoluto mayor, por lo que la suma de ambos dará negativa. Teniendo en cuenta esto hallaremos la mantisa del resultado restando la menor (la del primer número, ajustada para que los exponentes coincidan) de la mayor (la del segundo).

1	0 0 0 1 0 1 0 1 0 1 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0
0	1 0 1 0 1 0 0 0 0 1 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0
0	0 1 1 0 1 1 0 1 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0

El resultado debe ser normalizado, corriendo dos lugares (y ajustando el exponente adecuadamente).

1	1 0 0 0 0 0 0 1	1 0 1 1 0 1 0
---	-----------------	---

Respuesta Pregunta 2

Describe el método de Karnaugh y ejemplifique minimizando la función mayoría de tres variables.

El método de Karnaugh es un método gráfico de simplificación en dos niveles de la expresión algebraica de una función booleana, mediante la aplicación sistemática de la propiedad algebraica $f g + f 'g = g$.

El método parte de la tabla de verdad y consiste en construir un diagrama de forma matricial, donde cada elemento de la matriz corresponde a un producto canónico de las variables de la función. Las variables se distribuyen equilibradamente entre columnas y filas, y las columnas y filas se ordenan de modo que entre dos casilleros adyacentes solo cambie una de las variables en juego. El diagrama se considera circular (los bordes son lógicamente adyacentes). Una vez ubicados en el diagrama todos los "1" de la función (se coloca "1" en cada casillero que corresponda a una combinación de variables para el que la función vale 1), se procede a agrupar los 1s en grupos tales que formen un rectángulo que cubra solo casilleros con 1s y que tengan un número de elementos potencia de 2. Estos rectángulos deben elegirse del mayor tamaño posible y se debe cubrir todos los 1s con la menor cantidad de ellos. Luego a cada rectángulo le corresponde un término de la expresión simplificada formado por el AND de las variables que cambian en el rectángulo (directas si las variables valen 1 y negadas si valen 0 en el casillero). Finalmente la expresión simplificada se obtiene por el OR de todos los ANDs.

Veamos la aplicación para el caso de la función mayoría de 3 variables:

a	b	c	M
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	1
1	0	0	0
1	0	1	1
1	1	0	1
1	1	1	1

El diagrama de Karnaugh queda para este caso:

	00	01	11	10
0			1	
1		1	1	1

La expresión mínima en dos niveles es:

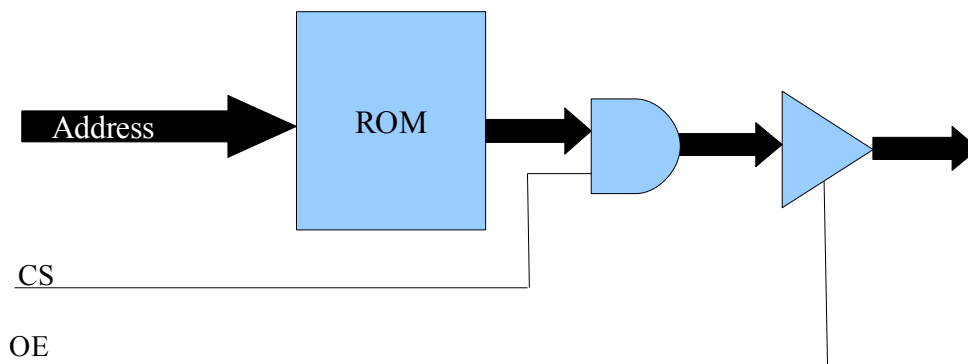
$$M = a.b + a.c + b.c$$

Respuestas Pregunta 3

a) ¿Porqué las ROM tienen una entrada OE y CS? Justifique.

Las ROMs poseen dichas entradas para simplificar los circuitos que permiten construir ROMs de tamaño/organización distintas a partir de otras ROMs. En particular la entrada de CS ahorra las compuertas AND en las salidas y con el OE se implementan OR “cableados”, lo que permite ahorrar los circuitos tipo “multiplexor” que serían requeridos para combinar ROMs si no existieran estas entradas.

b) Dada una ROM sin OE y CS, implemente dichas entradas (dibuje circuito).



Respuesta Pregunta 4

Describe el funcionamiento de una memoria cache asociativa de dos vías (*two-way associative*).
¿Que ventaja ofrece respecto a una de correspondencia directa?

Una memoria caché de 2 vías asociativas se puede visualizar como dos memorias caché de mapeo directo asociadas entre sí. En esta arquitectura la función de correspondencia le asigna a cada bloque de memoria un “conjunto” que posee dos líneas (2 vías). El bloque de memoria puede estar en cualquiera de las dos líneas correspondientes al conjunto. La ventaja respecto a correspondencia directa es justamente que cada bloque (todos los bloques vinculados con el mismo “conjunto”) tiene dos lugares posibles dentro de la caché, lo que permite evitar la necesidad de reemplazar continuamente el contenido de la caché en caso de accesos sucesivos a bloques distintos pero vinculados con el mismo lugar de la caché.

Respuesta Pregunta 5

a) ¿Que sucede en el procesador Intel 8086 al detectarse una interrupción?

Al producirse un pedido de interrupción se desencadenan los siguientes pasos:

- Se completa la instrucción en curso (esto es porque la existencia de pedidos de interrupción se verifica al final del ciclo de instrucción).
- En caso que las interrupciones no estén enmascaradas se procede a aceptar el pedido.
- En ese caso la CPU activa su salida INTA la que indica al controlador de E/S (ó al controlador de interrupciones) que debe poner su identificador en el bus de datos para que sea leído por la CPU).
- Con el identificador como índice se accede a la tabla en memoria denominado “vector de interrupciones” donde se encuentra la dirección (en formato CS:IP) de la rutina de servicio de la interrupción.
- Se salva en el stack el contenido de los registros CS (Code Segment) e IP (Instruction Pointer) y el registro de FLAGS.
- Se enmascaran las interrupciones (se pone el bit EI del registro de FLAGS a 0).
- Se salta a la dirección leída del vector de interrupciones.

b) Explique la diferencia entre los procedimientos far y near para esta arquitectura.

Un procedimiento far es aquel que para ser ejecutado es necesario cambiar el segmento de código (valor del registro CS). Por el contrario un procedimiento near se puede ejecutar sin necesidad de hacerlo.

Si un procedimiento está definido como “far” las invocaciones a él (mediante la instrucción CALL) provoca que se salve al stack la dirección de retorno completa (CS:IP) y se deba especificar en el CALL también una dirección completa (segmento y offset) como destino del llamado.