

CI Diferenciales

3/6/2021

- 1) Característica estética (niveles lógicos y morfemes de ruido)
- 2) Característica "dinámica" o tiempos de perfección. $t_{PZ} \propto C_u, \propto \frac{1}{\beta}, \propto \frac{1}{\sqrt{D}}$
- 3) Consumo

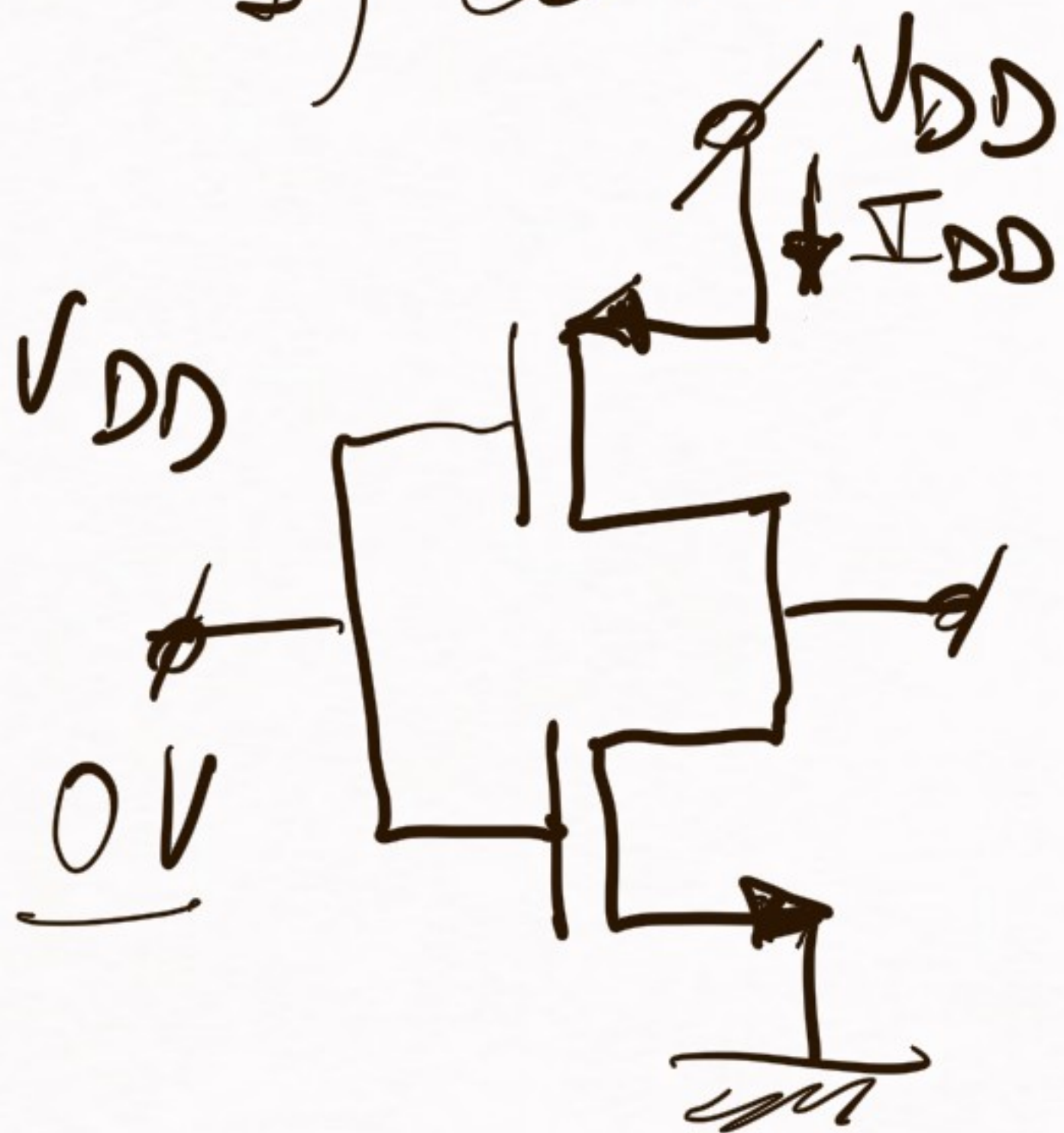
Consumo de energía

Existen 3 consumos:

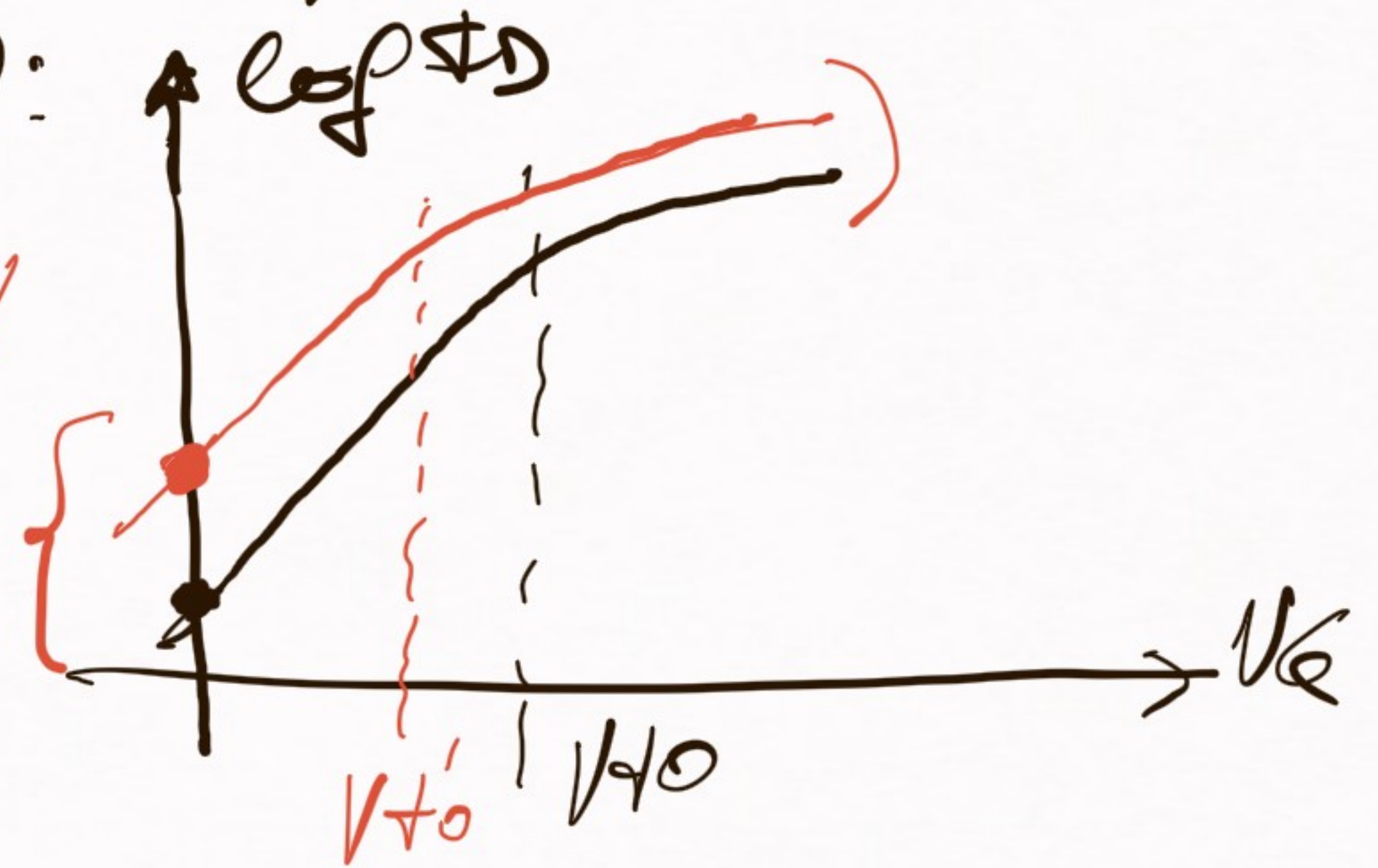
- 1) Consumo estático
- 2) Consumo dinámico (debido a C_L)
- 3) Consumo por camino directo $V_{DD} - V_{SS}$ (debido a la conmutación)

1) Consumo estático: idealmente nulo.
En realidad no por corticente

subumbital: I_{off}^{STD}



$V_{DD} \uparrow \Rightarrow$
fue necesario V_{th}
 $\Rightarrow I_{subumbital} \uparrow \uparrow$



⇒ Consumo estático es más importante
en tecnologías avanzadas.

ej: procesador i7, tecnología de 45nm
(desktop), 2.93 GHz, 31 π transistores

$V_{DD} = 1.2 V \Rightarrow P_{DD} = 130 W$ → Resistencia:

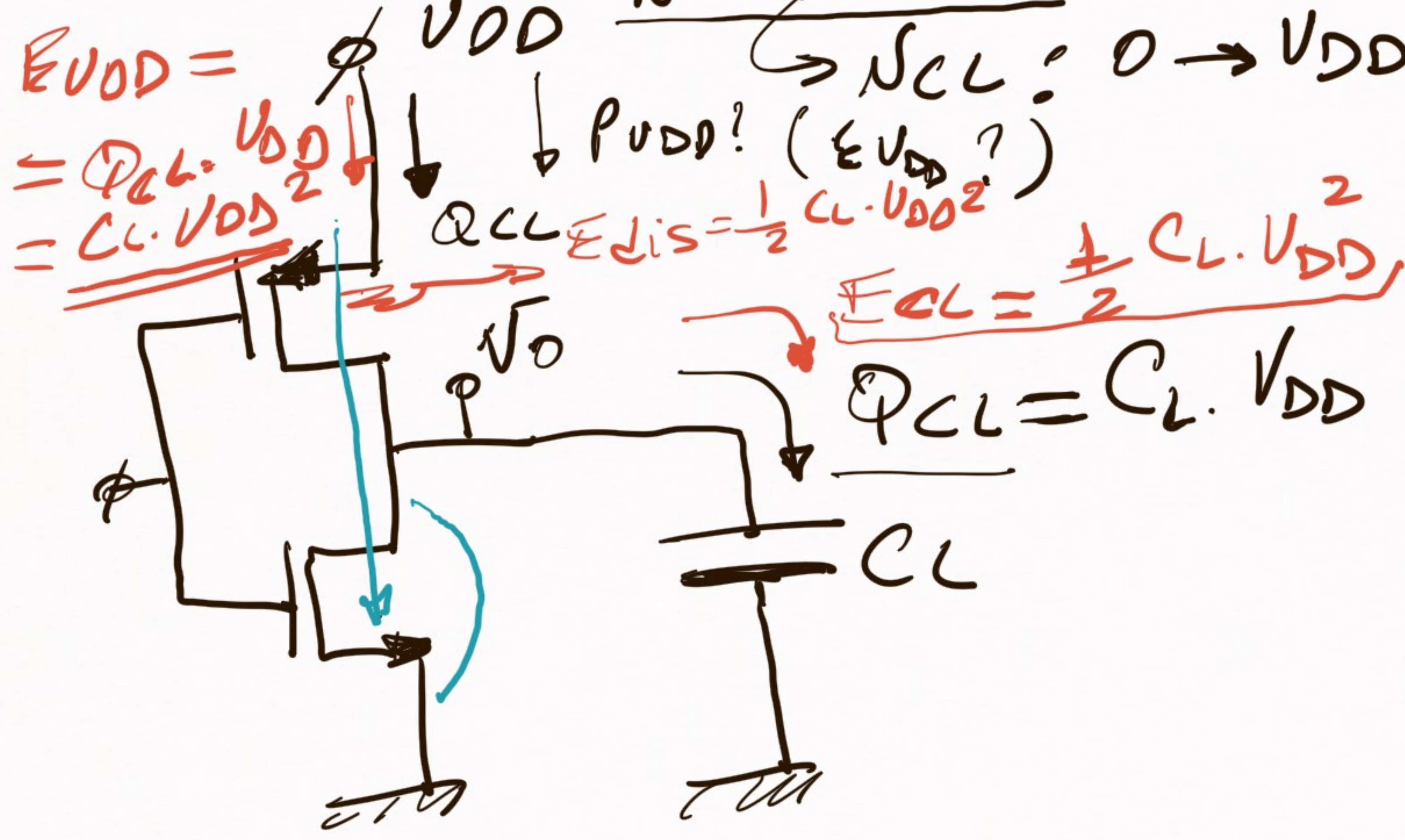
⇒ $I_{DD} \approx 110 A !!$

LOW
(Resistencia
30 8A)

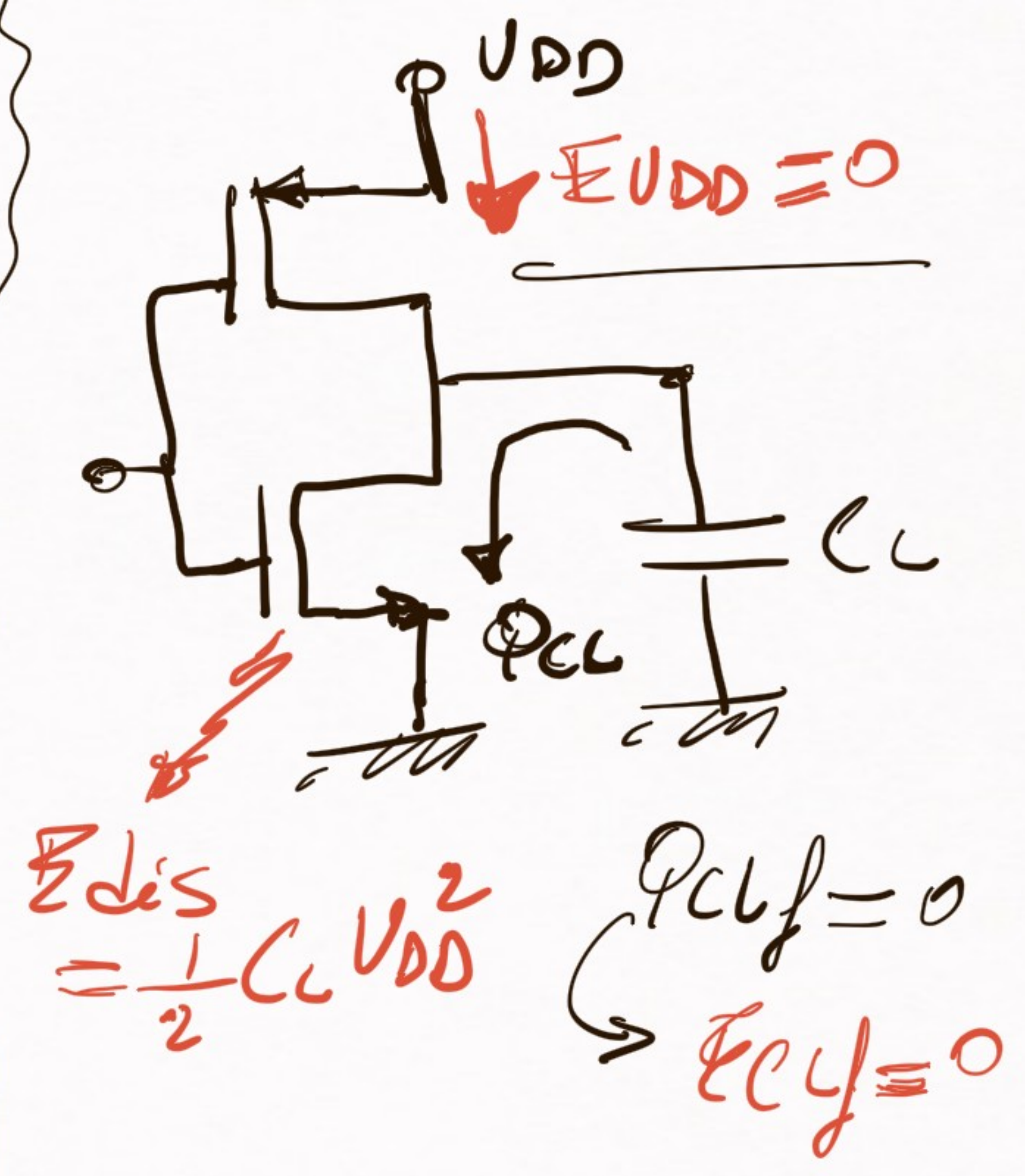
2) Consumo dinámico (asociado a C_L)

$E_{VDD} =$
 $= Q_{CL} \cdot V_{DD}$
 $= C_L \cdot V_{DD}$

No: $0 \rightarrow 1$
 $N_{CL}: 0 \rightarrow V_{DD}$



No: $1 \rightarrow 0$



En un ciclo de periodo T , frecuencia $f = \frac{1}{T}$
 en el que carga y descarga el nodo (C_L)
 $\Rightarrow E_{VDD} = C_L \cdot V_{DD}^2$, $P = \frac{E_{VDD}}{T} = f \cdot C_L \cdot V_{DD}^2$
 cons. dinámico

$$P_{\text{din}_{CL}} = f \cdot C_L \cdot V_{DD}^2$$

$$P_{\text{din}_{CL}} \propto f \xrightarrow{\text{prop. a.}}$$

$$\propto C_L$$

$$\propto V_{DD}^2$$

$V_{DD} \downarrow \Rightarrow P_{\text{din}_{CL}} \downarrow \downarrow$

Però si $V_{DD} \downarrow \Rightarrow$

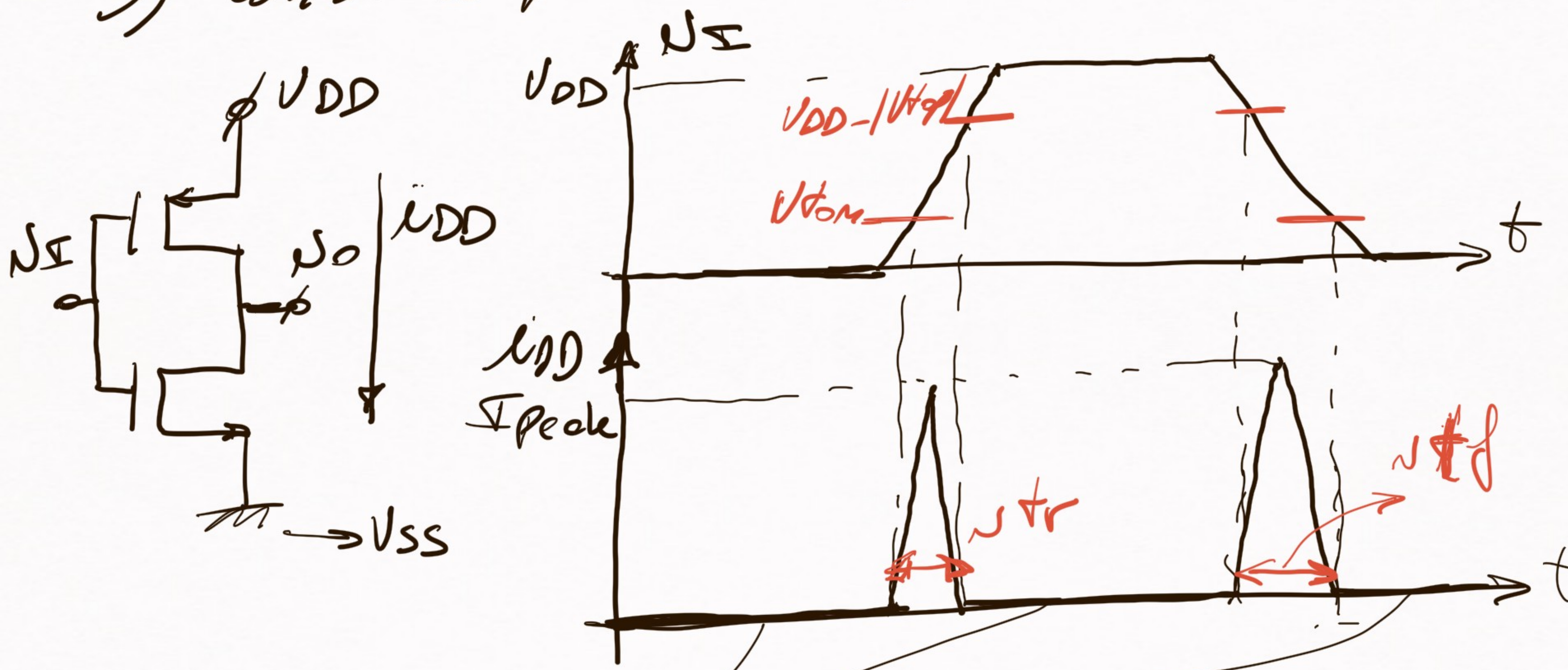
$t_{PHL} \uparrow$

$\Rightarrow \Rightarrow$ DVFS: "Dynamic Voltage - Frequency Scaling"

$$P = \alpha \cdot f \cdot C_L \cdot V_{DD}^2$$

factor de activació

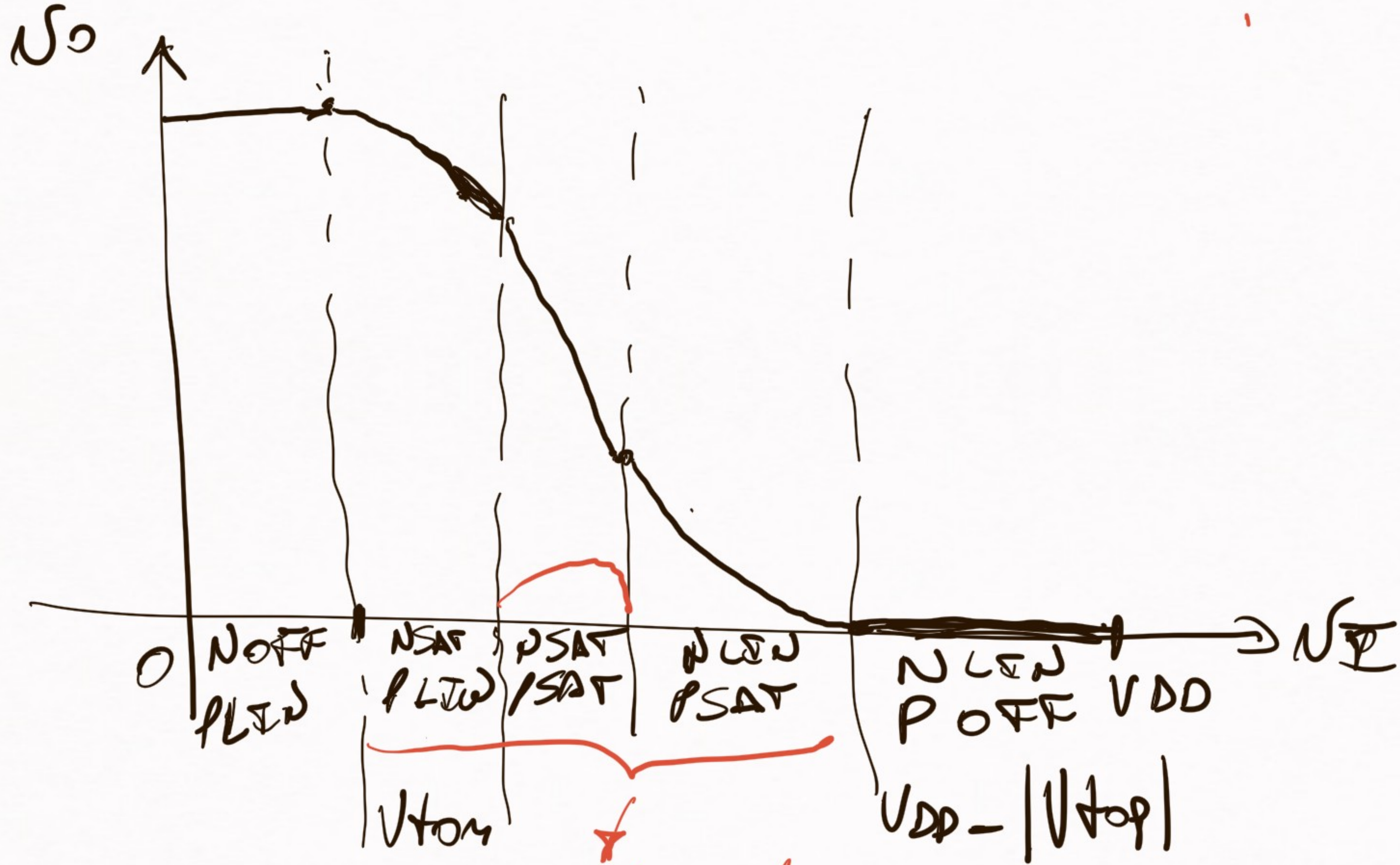
3) Consumo por camino directo $V_{DD} - V_{SS}$



Comienza
 sob umbra

$$E_{V_{DD}} \text{ circuito} = V_{DD} \cdot \frac{I_{peak} \cdot t_r}{2} + V_{DD} \cdot \frac{I_{peak} \cdot t_f}{2} = V_{DD} \cdot I_{peak} \cdot \frac{(t_r + t_f)}{2}$$

Caract. estatística



ambos transistores
 conduzem simultaneamente

⊛ En diseños usuales ("bien hechos")

$$\Rightarrow E_{VDD} \approx 20\% E_{din}$$

// C. directo

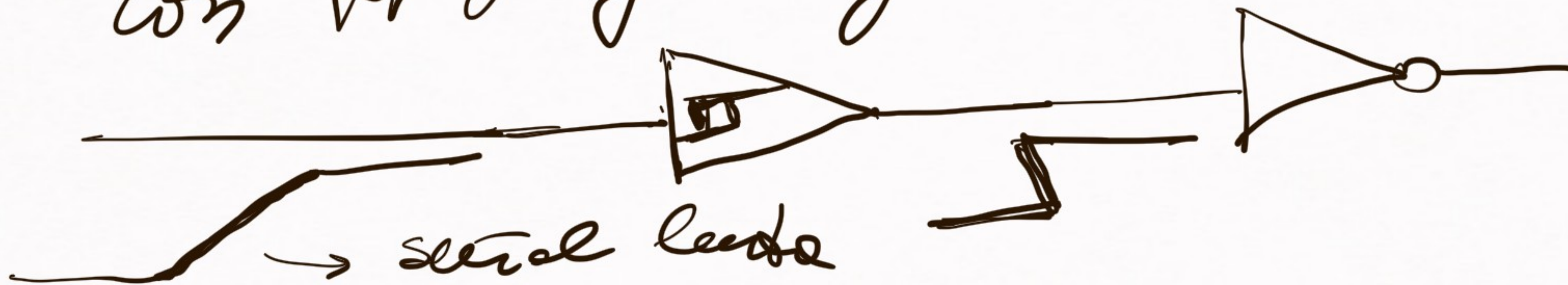
E_{din} C. directo

$$(E_{din_{CL}} + E_{din_{C. directo}})$$

Precauciones:

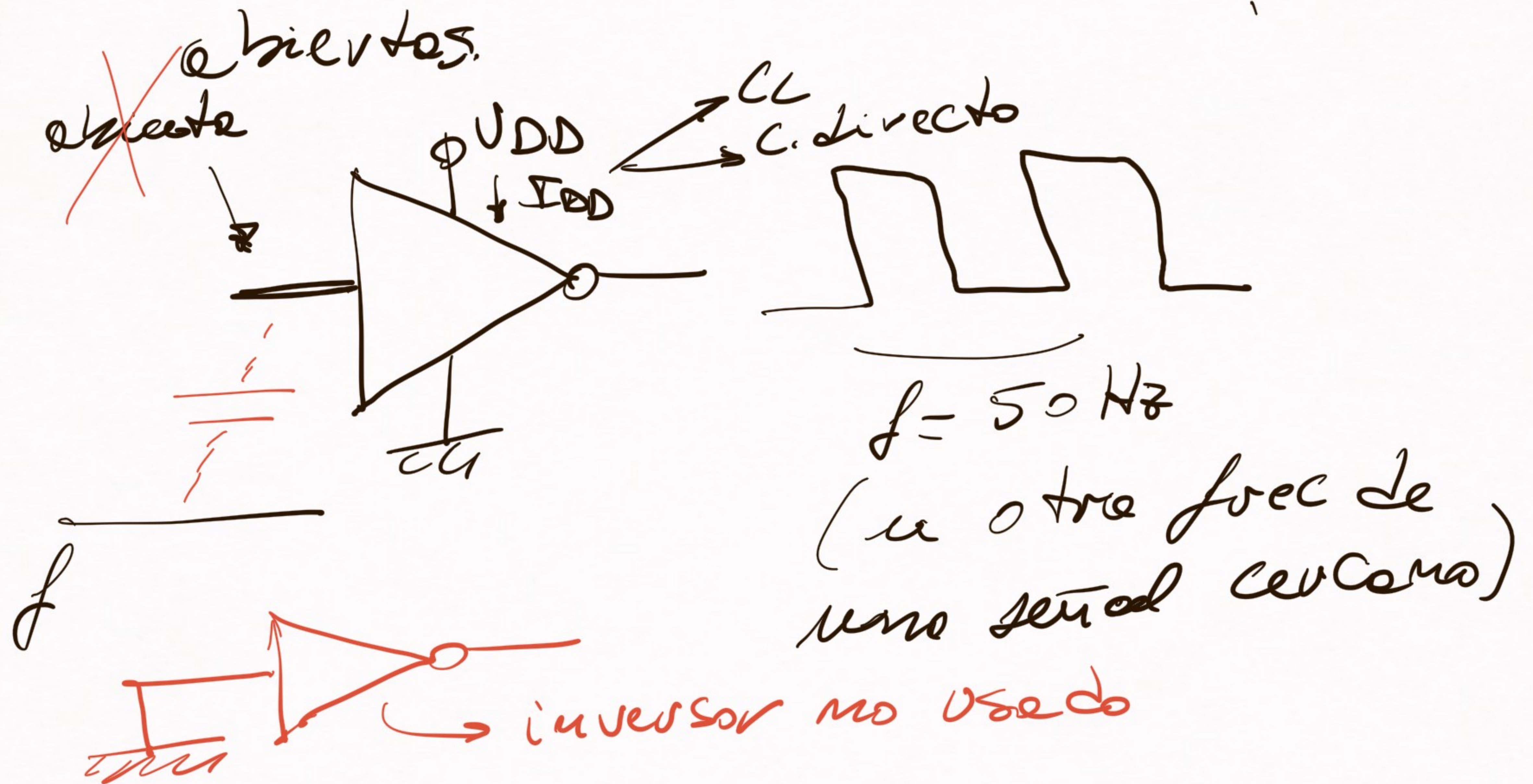
$$1) E_{VDD_{C. directo}} \propto \frac{(t_r + t_f)}{2}$$

→ cuidado con señales (de su traza)
con t_r o t_f muy lentos

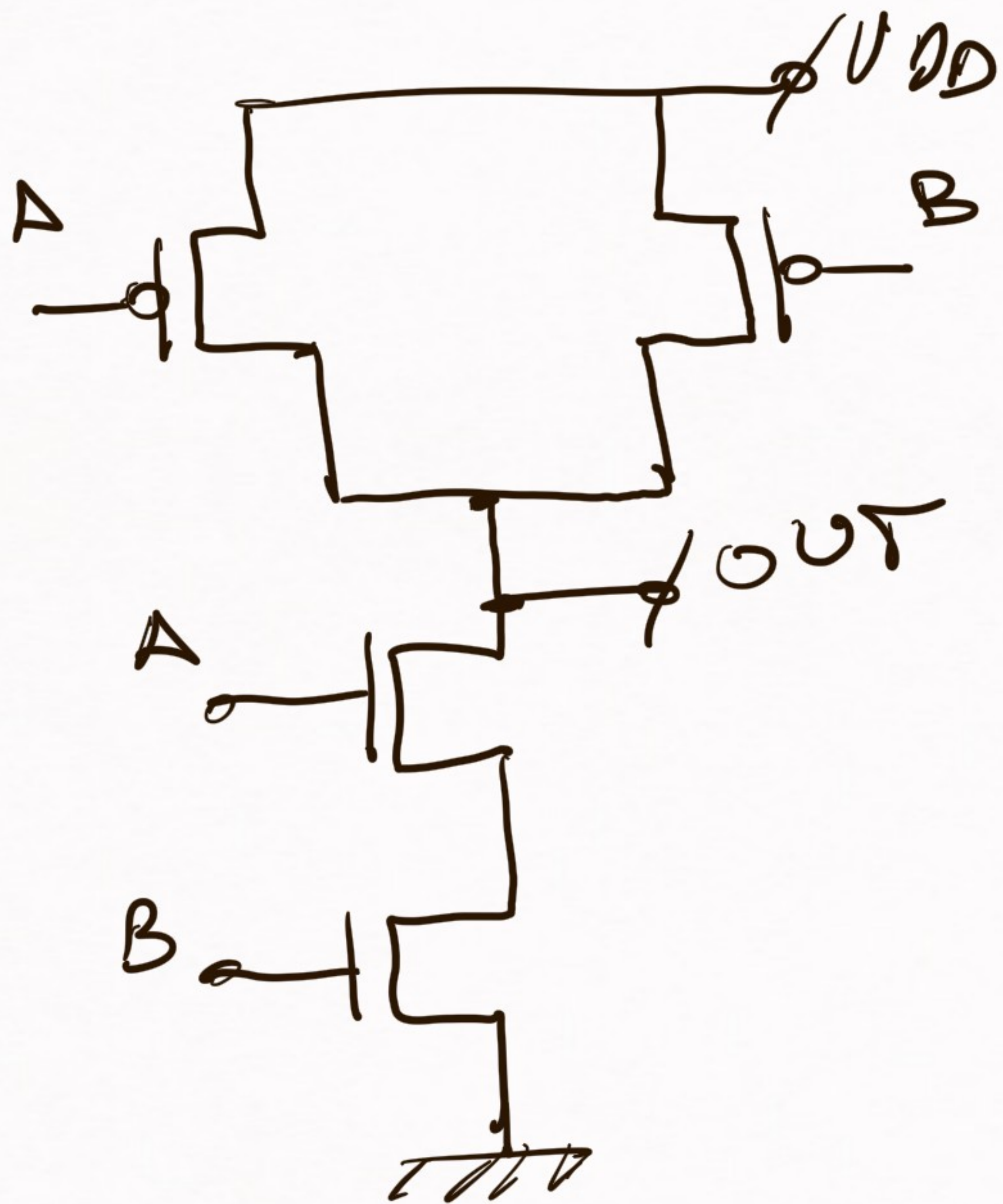


2) Trabajo para $E_{directa}$ y E_{in} c. directo;

→ Unidad no tener entradas



Ex:

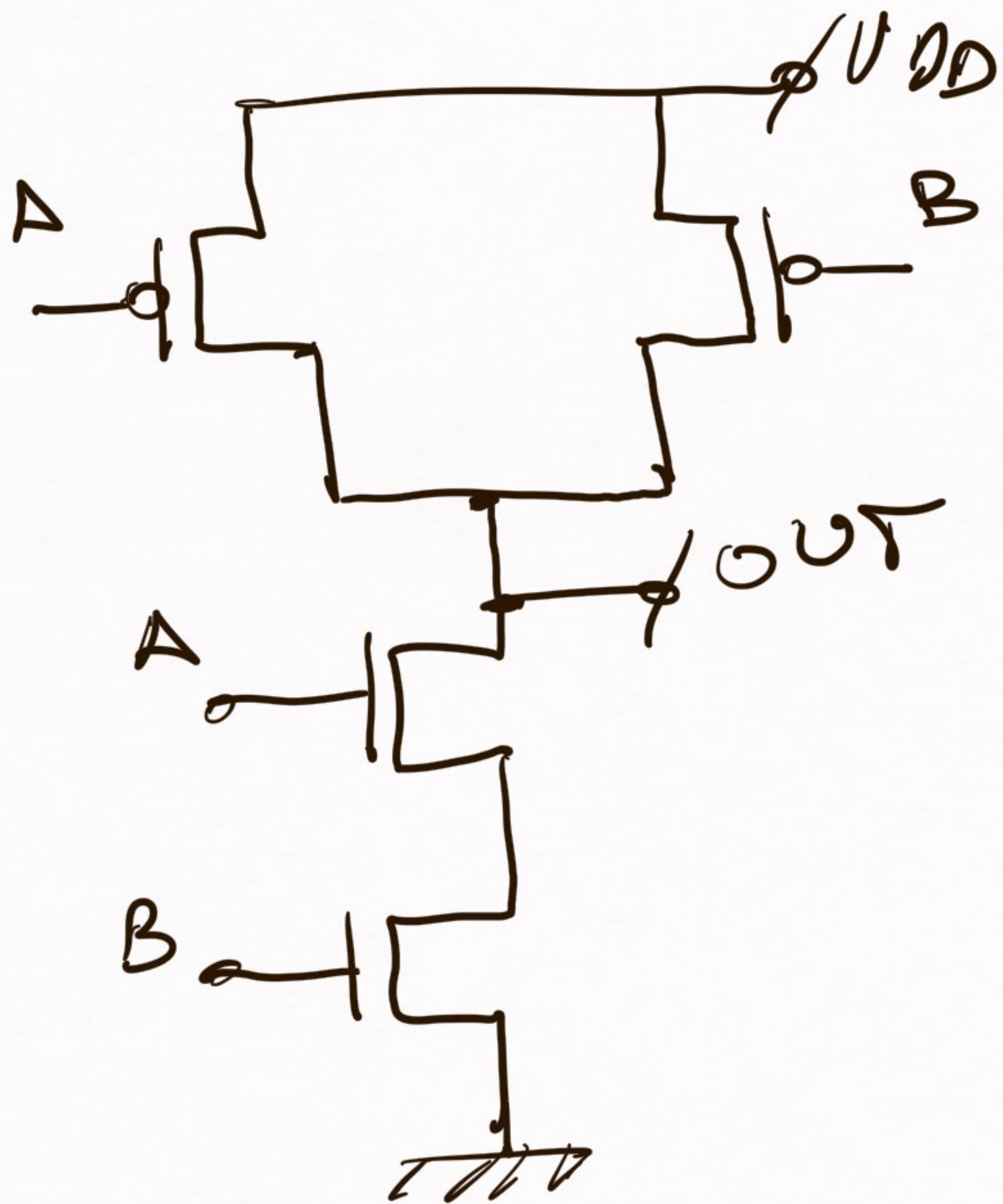


$$\frac{\cancel{A \cdot B}}{\cancel{A \oplus B}} \quad ?$$
$$\frac{\quad}{A \cdot B}$$

$$OUT = 0 \iff A = B = 1$$

$$\implies OUT = \overline{A \cdot B}$$
$$\implies \underline{\underline{NAND}}$$

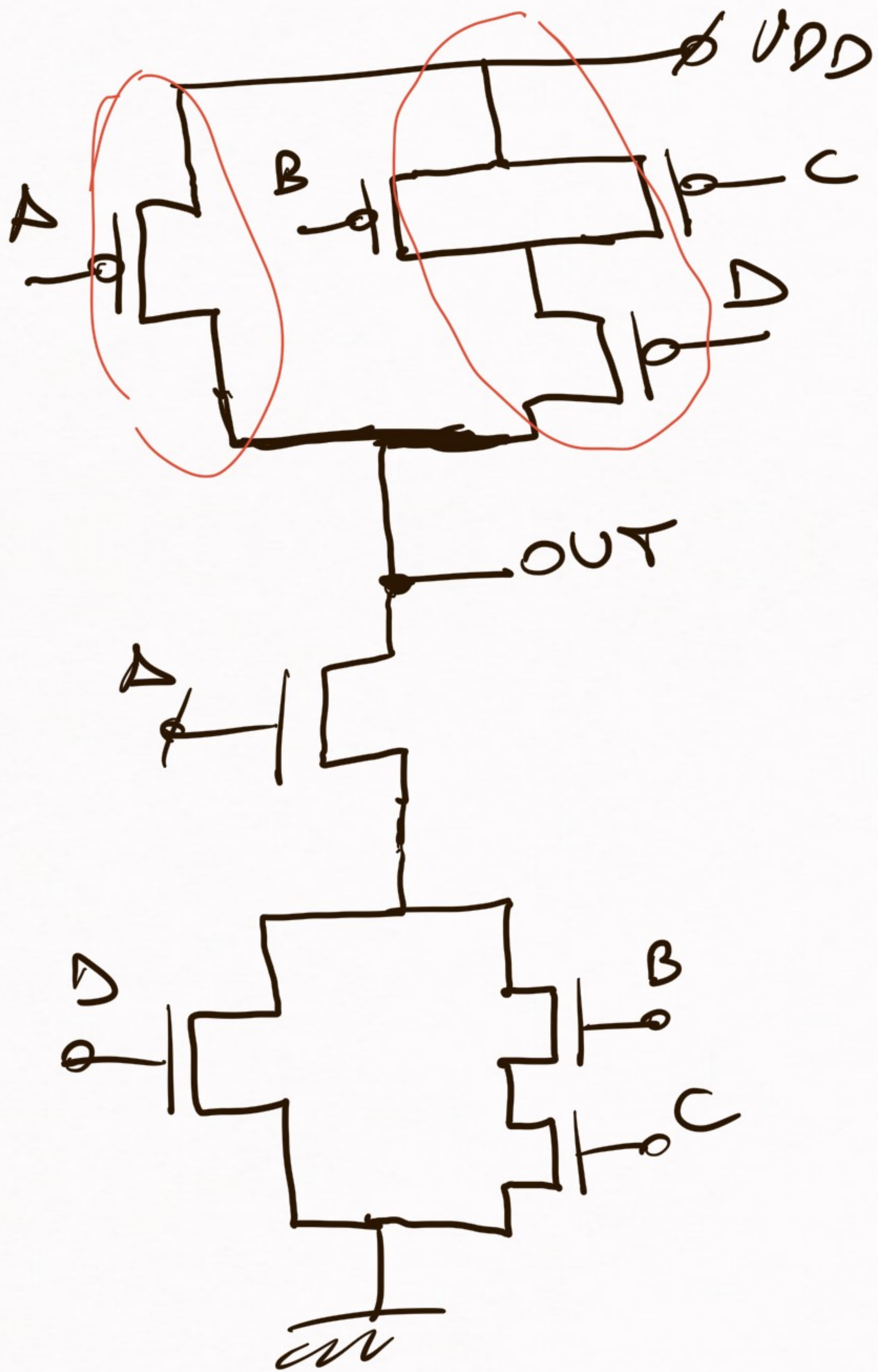
Ex:



$$\frac{\cancel{A \cdot B}}{\cancel{A \oplus B}} \quad ?$$
$$\frac{\quad}{A \cdot B}$$

$$OUT = 0 \iff A = B = 1$$

$$\implies OUT = \overline{A \cdot B}$$
$$\implies \underline{\underline{NAND}}$$



$$OUT = \overline{A} + \overline{D} \cdot (\overline{B} + \overline{C})$$