

# Electrónica Fundamental

## Práctico 2

### Amplificadores operacionales 2

Los ejercicios marcados con ★ son opcionales. Además cada ejercicio puede tener un número, que indica el número de ejercicio del libro del curso (*Microelectronic Circuits, 7th. edition. Sedra/Smith.*) o una fecha, que indica en que prueba se planteó el ejercicio.

**Objetivo:** El objetivo general del presente práctico es continuar analizando los efectos de las no-idealidades del amplificador operacional (slew-rate, tensión de offset y corrientes de polarización, rango de entrada en modo común y excursión de salida), estudiar algunas de sus aplicaciones típicas (filtros, generadores de onda, etc.) y los métodos de análisis de estos circuitos.

#### Ejercicio 1.

Este ejercicio tiene como objetivo analizar como interactúan el ancho de banda finito ( $f_T$ ) y el slew-rate (SR) en el comportamiento de un amplificador operacional. Un amplificador operacional, que tiene un  $SR = 1V/\mu s$  y un  $f_T = 1MHz$ , se conecta en la configuración de seguidor de ganancia unitaria.

- Encuentre el máximo voltaje posible de escalón a la entrada para que la salida no se vea limitada por el SR.
- Para el voltaje calculado en la parte (a) ¿Cuál es el tiempo de elevación de 10 % a 90 % de la onda de salida?
- Si se aplica un escalón de entrada que es 10 veces mayor al calculado en la parte (a) ¿Cuál es en este caso el tiempo de elevación de 10 % a 90 % de la onda de salida?

#### Ejercicio 2. (2.127)

Para diseñar con amplificadores operacionales, se debe chequear las limitaciones sobre los rangos de operación de voltaje y frecuencia en el amplificador de lazo cerrado, impuestas por el ancho de banda finito ( $f_T$ ), slew-rate (SR) y saturación de la salida ( $V_{OMAX}$ ). Este ejercicio ilustra este hecho considerando la utilización de un amplificador operacional con  $f_T = 2MHz$ ,  $SR = 1V/\mu s$  y  $V_{OMAX} = 10V$  en el diseño de un amplificador no inversor con una ganancia nominal de 10. Asumiendo una entrada sinusoidal con amplitud de pico  $V_i$ :

- Si  $V_i = 0.5V$ , ¿cuál es la máxima frecuencia antes que la salida distorsione?
- Si  $f = 20kHz$ , ¿cuál es el máximo valor de  $V_i$  antes de que la salida distorsione?
- Si  $V_i = 50mV$ , ¿cuál es la máxima frecuencia de operación aceptable?
- Si  $f = 5kHz$ , ¿cuál es el máximo voltaje de entrada válido?

### Ejercicio 3.

Este ejercicio busca mostrar el origen de la tensión de offset en un amplificador operacional mediante un modelo simplificado. En el circuito que se muestra en la Figura 3, debido a imperfecciones en el proceso de fabricación el valor de  $G_m$  asociado a  $V_1$  es levemente diferente del asociado a  $V_2$ .

- (a) Si el  $G_m$  asociado a  $V_1$  es 10% mayor que el asociado a  $V_2$  y la ganancia desde la entrada  $V_2$  a la salida (para  $V_1 = 0$ ) es  $1000V/V$ , ¿qué salida se obtendrá con las entradas  $V_1 = V_2 = 100mV$ ?
- (b) Si bien este modelo da una idea del origen del offset no se corresponde exactamente con el circuito interno del operacional y por ello tiene varios defectos. A continuación se presentan algunos de ellos:
  - i. ¿Cuánto vale  $V_3$  si  $V_1 = V_2 = 0$ ? ¿En qué se diferencia esto con un operacional real?
  - ii. Contrariamente a lo que sucede en realidad, en este modelo la tensión de offset cambia según a que terminal se conecte. Si  $V_1 = V_2 = 100mV$ , determine cuánto vale la tensión de offset, en este modelo, si la misma se conecta en serie con  $V_1$  o en serie con  $V_2$ .

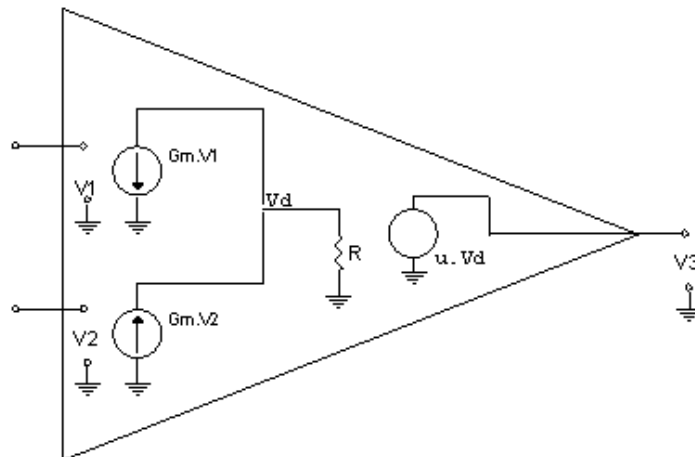


Figura 3

### Ejercicio 4. (2.101)

Considere el amplificador de diferencia de la Figura 4.1 con  $R1 = R3 = 10k\Omega$  y  $R2 = R4 = 1M\Omega$ . La Figura 4.2 presenta algunos valores de la hoja de datos del amplificador operacional utilizado. Obtenga de la misma los valores necesarios y calcule el peor caso de voltaje DC de offset en la salida.

### Ejercicio 5. ★

Considere un amplificador no inversor con ganancia  $10V/V$  usando  $100k\Omega$  como resistencia de realimentación, en cuya entrada se conecta una fuente  $V_{IN}$  con

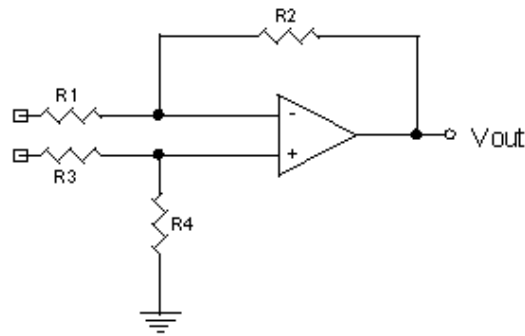


Figura 4.1

**ELECTRICAL CHARACTERISTICS** ( $V_{CC} = +15\text{ V}$ ,  $V_{EE} = -15\text{ V}$ ,  $T_A = 25^\circ\text{C}$ , unless otherwise noted.)

Characteristic	Symbol	Min	Typ	Max	Unit
Input Offset Voltage ( $R_S \leq 10\text{ k}$ )	$V_{IO}$	–	2.0	6.0	mV
Input Offset Current	$I_{IO}$	–	20	200	nA
Input Bias Current	$I_{IB}$	–	80	500	nA
Input Resistance	$r_i$	0.3	2.0	–	M $\Omega$
Input Capacitance	$C_i$	–	1.4	–	pF
Offset Voltage Adjustment Range	$V_{IOR}$	–	$\pm 15$	–	mV
Common Mode Input Voltage Range	$V_{ICR}$	$\pm 12$	$\pm 13$	–	V

Figura 4.2

resistencia de salida  $R_S$  de  $5\text{ k}\Omega$ . Para todo el ejercicio asumir que en este modelo de amplificador las corrientes de bias son entrantes al mismo.

- Para un voltaje de offset de  $0\text{ mV}$ , una corriente de bias de  $1\mu\text{ A}$  y una corriente de offset de  $0.1\mu\text{ A}$ , ¿qué rango de tensiones de offset a la salida esperaría?.
- Indicar donde agregaría y que valor tendría una resistencia adicional para compensar la corriente de bias. ¿Cuál sería el rango de posibles salidas ahora?.
- Una diseñadora desea utilizar este circuito con una fuente de  $R_S = 15\text{ k}\Omega$ . Para compensar la corriente de bias en este caso, ¿cómo modificaría el amplificador?.

### Ejercicio 6. (2.102)

El circuito de la Figura 6 utiliza en la realimentación una técnica para simular una resistencia de valor más alto. Se analiza el efecto de la tensión de offset en este circuito y cómo se puede modificarlo utilizando condensadores de desacople, que a partir de cierta frecuencia (baja) no alteran el comportamiento del circuito. Si el amplificador operacional tiene  $\pm 5\text{ mV}$  de offset y se pueden despreciar los efectos de la corriente de bias.

- ¿Cuál es el voltaje de offset en la salida?.

- (b) Repita el cálculo de la parte (a) considerando que la entrada está acoplada mediante un condensador  $C$ .
- (c) Repita el cálculo de la parte (a) si ahora la resistencia de  $1k\Omega$  está acoplada capacitivamente a tierra.

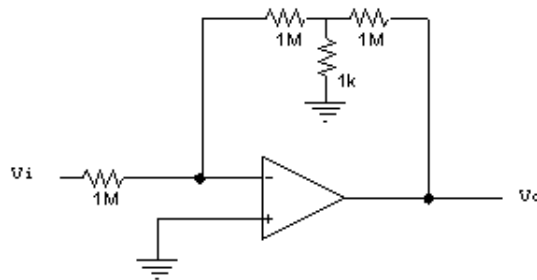


Figura 6

**Ejercicio 7. (2.86)**

En la Figura 7 se muestra un filtro pasa-bajo activo de primer orden.

- (a) Hallar la función de transferencia y mostrar que la ganancia DC es  $-R_2/R_1$  y la frecuencia cuando cae  $3dB$  es  $1/CR_2$ . Observe que el circuito es un integrador en cierto rango de frecuencias.
- (b) Diseñar el circuito para obtener una resistencia de entrada en continua de  $1k\Omega$ , una ganancia en continua de  $20dB$  y la caída de  $3dB$  a  $4kHz$ .
- (c) ¿A qué frecuencia la magnitud de la función de transferencia se reduce a la unidad?
- (d) Comparar los resultados de (b) y (c) con los obtenidos con una simulación en SPICE.
- (e) Calcule el voltaje de offset a la salida, en el peor caso, debido a las corrientes de polarización y voltaje de offset del amplificador.

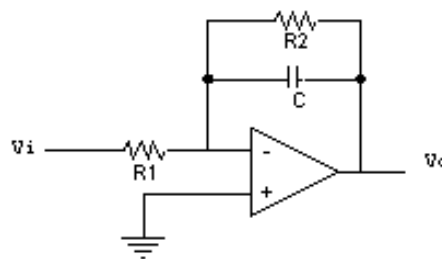


Figura 7

### Ejercicio 8. (2.93)

En la Figura 8 se muestra un filtro activo pasa-banda.

- (a) Hallar la función de transferencia del circuito de la figura (amplificador operacional ideal) y mostrar que se puede escribir de la siguiente forma

$$\frac{V_o}{V_i} = -\frac{R_2/R_1}{(1 + \Omega_1/j\omega)(1 + j\omega/\omega_2)}$$

donde  $\omega_1 = 1/C_1R_1$  y  $\omega_2 = 1/C_2R_2$ .

- (b) Asumiendo que  $\omega_1 \ll \omega_2$ , hallar expresiones aproximadas de la función de transferencia en las siguientes situaciones:
- $\omega \ll \omega_1$
  - $\omega_1 \ll \omega \ll \omega_2$
  - $\omega_2 \ll \omega$

Usar estas aproximaciones para dibujar un diagrama de Bode. Observar que el circuito se comporta como un amplificador cuya ganancia se transforma a frecuencias bajas en un filtro pasa-alto de primer orden y a altas frecuencias en un filtro pasa-bajo de primer orden.

- (c) Diseñar el circuito para que provea una ganancia de 40dB en el rango de “frecuencias medias”, una caída de 3dB a baja frecuencia en 100Hz, una caída de 3dB a alta frecuencia en 10kHz y una resistencia de entrada (para  $\omega \gg \omega_1$ ) de 10kΩ.

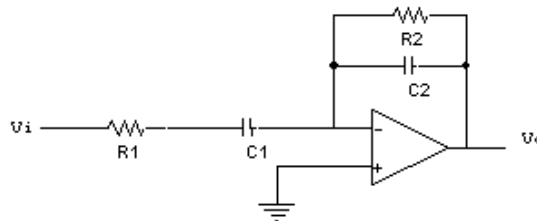


Figura 8

### Ejercicio 9. (Examen de Electrónica 1 Agosto 1999)

- (a) En el circuito de la Figura 9.1 el amplificador operacional tiene producto de ganancia por ancho de banda  $f_T$ , la ganancia en continua  $A_0$  se podrá suponer arbitrariamente grande. Calcular  $R_1$ ,  $C$ ,  $R_2$  y  $f_T$  para que el circuito de la Figura 9.1 implemente la respuesta en frecuencia mostrada en la Figura 9.2 y la impedancia de entrada del circuito a 1kHz sea mayor que 20kΩ. Considerar el modelo de un solo polo para el amplificador operacional.
- (b) El amplificador operacional tiene corriente de polarización  $I_b = 50nA$ , corriente de offset  $I_{offset} = 0.5nA$  y tensión de offset  $V_{offset} = 6mV$ . Calcular el voltaje de offset a la salida, en el peor caso, debido a las corrientes de polarización y el voltaje de offset del amplificador.

- (c) ¿Cómo se podría modificar el circuito de la Figura 9.1, sin alterar sus otras características, para reducir la tensión de offset a la salida? ¿Cuál es el nuevo valor con la solución propuesta?

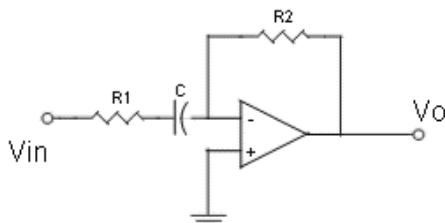


Figura 9.1

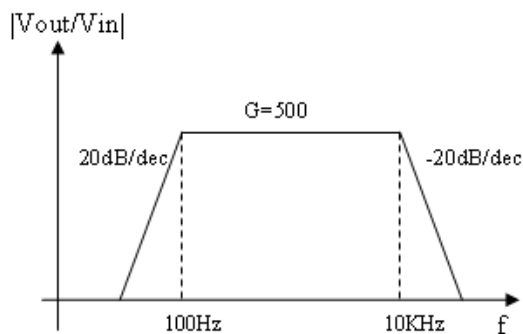


Figura 9.2

**Ejercicio 10.** (Primer parcial de Electrónica 1 Mayo 2015)

En el circuito de la Figura 10.1 la señal de entrada es  $V_i = V_P \cdot \sin(2\pi ft)$  con  $V_P = 5V$  y  $f = 1MHz$ .

- (a) Determinar la amplitud de pico  $V_{Op}$  de la señal  $V_O$  asumiendo OA1 y OA2 ideales.

En las siguientes partes se pide determinar qué condición deben cumplir los parámetros que se indican para que el circuito funcione de acuerdo a lo hallado en la parte a). Observar que en todos los casos se pide indicar qué condición se debe cumplir para cada uno de los operacionales.

- (b) Frecuencia de transición ( $f_T$ ):  $f_{T,OA1}$  y  $f_{T,OA2}$ .
- (c) Rango de entrada en modo común (ICMR):  $ICMR_{OA1}$  e  $ICMR_{OA2}$ .
- (d) Excursión de salida (OSW):  $OSW_{OA1}$  y  $OSW_{OA2}$ .
- (e) Slew rate (SR):  $SR_{OA1}$  y  $SR_{OA2}$ .

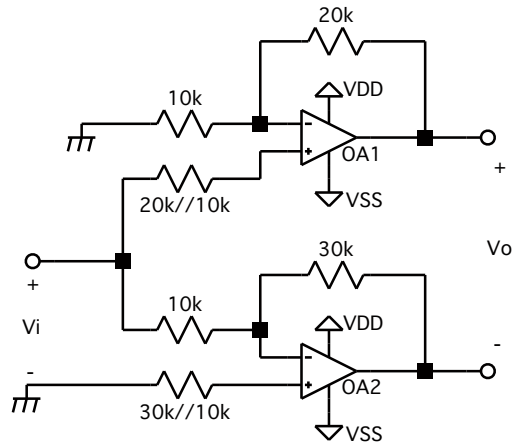


Figura 10.1

**Aplicaciones no lineales.**

**Ejercicio 11.**

El circuito de la Figura 11 es una variante de Schmitt trigger. La salida del amplificador puede variar entre  $+V$  y  $-V$ . Calcular en función de los valores de las resistencias las tensiones de conmutación del circuito y grafique la característica del circuito en el plano  $V_o, V_i$ .

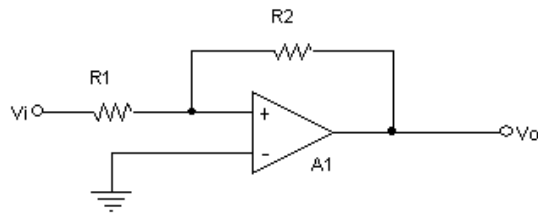


Figura 11

**Ejercicio 12.**

El circuito de la Figura 12 es un oscilador astable, donde los diodos y el amplificador operacional son ideales salvo que la salida de este último puede variar entre  $+V$  y  $-V$ .

- Identifique los bloques del circuito: Schmitt trigger y circuito que fija la constante de tiempo.
- En función de los valores de las resistencias y el condensador, calcular la frecuencia de oscilación y el duty cycle en función de la posición del cursor en la resistencia R4.

- (c) Se quiere implementar este oscilador astable para obtener cierto valor de frecuencia de oscilación, ¿qué datos del operacional real son importantes en el diseño?

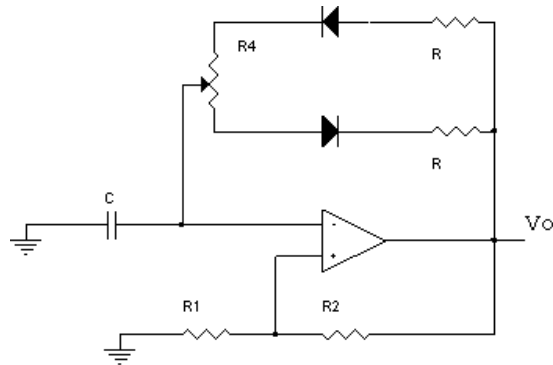


Figura 12

### Ejercicio 13. ★

Hallar la forma de onda a la salida  $V_o$  y el período de oscilación del circuito de la Figura 13.

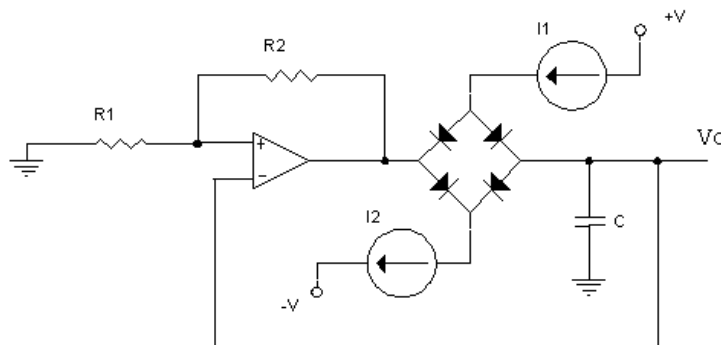


Figura 13

### Ejercicio 14. ★

El circuito recuadrado en la Figura 14.1, muestra un esquema de un circuito integrado comercial muy popular, el timer 555. Aquí, el transistor Q, funciona en corte y saturación. Esto significa que cuando la base (terminal conectado a /Q del FF SR) está puesta a tierra, por el transistor no circula corriente (corte) y cuando la base se pone a  $V_{cc}$ , el transistor se comporta como un cortocircuito entre los otros dos terminales (colector y emisor).

- (a) Dibujar las formas de onda  $V_c(t)$  y  $V_o(t)$  cuando a la entrada se aplica un pulso como el de la Figura 14.2.



- (b) Si a la entrada hay una señal periódica de frecuencia  $f$  tal que el circuito se dispara en todos los períodos, calcular el valor medio a la salida. ¿Cómo implementaría este cálculo con un circuito? Observar que el sistema completo se comporta como un convertidor frecuencia-tensión.

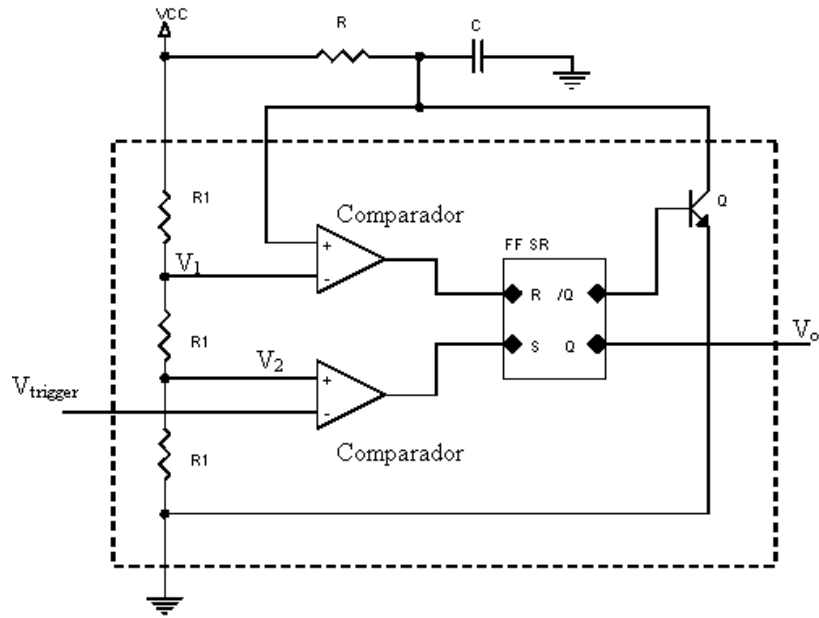


Figura 14.1

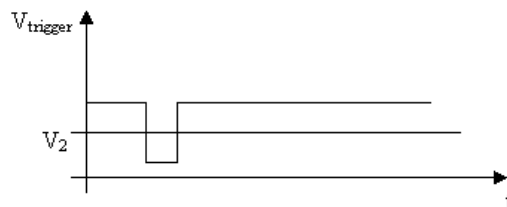


Figura 14.2

**Lista de ejercicios de parciales y exámenes de Electrónica 1 de años anteriores recomendados para preparar parciales y/o exámenes. Los mismos abarcan los temas de los prácticos 1 y 2:**

- Primer parcial de Electrónica 1 de 2003. Problema 3.
- Examen Marzo de Electrónica 1 de 2003. Problema 2.