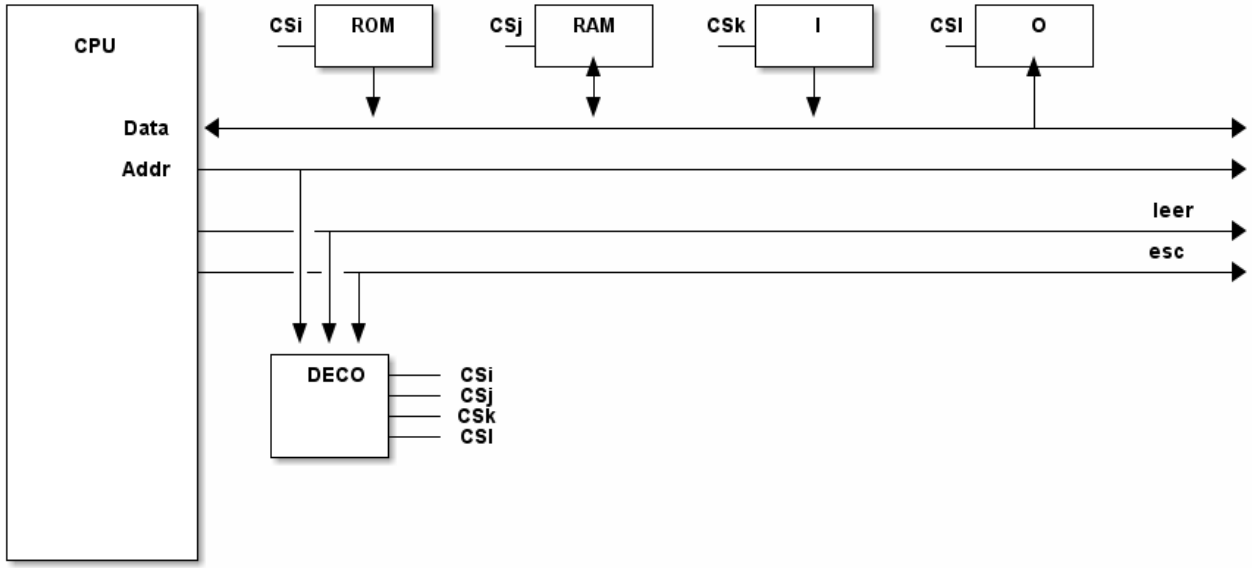
Repaso

- Lógica programada
  - Función definida por el usuario cambiando contenido de memoria
  - “Usuario” puede ser el diseñador de otro sistema
- Lógica cableada Vs Lógica programada
  - Velocidad vs Flexibilidad+Bajo costo
- Arquitectura 3 Buses
  - Memoria no es un bloque único
  - ROM para programa inicial
  - RAM para escribir resultados
  - Dispositivos de Entrada y Salida
  - Decodificación

Instruction Set Architecture (ISA)

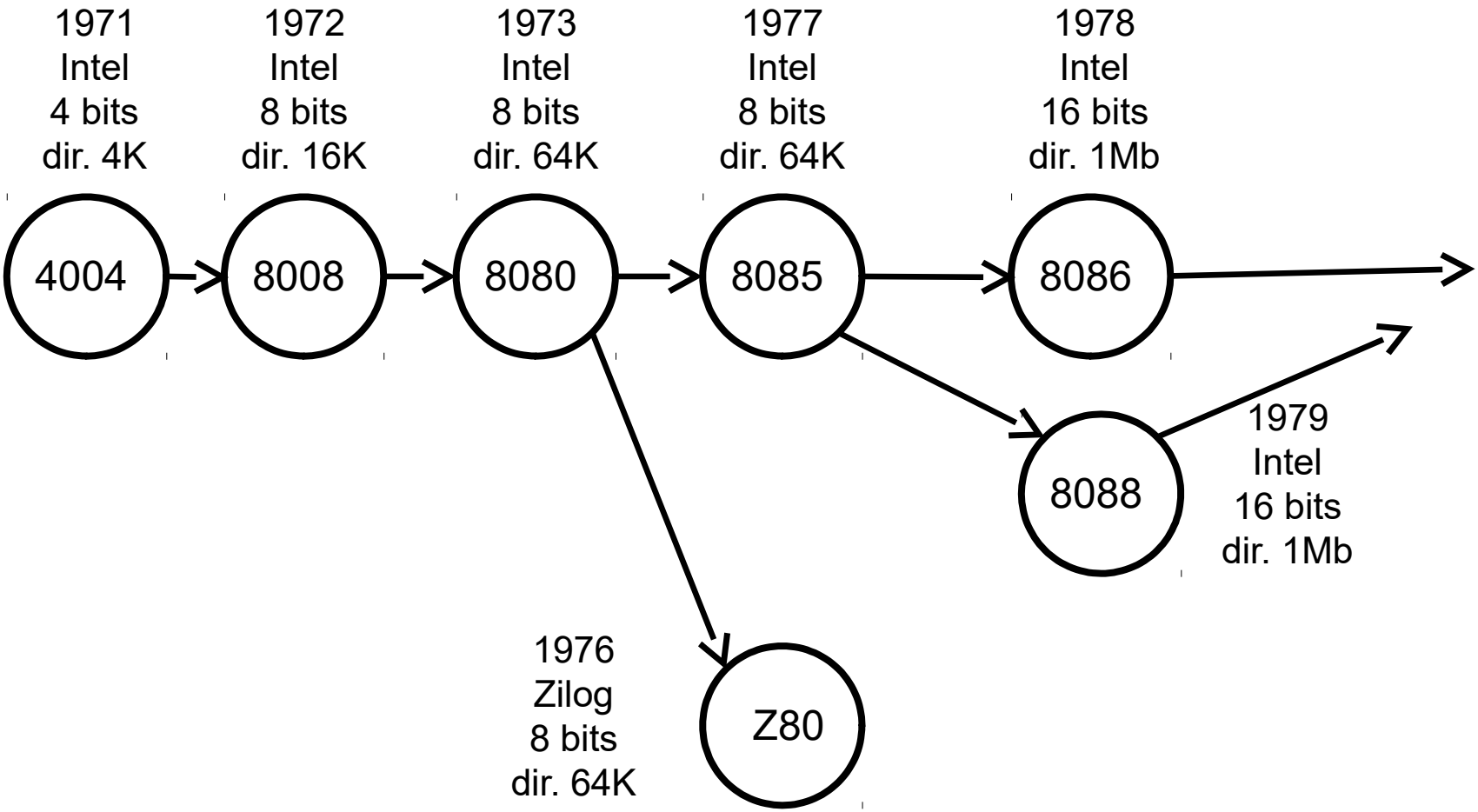
- Instruction Set Architecture (ISA)
  - modelo lógico del funcionamiento del procesador
  - es lo que se necesita conocer del uP para poder escribir programas
  - Visión de quien utiliza el procesador, no de cómo esá diseñado por dentro

- Aspectos importantes
  - Ancho de palabra
    - Del Bus de Datos, de la ALU
  - Espacio de direcciones
    - Ancho del bus de direcciones
  - Registros disponibles
  - Repertorio de Instrucciones



Z80 – Evolución histórica

- **Primer Microprocesador**: 4004, Intel, año 1971. 4 bits de ancho de palabra de datos.

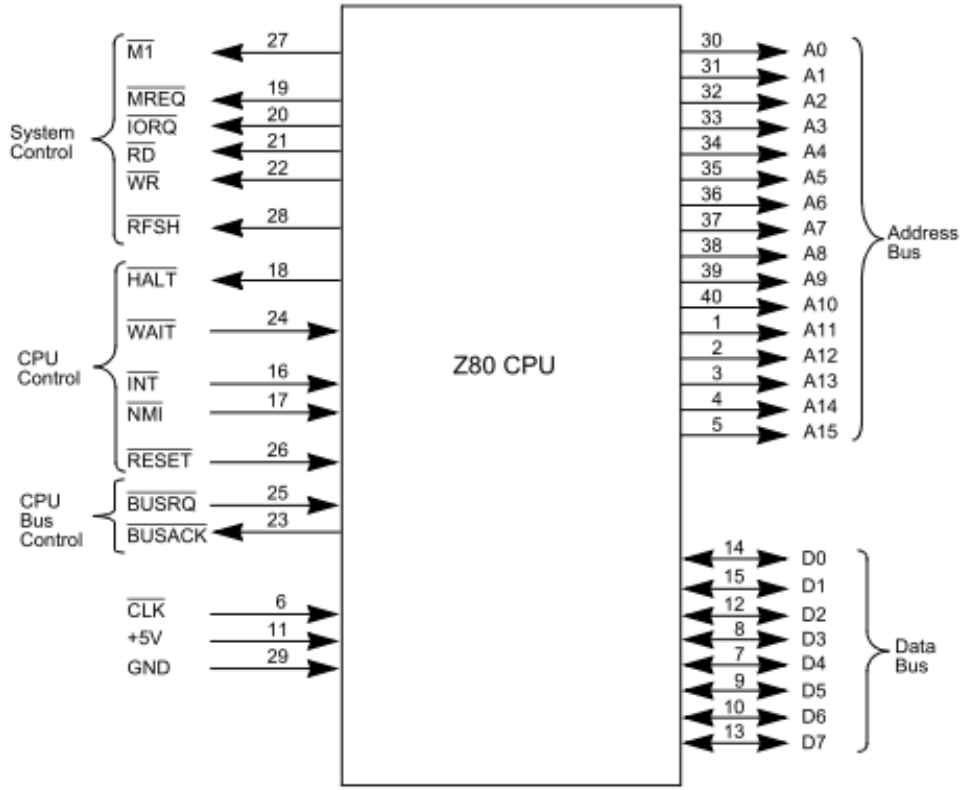


Z80

- BUS DATOS
  - 8 bits
- BUS DIRECCIONES
  - 16 bits: A15..A0
    - 2^6 * 2^10 = 64K
- Acceso a Memoria
  - Activa /MREQ
  - Valen los 16 bits

Z80

- Acceso a E/S
  - Activa /IORQ
  - Solo A7..A0 – 2^8 = 256 lugares
- CLK
- RESET
  - programa inicial (ROM)



Formato de instrucciones

- Si yo fuera el procesador, ¿qué información necesito para poder ejecutar una instrucción?

Formato de instrucciones

- Formato con 4 direcciones
  - Código de operación (OPCODE): cuál operación
  - Dónde encontrar los operandos (OP1 y OP2)
  - Dónde guardar el resultado (RESULT)
  - Dónde ir a buscar la próxima instrucción

OPCODE	OP1	OP2	RESULT	PROX. INSTR.

Formato de instrucciones Modificaciones

- Registro ACUMULADOR
  - Registro predeterminado, provee OP2 y recibe RESULT
  - ACUM ← OP1 op ACUM (elimino dos direcciones)

OPCODE	OP1	~~OP2~~	~~RESULT~~	PROX. INSTR.

Formato de instrucciones Modificaciones

- Registro ACUMULADOR
  - Registro predeterminado, provee OP2 y recibe RESULT
  - ACUM ← OP1 op ACUM (elimino dos direcciones)

- PC: Program Counter
  - Registro PC lleva la cuenta de dirección de la próxima instrucción
  - Instrucciones solo operación o solo bifurcación

- Instrucciones de operación:
  - PROX. INSTR. = la siguiente, indicada por PC => no necesito especificarla

OPCODE	OP1	~~OP2~~	~~RESULT~~	~~PROX. INSTR.~~

Formato de instrucciones Modificaciones

- Instrucciones Bifurcación o salto
  - No realizan operaciones
  - No se necesita dirección de operandos ni resultado.

Código de Operación	~~OP1~~	~~OP2~~	~~RESULT~~	PROX. INSTR.

- El Z80 usa ambas modificaciones

Z80: ALU, acumulador y banderas

- Unidad aritmético lógica principal
  - Operaciones aritméticas y lógicas de 8 bits.
  - Registro especial acumulador (A)
- Operaciones de dos operandos
  - Resultado siempre en A
  - Una entrada es siempre A
  - La otra entrada puede venir de memoria o de los otros registros de propósito general.

ALU, acumulador y banderas

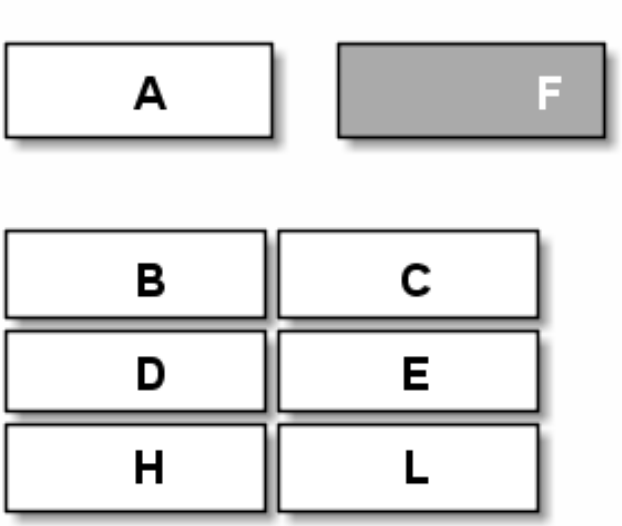
- Registros de estado
  - o Banderas, o Flags
  - Colección de FF individuales
  - A veces como un registro de 8 bits (F)
  - Condiciones de salto
  - Permiten tomar decisiones

- C: Carry
- N: Resta
- P/V: Paridad/Overflow
- H: acarreo de bit 3 a 4
- Z: cero
- S: signo

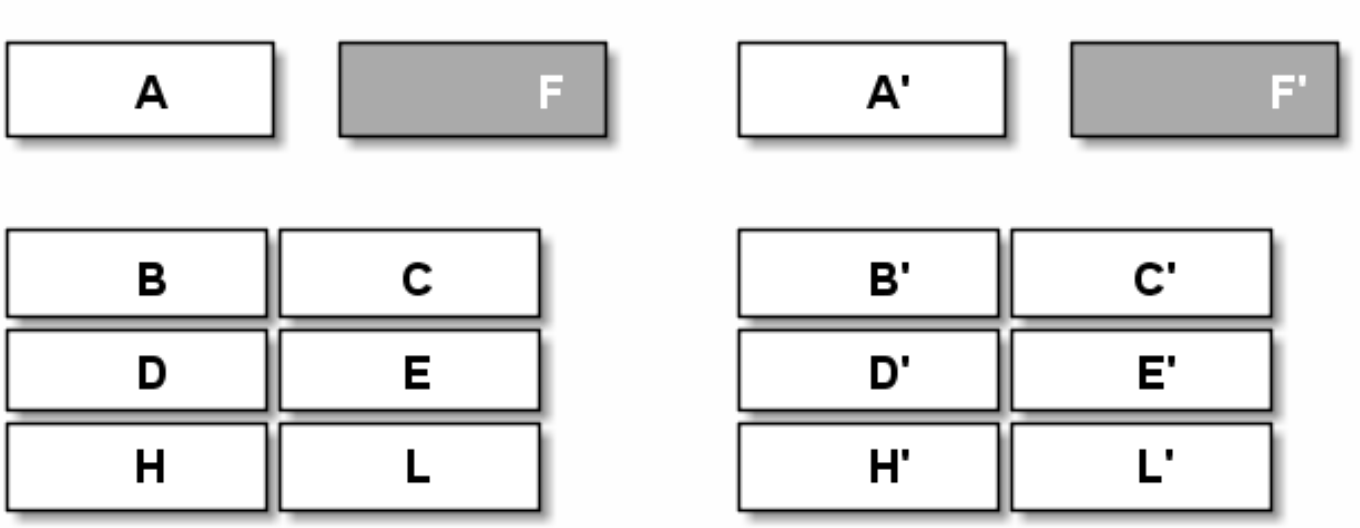
7	6	5	4	3	2	1	0
S	Z	-	H	-	P/V	N	C

Registros de propósito general

- 6 registros de 8 bits
  - B, C, D, E, H, L
- De a pares como registro de 16 bits
  - BC
  - DE
  - HL
- Operaciones de 2 operandos
- Operaciones de 1 operando
- En general equivalentes pero…
  - Uso especializado en algunas instrucciones
  - p. ej. Registro B para contar iteraciones



Registros
Bancos duplicados

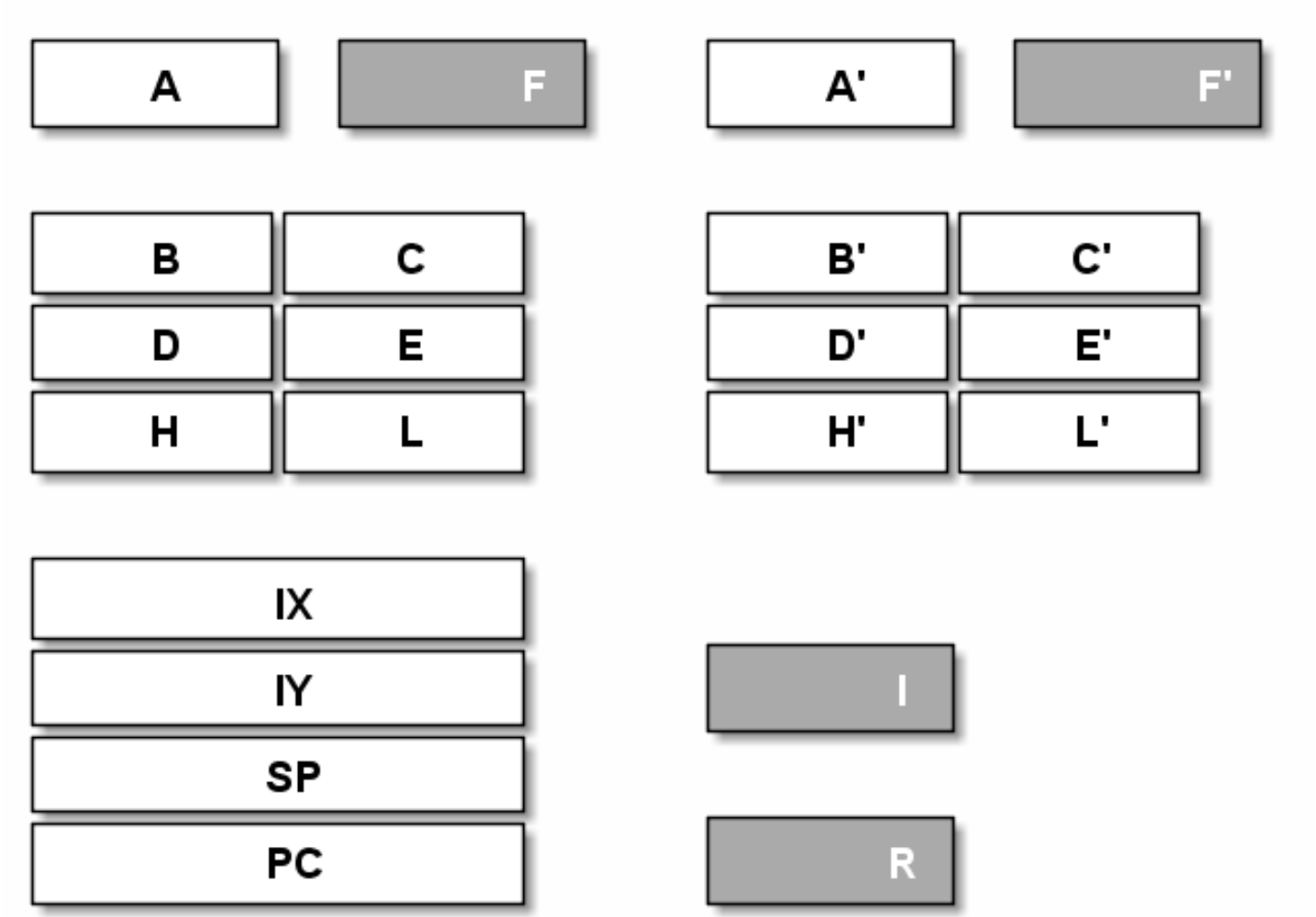


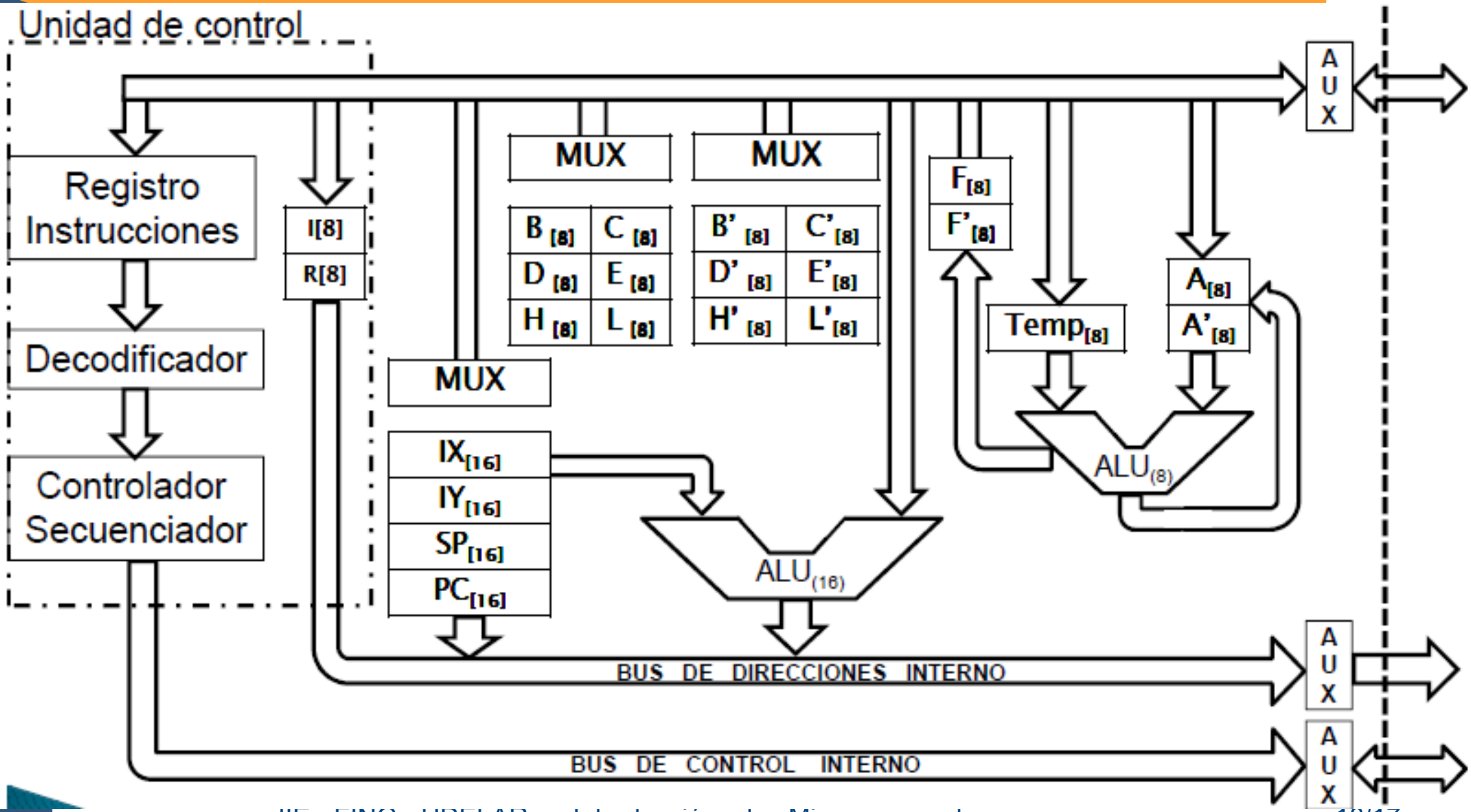
- A y F duplicados (A' y F')
  - Un solo par accesible por vez
- Ídem registros de propósito general
- Instrucciones:
  - EX AF, AF'
  - EXX

Registros de 16 bits

- Contador de Programa (PC)
  - Ya visto
- Puntero al stack (SP)
  - Estructura de datos LIFO (Last In First Out)
  - En detalle en la clase próxima
- Registros índice (IX e IY)
  - Usados para calcular direcciones en memoria

Registros de propósito general




Unidad de control
Registro Instrucciones
Decodificador
Controlador Secuenciador
I[8]
R[8]
MUX
MUX
B [8] C [8]
D [8] E [8]
H [8] L [8]
B' [8] C'[8]
D' [8] E'[8]
H' [8] L'[8]
MUX
IX[16]
IY[16]
SP[16]
PC[16]
ALU(16)
F[8]
F'[8]
Temp[8]
A[8]
A'[8]
ALU(8)
AUX
AUX
AUX
BUS DE DIRECCIONES INTERNO
BUS DE CONTROL INTERNO