

Electrónica Avanzada 1

Práctico 5 Amplificadores de Potencia

Los ejercicios marcados con ★ son opcionales. Además cada ejercicio puede tener un número, que indica el número de ejercicio del libro del curso (*Microelectronic Circuits, 4th. edition. Sedra/Smith.*) o una fecha, que indica en que prueba (examen o parcial) se planteó el ejercicio.

Objetivo: El objetivo general del presente práctico es familiarizar al estudiante con tres configuraciones básicas de etapas de potencia. En particular, se estudian los tipos de configuraciones clase A, B y AB, y sus ventajas y limitaciones. Dado que las etapas de potencia están pensadas para entregar cantidades elevadas de potencia, aparece en las mismas el problema del aumento de la temperatura. Algunos ejercicios muestran cómo abordar este problema.

Ejercicio 1.

Este problema presenta una implementación típica de una etapa de salida clase A con transistores bipolares. En él se analiza las limitaciones a la excursión en tensión.

El seguidor-emisor clase A es polarizado como se muestra en la Figura 1 con $V_{cc} = 5\text{ V}$, $R = RL = 1\text{ k}\Omega$ y todos los transistores idénticos con $V_{BEon} = 0.7\text{ V}$ y $V_{CEsat} = 0.3\text{ V}$.

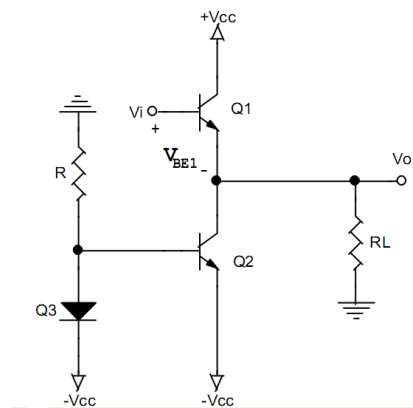


Figura 1

- (a) ¿Cuáles son los rangos máximos de tensión a la entrada y a la salida del circuito para que haya una operación lineal del mismo?

(b) ¿Cómo cambian estos valores si el área de juntura de $Q3$ pasa a ser ahora del doble del área de juntura de $Q2$?

(c) ¿Y si pasa a ser la mitad de $Q2$?

Ejercicio 2.

Este problema presenta una implementación típica de una etapa de salida clase A con transistores MOS (análogo al Ejercicio 1).

Se considera un circuito source-follower como el de la Figura 2. En dicho circuito todos los transistores son idénticos con $V_{t0} = 1\text{ V}$ y $\beta = 100\text{ mA/V}^2$. Se desprecia el efecto Body ($\delta = 0$) y el efecto Early ($V_A = \infty$). Además $V_{cc} = 5\text{ V}$ y $R = RL = 1\text{ k}\Omega$. Repetir el análisis hecho en el Ejercicio 1 para este circuito.

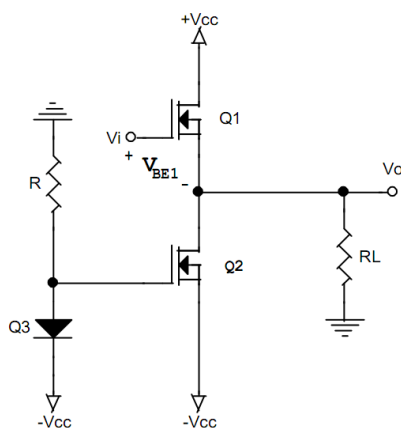


Figura 2

Ejercicio 3.

El objetivo de este ejercicio es familiarizar al estudiante con el cálculo de la potencia disipada en los transistores considerando diferentes formas de onda en la entrada.

Sea I la corriente de colector del transistor $Q2$. Considere el funcionamiento del seguidor de la Figura 3 para $RL = V_{cc}/I$ cuando en su entrada se inyecta una onda cuadrada cuyo rango va desde $+V_{cc}$ a $-V_{cc}$ (despreciar V_{CEsat} y V_{BE1}).

- Para este caso graficar v_{CE1} , i_{C1} y p_{D1} en el tiempo.
- Repetir lo anterior para una entrada onda cuadrada cuyo rango va desde $+V_{cc}/2$ y $-V_{cc}/2$.
- Repetir lo anterior para una entrada onda sinusoidal de amplitud V_{cc} , y para una onda sinusoidal de amplitud $V_{cc}/2$.
- ¿Cuál es la potencia media disipada en $Q1$ en cada uno de los cuatro casos?

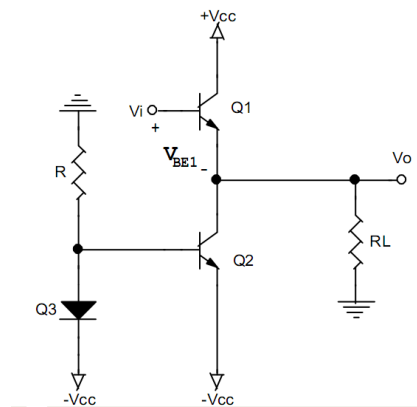


Figura 3

- (e) ¿Cuál es la potencia media disipada en $Q2$ en cada uno de los cuatro casos?

Ejercicio 4.

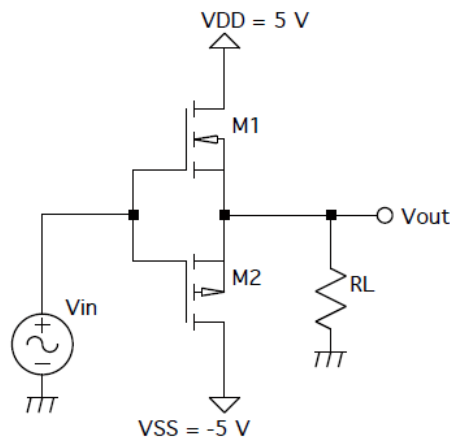


Figura 4

Este ejercicio presenta el análisis básico de una etapa clase B basada en MOSFET.

Considere el circuito de la Figura 4 donde los transistores $M1$ y $M2$ tienen $|V_{t0}| = 0.5 \text{ V}$ y $\beta = 2 \text{ mA/V}^2$, y la entrada es sinusoidal con amplitud 5 V_p y frecuencia 10 kHz .

- ¿Cuál sería la amplitud de la salida si considera una resistencia de carga muy grande ($RL \rightarrow \infty$)?
- ¿Qué porcentaje del período de la señal sinusoidal ocupa la “zona muerta”?

- (c) ¿Para qué valor de resistencia RL la amplitud de la salida se iguala a la mitad de la amplitud máxima de entrada (5 V)?

Ejercicio 5.

Este ejercicio muestra cómo varían la potencia disipada en los transistores y la entregada a la carga en función de la amplitud de la tensión en una etapa clase B.

Una etapa de salida clase B implementada con transistores BJT opera con una fuente de ± 5 V.

- (a) Asumiendo transistores con $V_{BE} \simeq V_{CEsat} \simeq 0$ calcular la amplitud a la salida para maximizar la eficiencia de conversión de potencia. Calcular dicha eficiencia máxima.
- (b) ¿Cuál es la amplitud a la salida para maximizar la potencia disipada? Calcular la potencia disipada en este caso.
- (c) Si cada uno de los componentes puede entregar una potencia máxima de 1 W y se desea usar un margen de seguridad de 2; ¿cuál es la mínima resistencia que puede usarse si se opera con la máxima amplitud de entrada?
- (d) Si se trabaja con la mitad de entrada que en la parte anterior; ¿cuál es la mínima carga que puedo usar?
- (e) ¿Cuál es la máxima potencia de salida que podemos obtener en ambos casos?

Ejercicio 6.

Este ejercicio busca mostrar los órdenes de tensiones y corrientes que se deben manejar en amplificadores de potencias relativamente altas.

Una etapa de salida clase B implementada con transistores BJT es usada para entregar una potencia de 100 W a una carga de 16Ω . La fuente debe estar 4 V por encima de la amplitud máxima sinusoidal de la entrada.

Determinar la mínima tensión de fuente requerida, la corriente de pico que debe entregar cada fuente así como la potencia entregada por las mismas y la eficiencia en la conversión de potencia. Hallar además la potencia máxima disipada por cada transistor para una entrada sinusoidal.

Ejercicio 7.

Este ejercicio muestra la implementación de una etapa de salida clase AB con su correspondiente polarización y las limitantes que se presentan para esta última.

Una etapa de salida clase AB como la de la Figura 7 utiliza una red de polarización basada en diodos con la misma área de juntura que los transistores. Considerar $V_{\gamma 1} = V_{\gamma 2} = V_{BEon,n} = V_{BEon,p}$.

- (a) Para $V_{CC} = 10$ V, $I_{bias} = 0.5$ mA, $RL = 100 \Omega$, $\beta_n = 50$ y $|V_{CEsat}| = 0$ V; ¿cuál es la corriente de reposo por los transistores (corriente de emisor)?

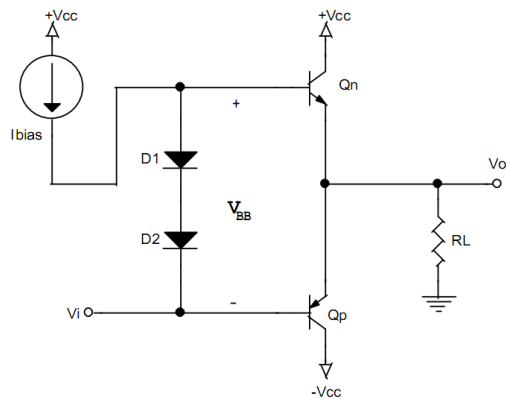


Figura 7

- ¿Qué valor de β_n es necesario para obtener un nivel de pico en la salida positivo igual al nivel de pico negativo, sin cambiar I_{bias} ?
- ¿Qué valor de I_{bias} es necesario para obtener lo mismo si β_n se mantiene en 50?
- ¿Cuánto pasa a valer la corriente de reposo (emisor) para este valor de I_{bias} ?

Ejercicio 8.

En este problema y el siguiente se trabaja con las ideas fundamentales de los modelos térmicos de los dispositivos de potencia.

Para un transistor de potencia se especifica una temperatura máxima de juntura de 130°C . Cuando opera a esta temperatura con un disipador, la temperatura del encapsulado llega a los 90°C . Dicho encapsulado se une al disipador (cuya resistencia térmica es $\theta_{sa} = 0.1^\circ\text{C}/\text{W}$) a través de un aislador (“mica”) cuya resistencia térmica es $\theta_{cs} = 0.5^\circ\text{C}/\text{W}$.

- ¿Cuál es la potencia disipada por el conjunto si la temperatura ambiente es de 30°C ?
- ¿Cuál es la resistencia térmica juntura-encapsulado del transistor?

Ejercicio 9.

Un transistor con una temperatura máxima de juntura de 180°C puede disipar 50 W cuando la temperatura de su encapsulado es de 50°C .

- Si al transistor se le conecta a un disipador de forma que la resistencia térmica entre éste y el encapsulado sea $\theta_{cs} = 0.6^\circ\text{C}/\text{W}$; ¿cuál es la temperatura que debe tener el disipador para asegurar una operación segura disipando 30 W ?
- Si la temperatura ambiente es 39°C ; ¿qué resistencia térmica debe tener el disipador para lograr esa temperatura?

- (c) Si cierto disipador de aluminio mecanizado ofrece una resistencia térmica de $4.5^{\circ}\text{C}/\text{W}$ por cm; ¿qué largo debe tener el mismo para lograr el funcionamiento requerido en las partes anteriores?

Ejercicio 10.

El objetivo de este ejercicio es familiarizarse con las hojas de datos y el manejo de un amplificador integrado de potencia.

Se necesita utilizar un LM380 para manejar un parlante de $8\ \Omega$ a la vez de limitar la disipación máxima del integrado a $1.5\ \text{W}$.

- Utilizando las hojas de datos hallar la máxima tensión de la fuente de alimentación que puede ser utilizada.
- Si el valor máximo de THD puede ser del 3%; ¿cuál es la máxima potencia que se puede entregar a la carga?
- ¿Cuál es la máxima tensión sinusoidal de pico a la salida que hay que entregar para lograr esa potencia?

Ejercicio 11.

El objetivo de este ejercicio es analizar una variante de configuración de salida que provee una salida “en corriente” (alta R_o) en lugar de “en tensión” (baja R_o).

Para el circuito de la Figura 11, asumiendo que todos los transistores tienen β grande, mostrar que $i_o = v_i/R$. Para $\beta = 100$; ¿en qué porcentaje se reduce i_o respecto a este valor?

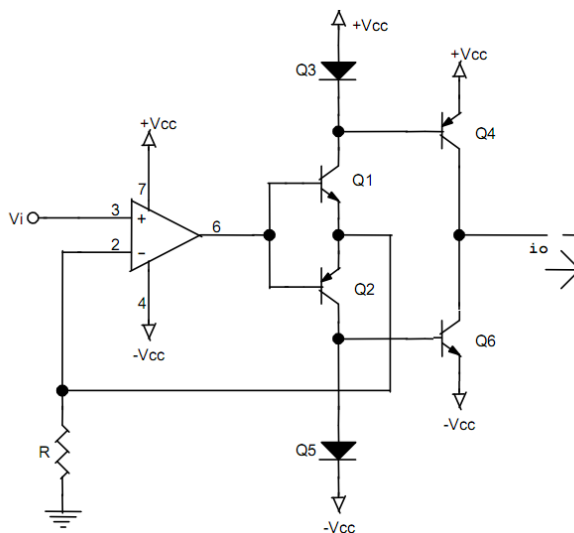


Figura 11

Ejercicio 12. (Segundo Parcial, Electrónica 2, 3/12/2003)

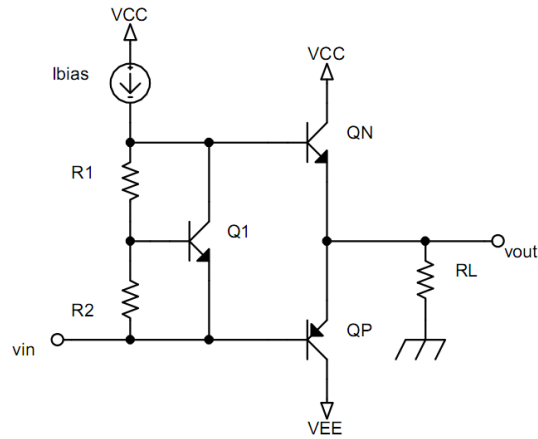


Figura 12

En el circuito de la Figura 12:

- Determine $R2$ y el mínimo I_{bias} que aseguren poder suministrar 4 W de potencia a la carga y una tensión de 1.5 V entre las bases de QN y QP .
- Determine la eficiencia de la etapa de salida cuando se suministran 4 W a la carga.
- Determine la máxima potencia que deben disipar los transistores QN y QP para cualquier potencia entregada entre 0 W y 4 W.
- Determine la máxima temperatura ambiente (T_{amb}) a la que puede funcionar el circuito.
- A cada transistor QN y QP se le coloca un disipador capaz de disipar $4 \text{ mW}/^\circ\text{C}$ por cada cm^2 de superficie. El disipador se supondrá acoplado a través de una resistencia térmica $\theta_{cs} = 0.5^\circ\text{C}/\text{W}$. ¿Qué superficie debe tener cada disipador para que el circuito pueda funcionar a una temperatura ambiente máxima $T_{amb} = 40^\circ\text{C}$?

Datos:

$$V_{cc} = -V_{ee} = 10 \text{ V}; R_L = 8 \Omega$$

$$Q1: V_{BE} = 0.6 \text{ V si } I_C > 5 \text{ mA}; \beta \gg 1$$

$$R1 = 180 \Omega$$

$$QN, QP: V_{BE} = 0.75 \text{ V}; \beta_{N,P} = 50$$

$$T_{jMAX} = 100^\circ\text{C}; \theta_{jc} = 2^\circ\text{C}/\text{W}; \theta_{ca} = 70^\circ\text{C}/\text{W}$$