

Electrónica Avanzada 1

Práctico 2 Amplificadores Diferenciales

Los ejercicios marcados con ★ son opcionales. Además cada ejercicio puede tener un número, que indica el número de ejercicio del libro del curso (*Microelectronic Circuits, 7th. edition. Sedra/Smith.*) o una fecha, que indica en que prueba se planteó el ejercicio.

Objetivo: El objetivo general del presente práctico es familiarizar al estudiante con el estudio del par diferencial, una etapa básica es utilizada en cualquier tipo de amplificador diferencial. Por ejemplo se utiliza en la etapa de entrada de los amplificadores operacionales y en muchas otras aplicaciones. Aquí se presentan ejercicios donde se busca determinar parámetros básicos de cualquier amplificador diferencial, como la ganancia diferencial, la resistencia de entrada, el f_T , el CMRR y muchos otros.

Ejercicio 1

Considere el par diferencial de la Figura 1. En el mismo se tiene que $R_B = 5.6 \text{ k}\Omega$, $R_L = 100 \text{ k}\Omega$, $V_{DD} = -V_{SS} = 10 \text{ V}$, $V_{tn} = |V_{tp}| = 1 \text{ V}$ y $\beta_n = \beta_p = 1 \text{ mA/V}^2$. Puede considerar $\delta = 0$ y V_A infinito para todos los transistores.

- Determine la corriente por todos los transistores si $V_1 = V_2 = 0 \text{ V}$.
- Verifique que todos los transistores están en saturación.
- Calcule la ganancia $\frac{V_{out}}{V_1 - V_2}$.
- ¿Cuál es el valor en modo común mínimo y máximo a la entrada que permite el funcionamiento de cada transistor sin entrar en zona lineal?

Ejercicio 2

En este problema se busca ver cómo varían varios parámetros de dos amplificadores diferenciales los cuales sólo se diferencian en cuanto a configuración de resistencias de emisor y fuentes de corriente. Para esto, calcule para los amplificadores diferenciales de las Figuras 2.1 y 2.2:

- Resistencia de entrada diferencial y ganancia diferencial $\frac{v_{o2} - v_{o1}}{v_1 - v_2}$. Para esta parte considere las fuentes de corrientes ideales.
- Resistencia de entrada en modo común y la ganancia en modo común considerando la salida V_{o1} . Para esta parte considere que las fuentes de corriente I_o tienen una resistencia de salida finita de valor r_o y que la fuente de corriente de la Figura 2.1 es equivalente a dos fuentes I_o en paralelo.

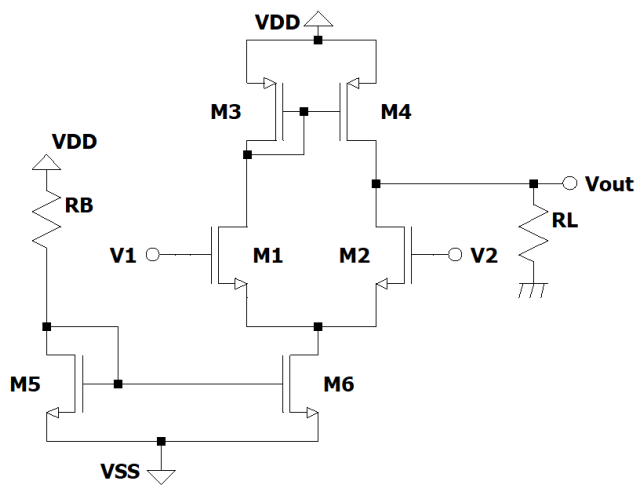


Figura 1

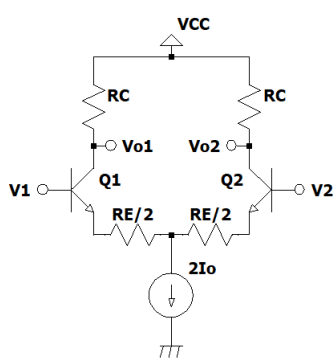


Figura 2.1

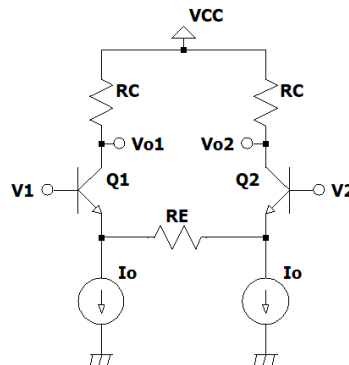


Figura 2.2

- (c) Rango de entrada en modo común, teniendo en cuenta que se requiere un voltaje mínimo $V_{I_o}^{min}$ en bornes de las fuentes de corriente para que funcionen correctamente.
- (d) Indicar qué configuración es más conveniente utilizar si se tiene un mejor apareo en las fuentes de corriente que en las resistencias de emisor y viceversa.

Los transistores tienen V_{BEon} y V_{CEsat} que se suponen conocidos.

Ejercicio 3

Para el circuito de la Figura 3.1:

- (a) Calcular la frecuencia f_T para la cual la ganancia en voltaje V_o/V_i es la unidad.

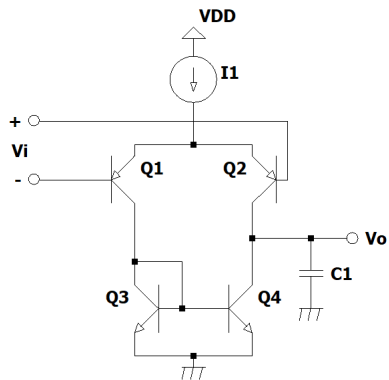


Figura 3.1

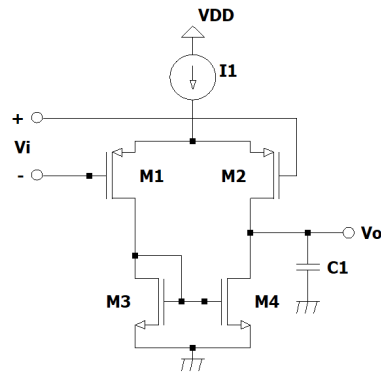


Figura 3.2

- ¿Cuál es la derivada máxima de la tensión a la salida, es decir el slew-rate de la etapa?
- Determine la relación entre ambos: SR/f_T .
- Repita el ejercicio sustituyendo los transistores bipolares por sus equivalentes MOS, tal como se muestra en la Figura 3.2

Ejercicio 4

Este problema muestra la transferencia en gran señal de un par diferencial bipolar con resistencia de emisor. Para el circuito de la Figura 4 considere que los transistores son idénticos y que la tensión V_γ de los diodos es igual a la tensión V_{BE} de los transistores.

- Determinar el valor de la corriente I_o en función de los parámetros del problema. ¿Qué corriente circula por los diodos?
- Dibujar la transferencia $(v_1 - v_2)/V_T$ en función de i_{C1}/I_o .
- Desarrollar $i_{C1}/(v_1 - v_2)$ por Taylor y calcular la transconductancia en señal.

Ejercicio 5

Para el circuito de la Figura 5:

- Calcular V_{out} en función de V_1 y V_2 .
- Repita la parte (a) sustituyendo el par diferencial y las resistencias R_2 por dos equivalentes Thévenin, uno para cada tensión de salida.
- Determinar R_3 para que la ganancia total sea máxima.

El amplificador puede considerarse ideal. Los transistores Q1 y Q2 son idénticos con V_A infinito.

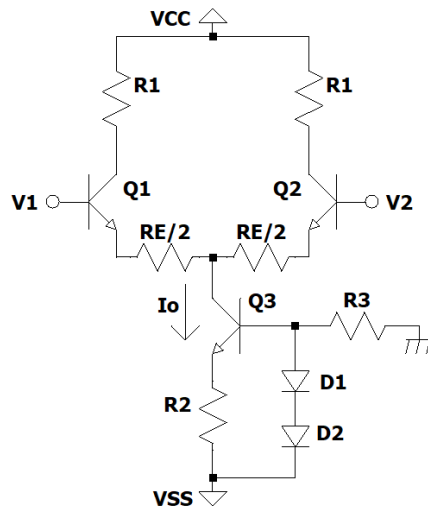


Figura 4

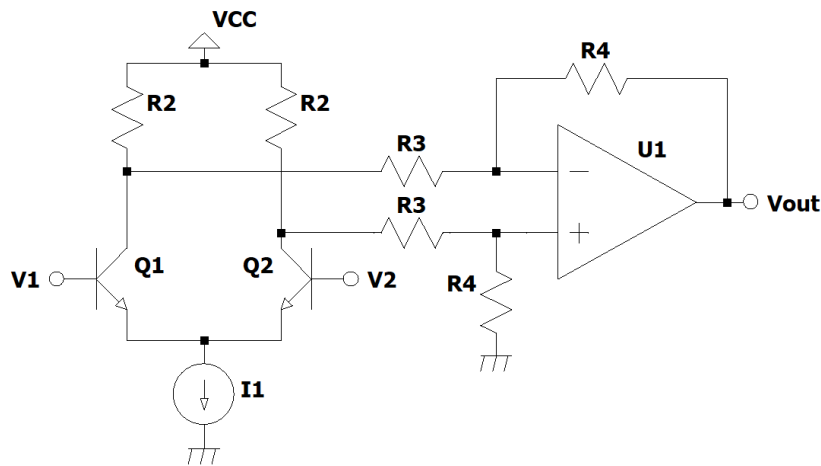


Figura 5

Ejercicio 6 (2do. Parcial E1 2016)

Este problema muestra un circuito que amplifica la señal en modo común a la entrada y rechaza la señal diferencial, a la inversa del caso usual. Este tipo de circuitos se utiliza típicamente cuando es necesario controlar el nivel de modo común de una señal diferencial mediante un lazo de realimentación.

En el circuito de la Figura 6 las señales V_1 y V_2 tienen una componente diferencial en señal de valor v_d y una componente en modo común de valor $V_{BIAS} + v_{cm}$, donde V_{BIAS} es un valor DC y v_{cm} es una señal con componente DC nula.

Los transistores tienen β_n , V_{t0n} , β_p , V_{t0p} . Además se puede considerar que $\delta = 0$ y V_A es infinito para ambos tipos de transistores y que los transistores M2, M3 y M9 están en saturación.

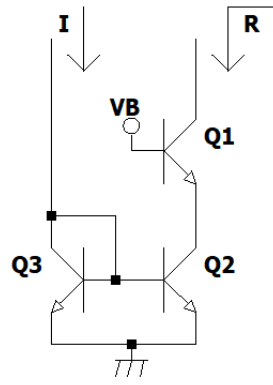


Figura 7.1

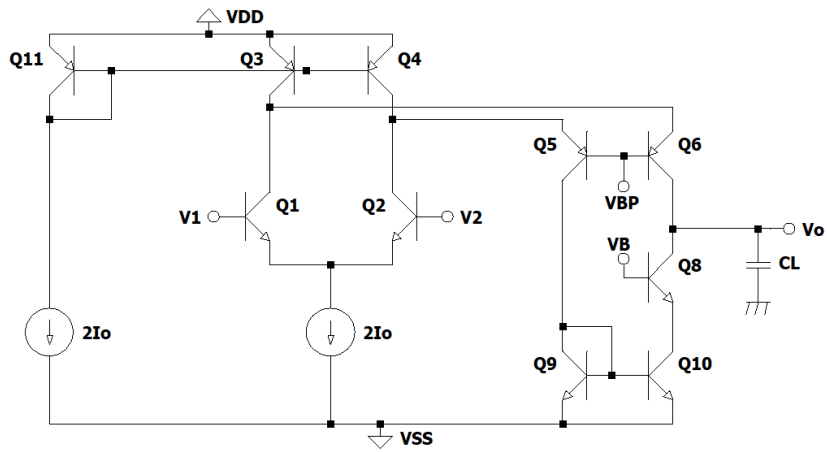


Figura 7.2