

# Dispositivos Semiconductores para Electrónica de Potencia



# Capítulo 1

## Introducción

### 1.1. Llaves ideales

Para un primer análisis de circuitos convertidores de potencia, los dispositivos que se utilizan como llaves se modelan como componentes ideales. Si se resumen las características del comportamiento de una llave ideal se tiene:

#### Características estáticas

Estado: Abierta

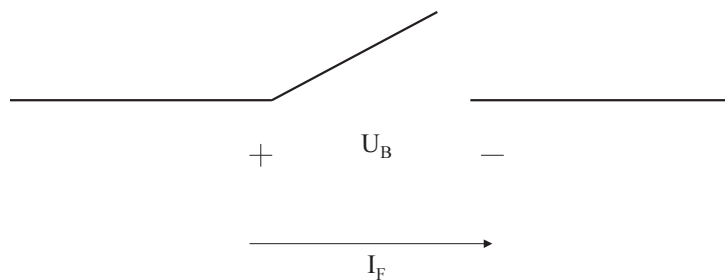


Figura 1.1: Llave abierta

Funcionamiento: La llave mantiene sobre sí una tensión  $U_B$  de cualquier polaridad y tan grande como se quiera mientras que la corriente de fugas  $I_F$  a través de la misma es nula. Este estado se denomina bloqueo.

Estado: Cerrada

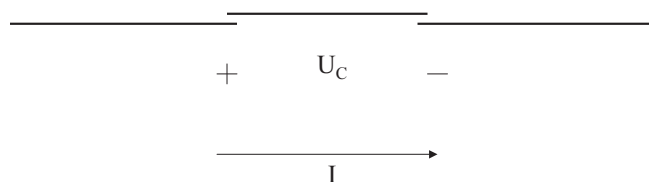


Figura 1.2: Llave cerrada

Funcionamiento: La llave permite que circule a través de ella una corriente  $I$  de cualquier valor y tiene una caída de tensión en conducción  $U_C = 0$ .

**Características dinámicas:**

Apertura: El tiempo de corte de la corriente  $I$  y de restablecimiento de la tensión en bornes de la llave, ( $t_{off}$ ) es nulo.

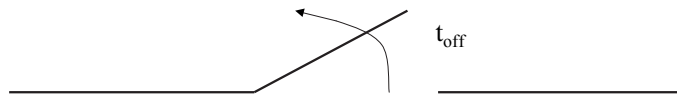


Figura 1.3: Llave abriendo

Cierre: Análogamente que en la apertura, el tiempo de cierre de la llave  $t_{on}$  es nulo

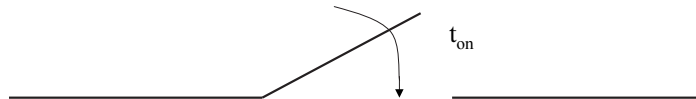


Figura 1.4: Llave cerrando

La llave puede tener un comando externo que determina el instante de apertura o cierre. En la llave ideal el comando es una señal lógica que no consume energía.

Como casos particulares de llaves ideales utilizadas en circuitos de convertidores podemos considerar el diodo ideal, el tiristor ideal y la llave apagable con conducción inversa

**1.1.1. Diodo ideal:**

Se definen signos para tensiones y corriente de acuerdo a la figura 1.5.

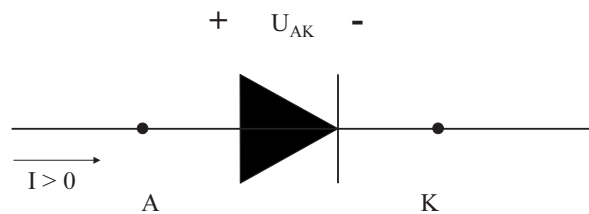


Figura 1.5: Diodo

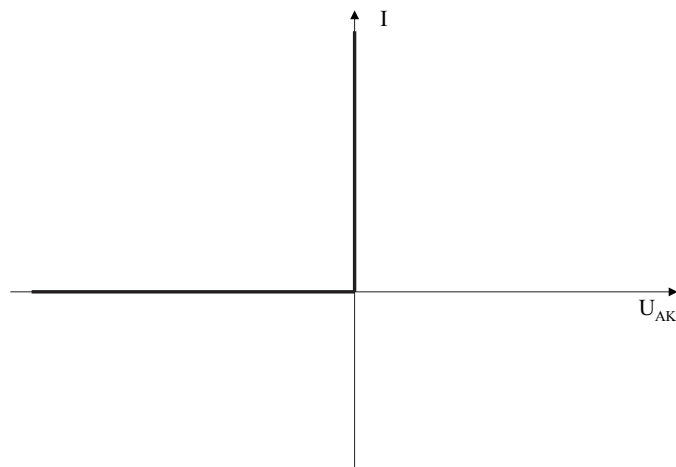


Figura 1.6: Característica del diodo ideal

Un diodo ideal bloquea cualquier tensión inversa  $U_{AK} = -U_R < 0$  impuesta en sus bornes por el circuito externo sin que circule corriente alguna a través del mismo. Cuando el circuito externo es tal que la corriente por un cortocircuito en el lugar del diodo circularía en el sentido ánodo - cátodo, el diodo conduce con tensión  $U_{AK} = 0$

### 1.1.2. Tiristor ideal:

Las corrientes y tensiones se definen según la figura 1.7. La señal  $I_G$  (en este caso una corriente) constituye el comando externo de la llave.

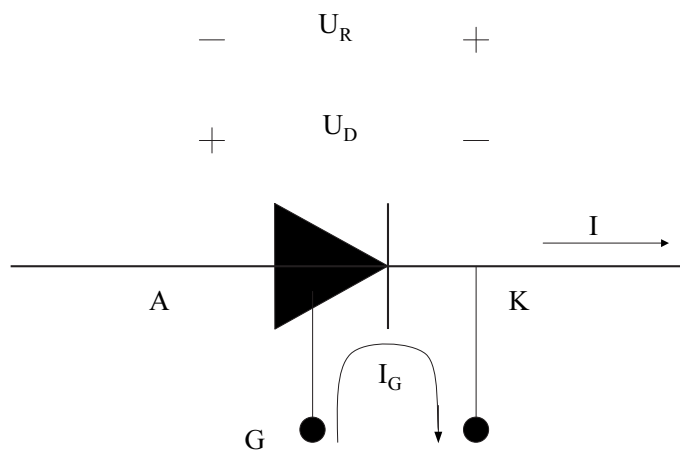


Figura 1.7: Tiristor

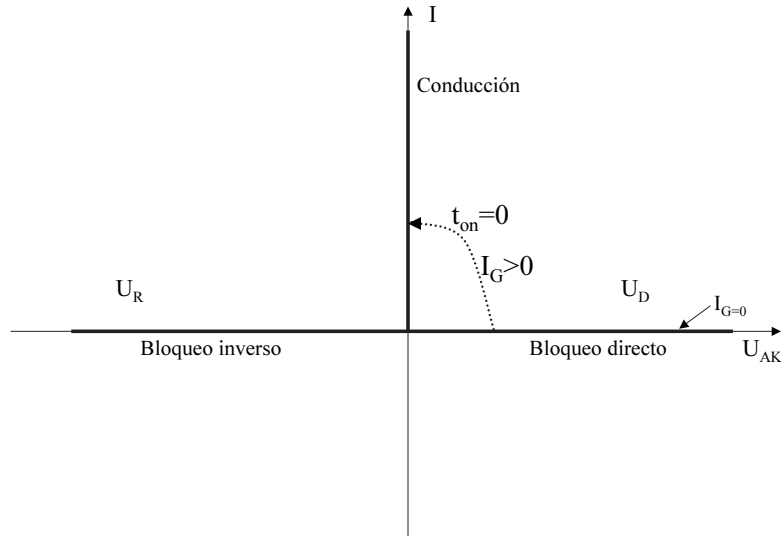


Figura 1.8: Característica del tiristor ideal

El tiristor ideal no conduce cuando

$$U_{AK} = -U_R < 0 \quad (1.1)$$

tenga o no corriente aplicada  $I_G$  entre el gate y el cátodo. En el caso en que

$$U_{AK} = U_D > 0 \quad (1.2)$$

mientras no se imponga una corriente  $I_G$  entre el gate y el cátodo, el tiristor tampoco conduce, pero si en estas condiciones de tensión se hace circular una corriente entre el gate y el cátodo, el dispositivo pasa de una corriente nula a conducir la corriente que impone el circuito externo en un tiempo  $t_{on}=0$ . En conducción,  $U_{AK} = 0$ . El tiristor se apaga cuando la corriente que circula por él se anula. El apagado se produce en un tiempo  $t_{off}=0$  y en esa situación la tensión en bornes del dispositivo vuelve a estar impuesta por el circuito externo.

### 1.1.3. Llave apagable con conducción inversa:

Una llave apagable con conducción inversa conduce la corriente que impone el circuito externo si tiene polarización inversa ( $U < 0$ ) y sin importar si tiene señal de comando. La conducción inversa se da a través del diodo en antiparalelo que tiene el dispositivo. Para que la llave conduzca con polarización directa necesita recibir una señal de comando. Una vez que recibe esta señal, instantáneamente el dispositivo pasa a conducir la corriente que impone el circuito externo. En esa condición, la llave conducirá la corriente impuesta hasta que reciba la señal de apagado, donde pasará de conducir la corriente impuesta por el circuito externo a bloquear una tensión positiva.

A continuación se verá cómo se implementa físicamente una llave tratando que se aproxime a las llaves ideales y qué resultados se obtienen.

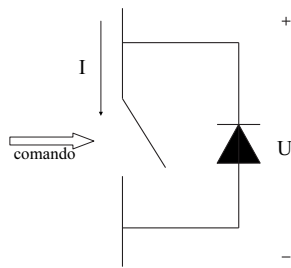


Figura 1.9: Llave apagable

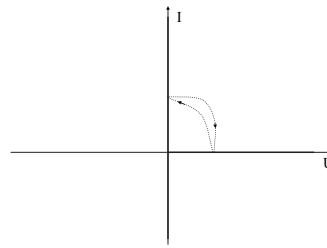


Figura 1.10: Característica de llave apagable ideal

## 1.2. Llaves reales

La implementación física real de una llave implica tanto apartamientos de sus características ideales como limitaciones a sus capacidades de conducir corriente y bloquear tensión. Se han obtenido soluciones que se aproximan a las llaves ideales en distinto grado y aspectos, y que se adaptan a distintos tipos de convertidores. En los capítulos siguientes se detallan las implementaciones físicas correspondientes.





## Capítulo 2

# Conducción en los semiconductores

Los dispositivos de conmutación de potencia se fabrican sobre la base de un semiconductor, el silicio de muy alta pureza. El silicio, como todo semiconductor, tiene una conductividad muy baja (resistividad muy alta).

En lo que sigue se presenta una descripción cualitativa del carácter de esta pequeña conductividad. El tema puede verse con más detalle en cualquier libro de física de dispositivos semiconductores (Sze 1981). Resúmenes del tema se encuentran en libros tradicionales de electrónica general (Millman & Halkias 1972) o de electrónica de potencia (Kassakian, Schlecht & Verghese 1992)

### 2.1. Conductividad intrínseca

La conducción en un material sólido como el silicio se debe al movimiento de electrones bajo la acción de un campo eléctrico. La conductividad depende de la energía necesaria para liberar un electrón de la red cristalina donde se encuentra formando los enlaces entre los distintos átomos.

Los electrones de un átomo aislado pueden tener solamente determinados niveles discretos de energía "permitidos". Los de mayor energía son los electrones de valencia, responsables de los enlaces.

En un cristal como el silicio, los niveles discretos de energía se transforman en intervalos o "bandas" de energía dentro de las cuales los electrones pueden tomar aproximadamente cualquier valor. Las bandas están separadas por intervalos de energía "prohibidos" a los cuales los electrones no pueden acceder. Utilizando la terminología en inglés, a estos intervalos les llamamos "gaps".

La banda de energía más alta que contiene los electrones que constituyen el enlace entre los átomos del cristal es la "banda de valencia".

Por encima de esa banda de energía hay un gap (intervalo de energías prohibidas) y luego un intervalo de energías permitidas llamado banda de conducción. Los electrones cuya energía se encuentra en esa banda no están ligados a ningún átomo de la red cristalina en particular, se pueden mover por el cristal (bajo la acción de un campo eléctrico, por ejemplo) y contribuyen a la conductividad eléctrica.

En principio la banda de conducción está vacía, todos los electrones de más energía de los átomos están en sus lugares formando los enlaces covalentes. Sin embargo existe la probabilidad de que, debido a la temperatura o eventualmente por acción de la luz (generación térmica u óptica) un electrón de la banda de valencia adquiera suficiente energía como para pasar a la banda de conducción, contribuyendo a la conductividad según lo descrito. Si un electrón pasa a la banda de conducción queda un enlace covalente incompleto por la falta de un electrón, lo cual equivale a una carga neta positiva en la banda de valencia, del mismo valor que la carga del electrón. Esa carga positiva se llama hueco. Bajo la acción de un campo eléctrico el hueco puede desplazarse por el cristal cuando un electrón de un átomo vecino toma el lugar libre.

Como resultado los huecos se comportan como cargas positivas que también contribuyen a la conductividad eléctrica.

La probabilidad de que se forme un par electrón-hueco de este tipo es proporcional a  $\exp(-E_g/kT)$ , siendo  $E_g$  el ancho del intervalo de energías prohibidas (gap) entre la banda de conducción y la banda de valencia,  $k$  es la constante de Boltzmann y  $T$  la temperatura absoluta.

Las diferentes características eléctricas de metales, semiconductores y no metales dependen de la disponibilidad de electrones en la banda de conducción y de los correspondientes huecos, lo que a su vez depende de la magnitud del gap entre la banda de conducción y la banda de valencia.

En los metales la banda de conducción se superpone en parte a la banda de valencia, lo cual significa que hay muchos electrones con energía suficiente como para ser movidos por el cristal como electrones libres. Los metales son buenos conductores y la conductividad se debe fundamentalmente a electrones libres en la banda de conducción.

En los no metales aislantes el gap es del orden de 5 - 10 eV, lo cual implica que la probabilidad de que se forme un par electrón-hueco es muy baja.

Los semiconductores tienen un gap de aproximadamente 1 - 3 eV lo cual significa que a temperaturas normales hay cierta cantidad de pares hueco - electrón.

La conductividad de los semiconductores se debe por lo tanto a la presencia tanto de cargas móviles negativas con energía suficiente como para estar en la "banda de conducción" como de cargas también móviles positivas ("huecos") en la banda de valencia.

Esta doble forma de conducción y la posibilidad de ser modificada en uno y otro sentido es lo que hace útiles a los semiconductores para construir llaves.

Los huecos y electrones que contribuyen a la conducción los llamaremos *portadores*.

La conductividad del silicio cristalino puede expresarse como:

$$\sigma = qp\mu_p + qn\mu_n \quad (2.1)$$

donde  $q$  es la carga del electrón,  $p$  y  $n$  las concentraciones de huecos en la banda de valencia (en  $m^{-3}$ ) y electrones en la banda de conducción respectivamente, y  $\mu_p$  y  $\mu_n$  la movilidad de los huecos y electrones definida como:

$$\mu = \frac{v}{E} \quad (2.2)$$

siendo  $v$  la velocidad media del portador en el cristal y  $E$  el campo eléctrico que lo impulsa.

El silicio puro cristalino se denomina "material intrínseco" y su conductividad "conductividad intrínseca".

## 2.2. Semiconductores tipo n y tipo p

La expresión 2.1 sugiere que si por algún medio aumentamos la concentración de electrones en la banda de conducción, la conductividad aumenta y la conducción se realizará fundamentalmente por movimiento de los electrones de la banda de conducción, como en un metal.

Análogamente, si aumentamos la concentración de huecos la conductividad también aumenta, pero la conducción se realizará fundamentalmente por el desplazamiento de huecos en la banda de valencia. Como vimos, el hueco, carga neta positiva debida a la falta de un electrón en un enlace (la carga físicamente reside en el átomo al cual le falta el electrón) se desplaza cuando, por la acción de un campo eléctrico, un electrón de un átomo vecino pasa a ocupar el lugar vacío del enlace, dejando a su vez un enlace incompleto en ese átomo. Si bien son electrones los que cambian de lugar, el resultado puede verse como el desplazamiento de una carga positiva. Se desplaza el lugar vacío (hueco) y por lo tanto la carga positiva neta, que ahora reside en el nuevo átomo con enlace incompleto.

En una situación estacionaria, la formación térmica de pares hueco - electrón se mantiene en equilibrio con otro proceso, el pasaje de electrones de la banda de conducción a la banda de valencia para ocupar un hueco, neutralizándolo. Este proceso es muy importante y le llamamos *recombinación*.

El aumento de concentración de electrones de conducción o de huecos en la banda de valencia <sup>1</sup> se obtiene agregando al silicio una cierta cantidad de átomos de otros elementos, que ocupan lugares en la red cristalina. Llamamos "dopar" a agregar ese elemento a la red cristalina.

Llamamos "dopaje n" al agregado de un elemento que haga que aumente la concentración de electrones en la banda de conducción. Llamamos al silicio dopado de esa manera "material n" o "silicio n".

Llamamos "dopaje p" al agregado de un elemento que haga aumentar la concentración de huecos. Al silicio dopado de esa manera lo llamamos "material p" o "silicio p".

## 2.3. Creación de material n

El silicio tiene cuatro electrones de valencia por átomo, que forman cuatro enlaces covalentes con otros cuatro átomos.

Si lo dopamos con un elemento del grupo 5 de la tabla periódica, por ejemplo fósforo (P) (también puede ser arsénico (As) o antimonio (Sb)) con cinco electrones de valencia, el átomo agregado se adaptará a la estructura cristalina estableciendo, con cuatro de sus cinco electrones, enlaces covalentes con los átomos de silicio que están alrededor. El quinto electrón de valencia del fósforo tiene un nivel de energía tal que necesita solamente 0,04 eV para que abandone

---

<sup>1</sup>Como los electrones involucrados en la conducción por huecos están en la banda de valencia, hablamos de los huecos como "cargas positivas en la banda de valencia". Es un modelo útil, pero se debe tener siempre presente qué significa en realidad.

el átomo de fósforo y se comporte como un electrón de conducción. En ese caso el fósforo queda como un ion positivo fijo habiendo "donado" un electrón para la banda de conducción. Elementos de este tipo se llaman "donadores". Al nivel de energía del quinto electrón que está 0,04 eV por debajo del borde inferior de la banda de conducción se le llama "nivel de donador". La diferencia de energía es tan pequeña que a temperaturas normales de trabajo prácticamente todos los átomos donadores están ionizados, quedando como cargas positivas fijas en el cristal. La concentración de electrones disponibles para la conducción es prácticamente igual a la concentración de átomos donadores. Un semiconductor dopado con donadores se llama *semiconductor n* o *material n* (en general *silicio n*).

## 2.4. Creación de material p

Si al silicio puro lo dopamos en cambio con un elemento del grupo 3 de la tabla periódica, con tres electrones de valencia, como por ejemplo Boro (B) (también puede ser Indio (In)) el átomo agregado se adaptará a la estructura cristalina estableciendo, con sus tres electrones, enlaces covalentes con los átomos de silicio que están alrededor. Se requiere un electrón más para establecer los cuatro enlaces completos. Si el átomo de boro toma un electrón de alguno de sus vecinos para completar el enlace, se transforma en un ion fijo cargado negativamente y crea un "hueco" extra, que contribuye a la conductividad por huecos. El átomo de boro ha "aceptado" un electrón al ionizarse. Elementos de este tipo se llaman "aceptores".

Al nivel de energía que está algo por encima del límite superior de la banda de valencia se le llama "nivel de aceptor", y la diferencia (0,04 eV) es la energía que hay que darle a un electrón de la banda de valencia para que se mueva hasta el átomo aceptor y lo ionice, dejando un hueco.

La energía necesaria es tan pequeña que a temperaturas normales prácticamente todos los aceptores están ionizados, quedando como cargas netas negativas fijas en el cristal.

La concentración de huecos disponibles para la conducción es prácticamente igual a la concentración de átomos aceptores.

## 2.5. Disponibilidad de cargas en el semiconductor

La conductividad de un material depende de los portadores disponibles. Parece claro que en un material *n* los portadores son fundamentalmente electrones y en un material *p* huecos. Sin embargo, si se quiere saber la cantidad de portadores disponibles en un material determinado se debe tener en cuenta el efecto de la recombinación.

La velocidad de recombinación (cantidad de recombinaciones por unidad de tiempo) es proporcional al producto de las concentraciones de huecos y electrones:

$$R \times n \times p = \text{velocidad de recombinación} \quad (2.3)$$

Siendo *n* y *p* los electrones y huecos por unidad de volumen respectivamente y *R* una constante de proporcionalidad.

Si en equilibrio térmico se generan  $G$  pares hueco - electrón por unidad de volumen, entonces:

$$G = R \times n \times p \quad (2.4)$$

la cantidad de pares hueco - electrón generados por unidad de tiempo es igual a la cantidad de pares hueco - electrón recombinados por unidad de tiempo.

Para un semiconductor no dopado la cantidad de huecos es igual a la cantidad de electrones en la banda de conducción:

$$n = p = n_i \quad (2.5)$$

por lo tanto:

$$n \times p = n_i^2 \quad (2.6)$$

$n_i$  es la concentración de portadores de cada tipo en un semiconductor intrínseco.

Se puede demostrar que la ecuación 2.6 vale tanto para el semiconductor intrínseco como para el dopado.

En un material  $n$  a temperaturas normales (las de trabajo de un semiconductor,  $-40^\circ C$  a  $150^\circ C$  por ejemplo) todos los donadores están ionizados y  $n \approx N_D$  ( $N_D$  es la concentración de donadores), por lo tanto:

$$p \approx \frac{n_i^2}{N_D} \quad (2.7)$$

en un material  $p$ ,  $p \approx N_A$  ( $N_A$  es la concentración de aceptores), por lo tanto:

$$n \approx \frac{n_i^2}{N_A} \quad (2.8)$$

Algunos datos para el silicio:

Concentración de portadores intrínsecos  $n_i \approx 1,5 \times 10^{11} m^{-3}$  a  $25^\circ C$

Concentración de átomos en el cristal  $\approx 10^{28} m^{-3}$

Movilidad de electrones:  $0,135 \frac{m^2}{Vs}$

Movilidad de huecos:  $0,040 \frac{m^2}{Vs}$

## 2.6. Creación de zonas p y n en un semiconductor

Las concentraciones de dopajes varían entre  $10^{18}$  y  $10^{25} m^{-3}$ . Estos valores están muy por encima de la disponibilidad intrínseca de portadores, por lo cual las propiedades eléctricas del semiconductor cambian drásticamente con el dopaje.

Sin embargo, están muy por debajo de la cantidad de átomos/ $m^3$  por lo cual las demás propiedades del silicio (físicas, químicas) permanecen inalteradas.

Para que un dispositivo semiconductor tenga las propiedades deseadas se utilizan distintos niveles de dopaje en sus distintas partes.

Un dopaje de  $10^{18} \sim 10^{20}$  átomos por metro cúbico se considera un dopaje bajo, el material tiene alta resistividad y se lo denomina *material  $n^-$  o  $p^-$* .

Un dopaje del orden de  $10^{22}$  se considera un dopaje medio, el material así dopado se lo denomina *material  $n$  o  $p$* .

Un dopaje de  $10^{24} \sim 10^{25}$  es un dopaje alto, el material es muy conductor y se lo denomina *material  $n^+$  o  $p^+$* .

Un material de un tipo puede ser cambiado a otro tipo mediante un dopaje adicional de concentración un par de órdenes de magnitud mayor.

Por ejemplo: un material  $p^-$  con  $10^{19}$  aceptores/ $m^3$  puede convertirse en  $n$  si se lo dopa con  $10^{22}$  donadores/ $m^3$  que predominan claramente.

A su vez, si a este material se lo dopa con  $10^{24}$  aceptores/ $m^3$  se lo convierte en un material  $p^+$ .

De esta forma pueden crearse zonas  $p$  y  $n$  adyacentes en el mismo cristal semiconductor, lo que permite implementar componentes.

Por ejemplo, un diodo (Figura 2.1) está constituido por un trozo de silicio que tiene una parte dopada  $p$  y otra dopada  $n$ .

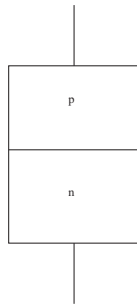


Figura 2.1: Esquema constructivo de un diodo

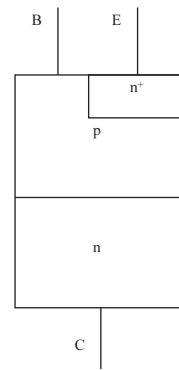


Figura 2.2: Esquema constructivo de un transistor

# Capítulo 3

## Tiristores

### 3.1. Introducción

El tiristor es la primer implementación de una llave de estado sólido para conmutación de potencia. Fue presentado por los laboratorios de General Electric en 1957 y sigue siendo el dispositivo con mayor capacidad de manejo de potencia. Su forma de funcionamiento está directamente asociada con la operación de un convertidor conmutado por la red (Capítulo 1). En ese campo el tiristor sustituyó finalmente a componentes basados en descargas en gases o vapores como los ignitrones, que hasta los años 70 dominaron el área de los convertidores de grandes potencias como el control de grandes motores de corriente continua y la transmisión de potencia en corriente continua y alta tensión.

Si bien su funcionamiento se adapta al convertidor conmutado por la red, su alta capacidad de bloqueo de tensión y de conducción de corriente ha impulsado su uso como llave en inversores y convertidores *CC/AC*, convirtiéndolo en llave apagable mediante componentes adicionales. Los tiristores para este último uso tienen una construcción especial que los hace más rápidos en sus conmutaciones. En nuevos diseños para estas aplicaciones han venido siendo sustituidos por llaves intrínsecamente apagables, como el GTO (Capítulo 5) y el IGBT (Capítulo 8).

El tiristor real se caracteriza por su robustez y su capacidad de manejo de potencia. La difusión de su uso hace imprescindible para el diseñador y el usuario de dispositivos de electrónica de potencia conocer los fundamentos del funcionamiento y aplicaciones de este componente.

### 3.2. Características generales del tiristor real

Consideraremos convertidores conmutados por la red, como el puente de seis pulsos dos vías (Fig. 3.1).

Los tiristores bloquean la tensión de pico de la fuente tanto en directo como en inverso y conducen la corriente  $I_d$  durante el tiempo que le toca conducir a cada uno. Si se consideran tiristores ideales, no hay restricciones a los valores de tensión y corriente. Además, la corriente por tiristores apagados y la tensión sobre tiristores prendidos es cero.

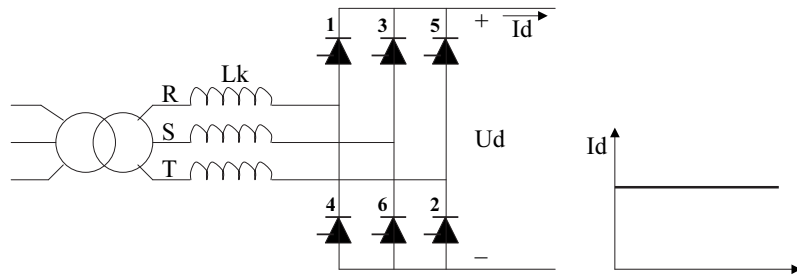


Figura 3.1: Puente de seis pulsos dos vías con corriente lisa

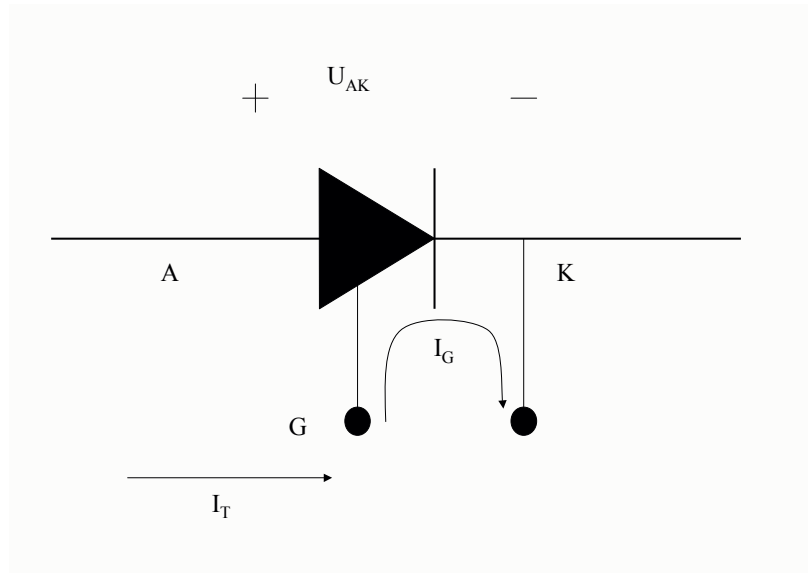


Figura 3.2: Esquema (símbolo) del tiristor

Los tiristores reales, en cambio, presentan limitaciones en cuanto a las tensiones a bloquear y corrientes a conducir que pueden ser caracterizadas mediante análisis de los estados de funcionamiento.

### 3.2.1. El tiristor como llave abierta.

#### Límite de tensión

La figura 3.2 muestra un esquema del tiristor con sus electrodos y las convenciones de signo de sus parámetros.

Cuando el tiristor no está conduciendo, puede estar en bloqueo inverso o en bloqueo directo. En bloqueo inverso  $U_{AK}$  toma un valor  $U_R$  pero con signo negativo:  $U_{AK} = -U_R < 0$ .  $U_R$  es la tensión que el tiristor está bloqueando en inverso.  $U_{RM}$  es la máxima tensión que, aplicada en inverso puede ser bloqueada por el tiristor.



En bloqueo directo:  $U_{AK} = U_D > 0$ .  $U_D$  es la tensión que el tiristor está bloqueando en directo.  $U_{DM}$  es la máxima tensión que, aplicada en directo, puede ser bloqueada por el tiristor.

Usualmente el fabricante da el mismo valor para  $U_{RM}$  y  $U_{DM}$  y la llama  $U_{DRM}$ .

$U_{DRM}$  es entonces la máxima tensión que el tiristor puede bloquear, tanto en directo como en inverso, según los datos del fabricante.

En bloqueo inverso,  $U_{AK}$  debe ser siempre menor en módulo que  $U_{DRM}$

$$|U_{AK}| = |U_R| < U_{DRM} \quad (3.1)$$

En bloqueo directo,  $U_{AK}$  debe ser siempre menor que  $U_{DRM}$

$$|U_{AK}| = |U_D| < U_{DRM} \quad (3.2)$$

### Corriente durante el bloqueo

En estado de bloqueo (llave abierta) la corriente por el dispositivo ideal es cero.

En el tiristor real, a pesar que el dispositivo no esté conduciendo, circula por él una pequeña corriente (corriente de fugas)  $I_f$  en sentido directo o inverso, dependiendo del tipo de bloqueo. Esa corriente depende de la temperatura y desempeña un papel importante en el estado de bloqueo directo.

### 3.2.2. El tiristor en conducción.

#### Límite de corriente

Cuando está conduciendo, el tiristor se comporta como una llave cerrada y circula por él una corriente  $I_T$  impuesta por el circuito externo.  $I_T$  no puede ser mayor que un valor  $I_{T_{max}}$ , el cual depende de la forma de onda de la corriente y del tiempo durante el cual esa corriente circula por el tiristor. El fabricante da varios valores de corrientes máximas en distintas condiciones de funcionamiento.

#### Tensión durante la conducción

En estado de conducción la tensión sobre el dispositivo ideal es cero.

En el tiristor real la tensión en estado de conducción  $U_{AK} = U_T > 0$ .  $U_T$  depende de la corriente y la temperatura y es del orden de 1 a 2 V.

### 3.3. "Ratings" y características

Para un tiristor determinado, el valor de la tensión  $U_{DRM}$  de bloqueo y los distintos valores de corrientes máximas representan límites dentro de los cuales puede operar el dispositivo con seguridad, y determinan en primera instancia qué tiristor es adecuado a una aplicación dada.

Otro ejemplo de límite es la temperatura de trabajo del tiristor. Los límites de este tipo se denominan "ratings" en las hojas de datos en inglés, palabra que se usará en el texto de aquí en adelante.

Considerado en funcionamiento, adquieren relevancia parámetros que no están directamente impuestos por la aplicación misma sino por el dispositivo,

Ratings	Características
$U_{\text{DRM}}$	$U_{\text{T}}$
$I_{\text{Tmax}}$ (average )	$I_{\text{f}}$
$I_{\text{Tmax}}$ (RMS)	$I_{\text{g}}$
$T_{\text{jmax}}$ (temperatura)	$t_{\text{on}}$
	$t_{\text{off}}$

Figura 3.3: "Ratings" y características

y deben ser tenidos en cuenta ya que definen los apartamientos con respecto al componente ideal. Ejemplos de esos parámetros son la corriente de fugas  $I_{\text{f}}$ , cuando el tiristor bloquea, la tensión sobre el tiristor  $U_{\text{T}}$  cuando conduce, los tiempos de pasaje de uno a otro estado y los requerimientos de corriente de *gate* para el disparo.

*Nota: Esta terminología se aplica a todas las llaves implementadas con semiconductores y los parámetros aparecen clasificados de esta forma en las hojas de datos*

### 3.4. Estructura de un tiristor

Para la construcción de un tiristor, se parte de un trozo de silicio  $n^-$  (que conduce esencialmente por movimiento de electrones), al cual se lo dopa de un lado y del otro con aceptores formando dos capas  $p$  (que conducen esencialmente por movimiento de huecos). Finalmente, la mayor parte de uno de esos lados  $p$  se dopa con una concentración muy grande de donadores, por lo que queda una zona  $n^+$ , y el otro lado  $p$  se dopa con una concentración muy grande de aceptores, por lo que queda una zona  $p^+$ . En la figura 3.4 se muestra un diagrama de la estructura que queda luego del proceso descrito.

En la figura 3.5 (Mohan, Underland & Robbins 1995) se muestra el perfil de dopaje de un tiristor común, así como posibles distribuciones del cátodo y el gate en el chip de silicio.

El esquema presentado en la figura 3.4 representa una zona muy pequeña del cristal de silicio que constituye el tiristor. En realidad el tiristor es una oblea de a lo sumo unas décimas de milímetros de espesor y radio que puede ir de algunos milímetros a más de 10 centímetros.

En la figura 3.6 se muestra a qué parte del tiristor puede corresponder la estructura de la figura 3.4. La oblea puede ser circular o rectangular.

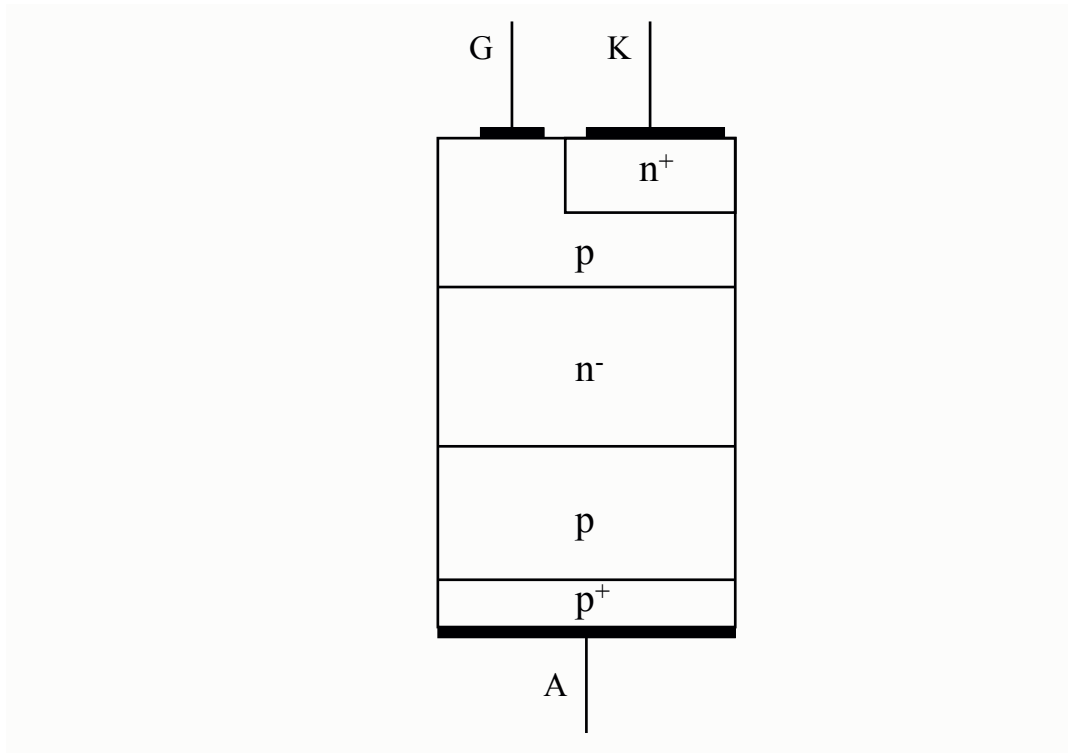


Figura 3.4: Esquema constructivo de un tiristor

La figura 3.7 muestra las capas, su numeración convencional y su conexión a los electrodos metálicos externos. La zona  $n^+$  constituye el cátodo (K) del tiristor (capa 4). La zona  $p$  superior (capa 3) es el gate (G). La zona  $n^-$  (capa 2) constituye la capa de bloqueo y no tiene conexión externa. La zona  $p$  inferior (capa 1) es el ánodo (A).

La zona  $p^+$  es parte del ánodo y se pone para mejorar el contacto del semiconductor con el metal que se conecta al mismo. En general las uniones metal - semiconductor son muy difíciles de lograr si se quiere que actúen como un conductor (unión óhmica) y no como una juntura con capacidad de rectificación (los diodos "schottky" consisten esencialmente en junturas metal - semiconductor).

La capa 4 ocupa superficies bastante extensas del silicio pero tiene que dejar zonas libres por donde se pueda tener un contacto metálico para el Gate (capa 3). El contacto de la capa 1 (a través de la zona  $p^+$ ) ocupa toda la superficie de la oblea de silicio (figura 3.8)

### 3.5. Funcionamiento

En lo que sigue analizaremos cómo funciona la estructura presentada, en tanto aproximación real de un tiristor.

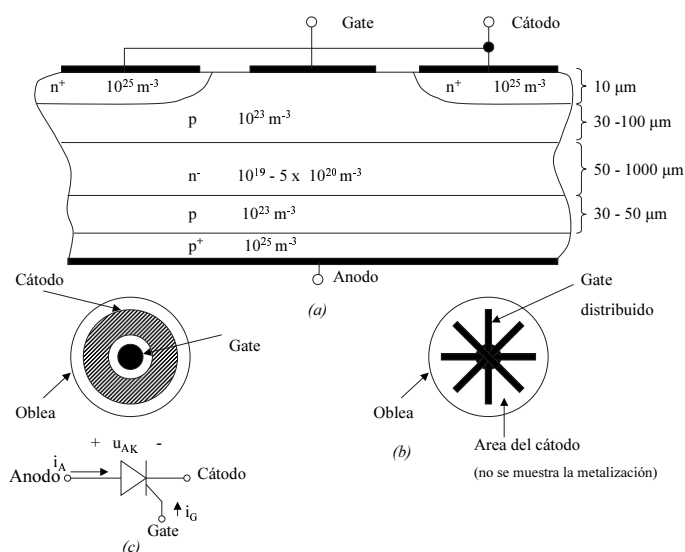


Figura 3.5: Estructura de un tiristor genérico según Mohan et al. 1995 (a) Sección vertical - (b) Distribución de gate y cátodo - (c) Símbolo

### 3.5.1. No conducción: Bloqueo

**Bloqueo inverso:**  $U_{AK} < 0$

Si se analizan las junturas se ve que, dada la tensión aplicada en la juntura 3-4, el lado  $n^+$  está más positivo que el lado p, por lo que se comporta como un diodo polarizado en inverso. Si se aplica el mismo análisis para las junturas 2-3 y 1-2 se ve que están polarizadas en directo y en inverso respectivamente. En resumen:

$J_{34}$  - polarizada en inverso

$J_{23}$  - polarizada en directo

$J_{12}$  - polarizada en inverso

Por lo tanto en el camino de la corriente se tienen dos diodos polarizados en inverso y el tiristor no conduce, a menos que la tensión sea lo suficientemente grande como para que los dos diodos entren en avalancha.

Debido a los dopajes y dimensiones de las capas, la juntura que bloquea la tensión inversa es la 1 - 2 ( $J_{12}$ , figura 3.9) ya que la tensión de avalancha de la juntura  $J_{34}$  es muy baja, debido al bajo espesor y el alto dopaje de las capas que la componen. La división de tensiones entre los dos diodos es tal que prácticamente toda la tensión aplicada en inverso queda bloqueada por  $J_{12}$ .<sup>1</sup> La juntura  $J_{34}$  en una implementación real se modifica de tal manera que su capacidad de bloqueo pierde importancia (ver sección 3.6.3).

El valor  $U_{DRM}$  dado por el fabricante es la máxima tensión inversa aplicable sin que entre en avalancha.

<sup>1</sup>Aunque  $J_{34}$  entrara en avalancha la corriente disponible es muy baja, ya que consiste solamente en las fugas en inverso de  $J_{12}$

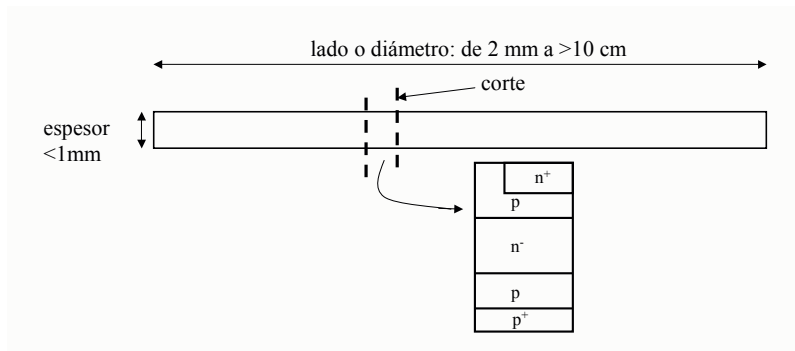


Figura 3.6: Dimensiones de una oblea de silicio para un tiristor

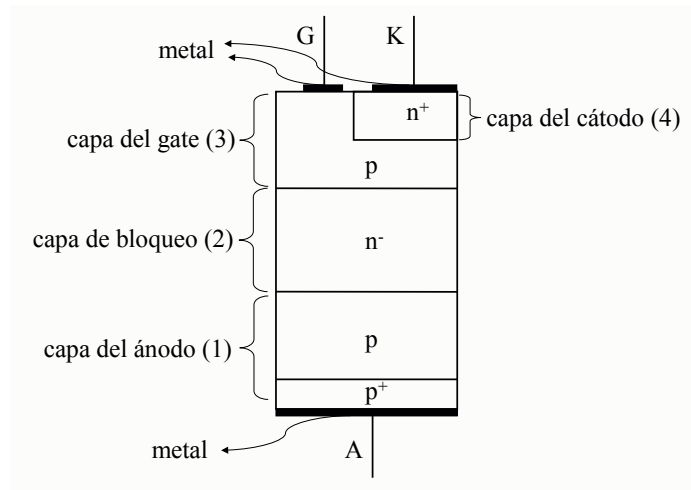


Figura 3.7: Detalles del esquema constructivo de un tiristor

Si la tensión  $U_{AK}$  llega a un valor  $U_{AK} = -U_{RBR}$  el diodo  $J_{12}$  entra en avalancha y el tiristor conduce una corriente determinada por el circuito externo. La tensión de avalancha está determinada por el ancho y el dopaje de la zona de bloqueo. El mecanismo de la avalancha se llama ionización por impacto. Un campo eléctrico suficientemente alto puede hacer que un electrón libre en el cristal adquiriera suficiente energía cinética como para impactar en un átomo de silicio, romper un enlace covalente y generar un nuevo electrón libre, que a su vez es acelerado por el mismo campo eléctrico. Es un proceso que avanza muy rápidamente como una reacción en cadena, creando en muy poco tiempo una gran cantidad de electrones libres en el cristal transformando la zona de empobrecimiento o depleción formada por la polarización inversa en un conductor.

La avalancha depende entonces del campo eléctrico necesario para que se produzca, que a su vez depende de la cantidad de electrones libres disponibles. El campo depende a su vez del espesor de la capa  $n^-$  y de la tensión aplicada, por lo tanto, a mayor espesor de la capa y menor dopaje (menor disponibilidad de electrones libres), mayor es la tensión necesaria para la avalancha. La figura

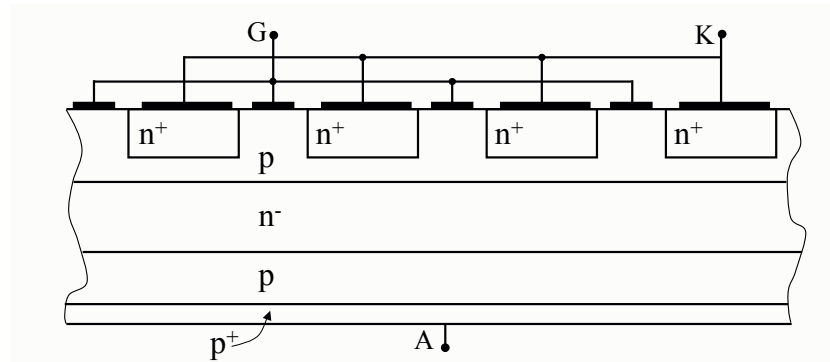


Figura 3.8: Distribución de contactos gate - cátodo de un tiristor

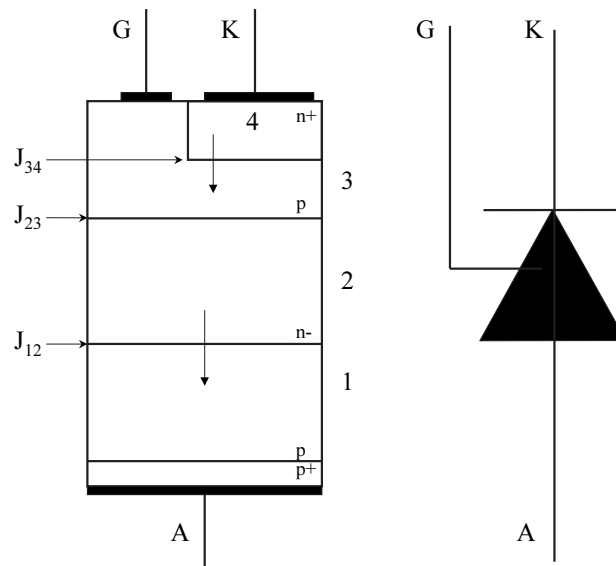


Figura 3.9: Esquema y representación de un tiristor

3.5 muestra la extensa gama de valores que puede tomar el dopaje de la capa 2, correspondiendo al rango de tensiones que pueden bloquear los tiristores.

La estructura muestra claramente que en bloqueo inverso no es posible hacer conducir el tiristor, ya que no hay forma de modificar la juntura  $J_{12}$  la cual se comporta como un diodo de alta tensión.

**Bloqueo directo:**  $U_{AK} > 0$

Haciendo un análisis similar al realizado para el bloqueo inverso, se ve que ahora:

$J_{34}$  - polarizada en directo

$J_{23}$  - polarizada en inverso

$J_{12}$  - polarizada en directo

En este caso se tiene una sola juntura polarizada en inverso, no hay conducción salvo la corriente de fugas de la juntura  $J_{23}$ . Si aumentamos la tensión directa

hasta  $U_{AK} = U_D > U_{R_{avalancha}}$  tendremos una avalancha en esa juntura a una tensión similar que la de avalancha en inverso, dado que la capa  $n^-$  que determina la capacidad de bloqueo es la misma.

Sin embargo, como entre la capa  $p$  y el contacto del cátodo hay una zona  $n^+$  el comportamiento general es distinto.

### 3.5.2. Conducción

#### *Conducción por exceso de tensión $U_{AK} > 0$*

Supongamos que, estando en las condiciones de bloqueo directo, la juntura  $J_{23}$  llega a una tensión del orden de la tensión que produce una avalancha. Si se analiza la construcción del tiristor, se ve que la estructura  $n^+$ ,  $p$  y  $n^-$  es un transistor y la corriente de fugas de la juntura  $J_{23}$  puede asimilarse a una corriente de base que, si tiene un valor suficientemente alto, puede hacer conducir este transistor.

Esa corriente es dependiente de la tensión  $U_{AK}$ , que está en su totalidad aplicada sobre la juntura  $J_{23}$ , la única polarizada en inverso.

Si  $U_{AK}$  es suficientemente grande (del orden de  $|U_{R_{BR}}|$ ) el transistor  $n^+pn^-$  (4 3 2) prende, antes de producirse la avalancha de  $J_{23}$ . El proceso se ilustra en la figura 3.10 y corresponde al encendido de un transistor  $nnp$ . La capa del cátodo ( $n^+$ ) es el emisor, la del gate ( $p$ ) corresponde a la base y la de bloqueo hace de colector. Los dopajes y espesores de las capas son los correspondientes a un transistor común, con lo cual su ganancia en emisor común es la normal. Por lo tanto, si bien la corriente de fugas es muy pequeña en comparación con las corrientes de trabajo previstas para el tiristor, si  $U_{AK} > 0$  es suficientemente grande, llega a un valor que alcanza para hacer conducir el transistor.

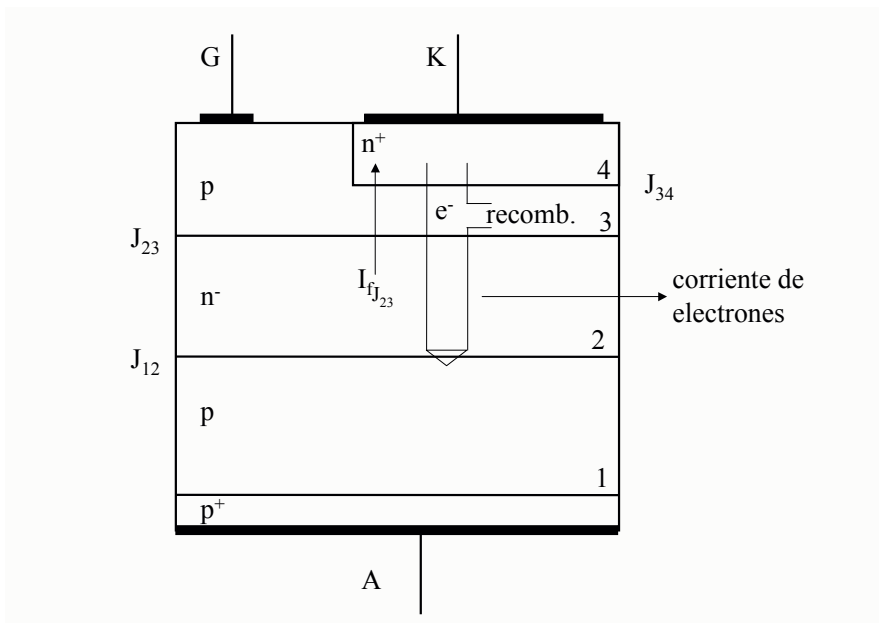


Figura 3.10: Comienzo del encendido del tiristor cuando  $U_{AK} > U_{DRM}$

La corriente de ánodo que empieza a circular porque se prendió el transistor  $n - pn+$  y que está determinada por el circuito externo se puede asimilar a la corriente de base de un transistor  $pnp$  constituido por las capas 1 (ánodo,  $p$ ), 2 (bloqueo,  $n^-$ ) y 3 (gate,  $p$ ). La capa 1 (ánodo) actúa como emisor.

Este transistor tiene mucho menos ganancia que el  $npn$ , puesto que tiene una base muy ancha (la capa de bloqueo del tiristor), pero la corriente de base es la corriente de colector del  $npn$ , por lo tanto el  $pnp$  empieza a conducir.

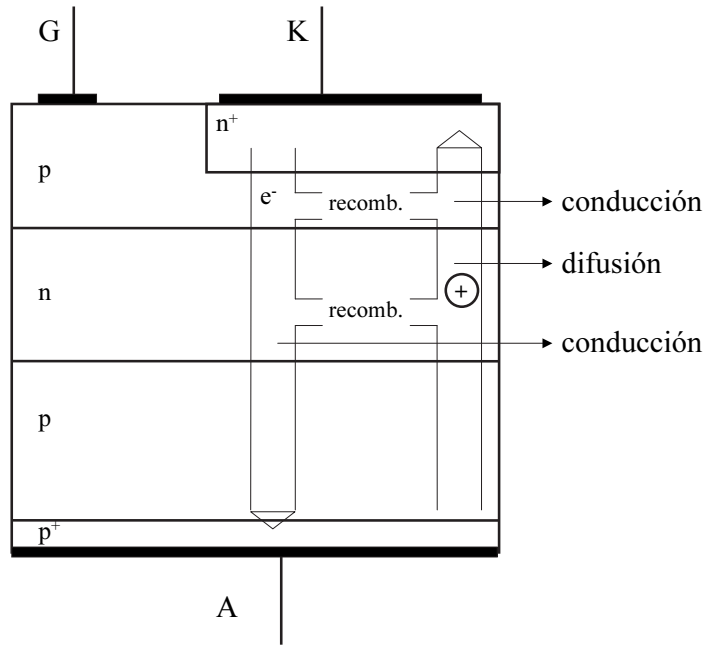


Figura 3.11: Tiristor en conducción

Al prenderse el transistor  $npn$  la corriente está formada esencialmente por electrones que vienen de la capa  $n^+$  hacia la zona 2 y al prenderse el transistor  $pnp$ , la corriente está formada esencialmente por huecos que salen de la capa 1, se difunden por la 2 ( $n^-$ ) y llegan a la capa 3, base del  $npn$ , aumentando la corriente de base de ese transistor. En esta situación se tienen dos transistores saturados, la tensión ánodo-cátodo cae, y la corriente total, suma de las corrientes  $npn$  y  $pnp$ , queda determinada por el circuito externo (figura 3.11).

El valor  $U_{DRM}$  dado por el fabricante es la máxima tensión directa que soporta el dispositivo sin entrar en conducción (figura 3.14).

#### *Conducción comandada por gate*

La característica fundamental del tiristor como llave reside en el hecho de que, con tensión  $U_{AK} > 0$  se puede "prender", es decir se puede comandar de manera que conduzca en el instante apropiado, mediante un electrodo de control, la compuerta o "gate".

Supongamos que tenemos el tiristor en bloqueo directo ( $U_{AK} > 0$ ) con



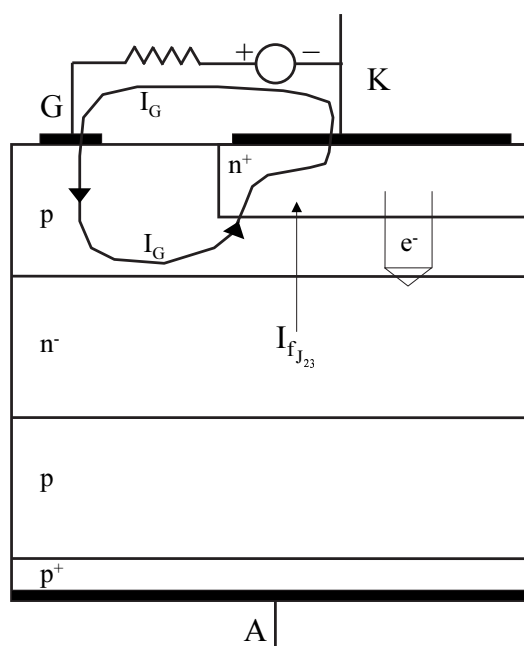


Figura 3.12: Encendido del tiristor con corriente de gate

$U_{AK} = U_D < U_{DRM}$ . La corriente de fugas directa  $I_{fJ_{23}}$  que depende de la tensión  $U_{AK}$ , no alcanza para encender el transistor  $n^+pn^-$ . En esas condiciones se hace circular una corriente  $I_G$  de gate a cátodo pasando por la juntura  $J_{34}$  (figura 3.12). Si la suma de las corrientes  $I_G + I_{fJ_{23}}$  tiene un valor suficientemente grande, comienza a conducir el transistor  $n^+pn^-$ , reproduciéndose el proceso de encendido ya descrito.

Si aplicamos valores cada vez mayores de  $I_G$ , serán necesarios valores menores de tensión directa  $U_D$  para que el tiristor entre en conducción, ya que se necesita menos corriente de fugas para completar la corriente de base necesaria para hacer conducir el transistor  $n^+pn^-$ .

Una vez encendido, la corriente de colector del transistor  $pn$  toma el papel de la corriente de base del  $npn$ . Los dos transistores quedan conduciendo e  $I_G$  no es ya necesaria.

Está claro que, para una aplicación concreta, es deseable que el tiristor dispare para el mayor rango posible de tensiones directas, y la corriente  $I_G$  debe adaptarse a este requerimiento. Los fabricantes dan en general el valor mínimo de  $I_G$  para que los tiristores disparen con seguridad bajo una tensión directa  $U_D \geq 6V$  (o  $\geq 12V$  para tiristores con  $U_{DRM} > 2kV$ ).

En la práctica esto significa que, en un puente de seis pulsos dos vías alimentado con 220 V, el ángulo mínimo de disparo es de  $\arcsin \frac{6V}{\sqrt{2}U} = 1,1^\circ$ , lo que no supone restricción práctica alguna a la controlabilidad del rectificador.

### 3.5.3. Modelo de dos transistores

Los dos transistores identificados en la estructura y funcionamiento del tiristor pueden representarse según el esquema de la figura 3.13.

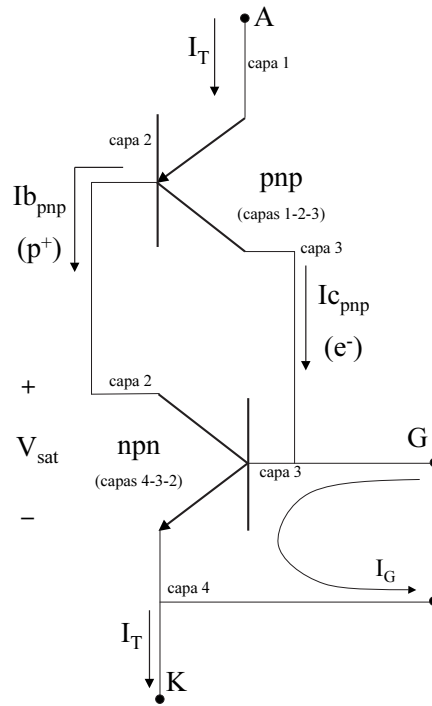


Figura 3.13: Modelo del tiristor como dos transistores

De la representación se deduce que, en conducción y con  $I_G = 0$ :

$$I_{b_{pnp}} = I_{c_{nnp}} \quad (3.3)$$

$$I_{c_{pnp}} = I_{b_{nnp}} \quad (3.4)$$

Además:

$$I_T = I_{b_{pnp}} + I_{c_{pnp}} = I_K \quad (3.5)$$

### 3.5.4. Caída de tensión en conducción

Es fácil ver ahora que la caída de tensión en conducción del tiristor ( $U_T$ ) no será nula y estará compuesta por la caída en conducción de un diodo y el voltaje de saturación de un transistor:

$$U_T = U_{EB_{pnp}} + U_{SAT_{nnp}} \quad (3.6)$$

El primer término de la ecuación varía muy poco con la corriente, mientras que el segundo término corresponde a la tensión de saturación de un transistor

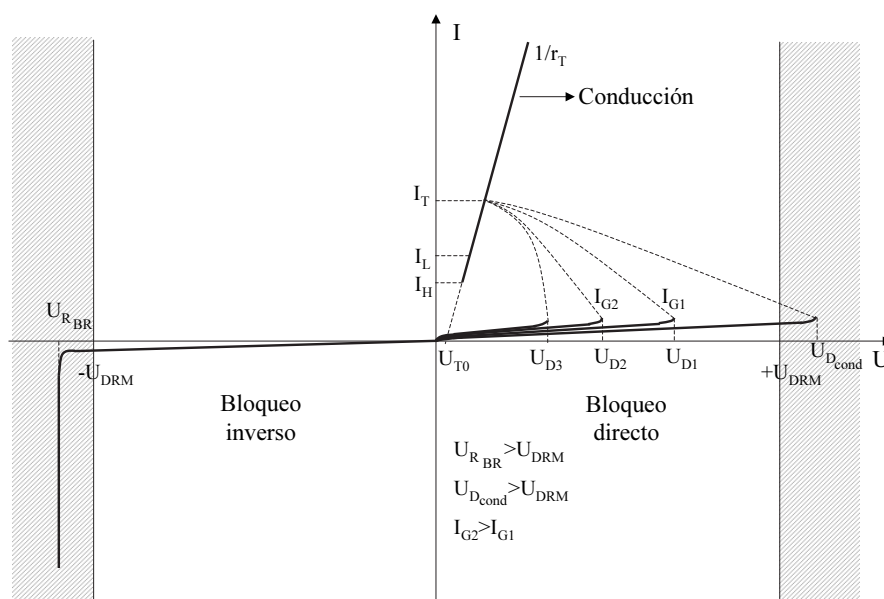


Figura 3.14: Característica ánodo-cátodo del tiristor

con un colector muy ancho y de bajo dopaje, por lo que tiene un comportamiento esencialmente resistivo.

La caída de tensión, a efectos prácticos suele expresarse de esta forma:

$$U_T = U_{T0} + r_T I_T \quad (3.7)$$

Donde  $U_{T0}$  es aproximadamente la suma algebraica de las caídas de tensión correspondientes a las junturas en el camino de la corriente y  $r_T$  la resistencia óhmica de la capa de bloqueo que, sobre todo en tiristores de tensiones medias y altas, ocupa la mayor parte del volumen del dispositivo.

### 3.5.5. Característica ánodo - cátodo

Todo lo anterior se resume en la característica ánodo - cátodo del tiristor (Fig. 3.14)

El valor de  $U_{DRM}$  lo establece el fabricante para definir una zona de operación donde el dispositivo no entra en conducción en forma forzada con polarización directa ni cae en avalancha con polarización inversa.

¿Qué sucedería si se aplicara una corriente de gate que prende el transistor *npn* pero la corriente de colector de éste no es suficiente para prender el transistor *pnP*? El tiristor no prendería. Es por esto que el fabricante define una corriente externa mínima (proporcionada por el circuito externo) para que el tiristor encienda:  $I_L$  (latch).

A su vez, si el tiristor está prendido y no se le está suministrando corriente de gate, si la corriente que circula por el circuito externo baja por debajo de

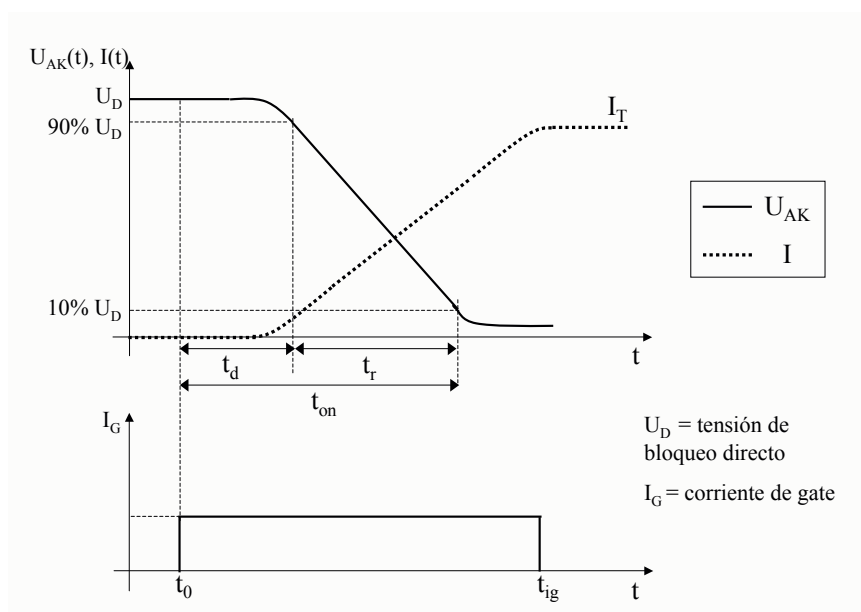


Figura 3.15: Curvas de encendido de un tiristor

determinado valor  $I_H$  (holding) dado por el fabricante, el tiristor se apaga debido a que la corriente por el circuito externo deja de ser suficiente como para mantener prendidos los dos transistores. Si se cumple que

$$I_T \simeq I_{b_{ppn_{minima}}} + I_{b_{npp_{minima}}} < I_H \quad (3.8)$$

los portadores se recombinan en las bases (capas 2 y 3) a mayor velocidad de lo que son suministrados por el circuito externo.

Se cumple que:

$$I_H < I_L \quad (3.9)$$

### 3.6. Encendido

La figura 3.15 ilustra el proceso de encendido del tiristor. Se supone que la tensión  $U_{AK}$  es  $U_{AK} = U_D > 0$ , con  $U_D$  suficientemente alta como para que el tiristor dispare si se le aplica corriente directa a la juntura gate - cátodo (circuito de gate). La mínima tensión directa práctica está en los datos de los fabricantes y es convencionalmente 6 o 12 V, dependiendo de la capacidad de bloqueo del tiristor.

El proceso de encendido del tiristor que interesa estudiar es el que se inicia con la aplicación de corriente de gate en el instante elegido para el disparo ( $t_0$ ).

Como la corriente que se aplica para el encendido circula entre el gate y el cátodo, la zona que enciende primero es la parte del tiristor que coincide con el borde de la zona del cátodo (Figura 3.16).

El tiempo que demora el tiristor en empezar a conducir es un tiempo de retardo  $t_d$  tal que:

$$t_d > t_{w_{p(n)}} + t_{w_{n(p)}} \quad (3.10)$$

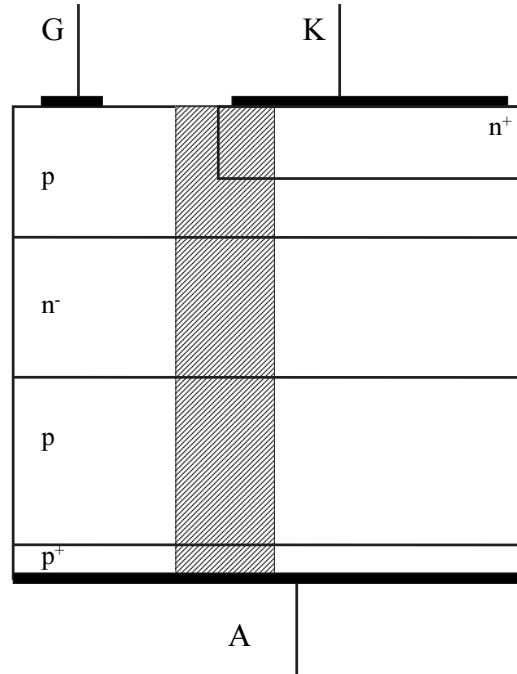


Figura 3.16: Comienzo del encendido - la corriente inicial pasa por la zona sombreada (borde del cátodo)

Donde  $t_{w_{p(n)}}$  es el tiempo de tránsito de un portador  $n$  (electrón) a través de la base  $p$  del transistor  $npn$  y  $t_{w_{p(n)}}$  es el de un portador  $p$  (hueco) a través de la base  $n$  del transistor  $pnnp$ . El mecanismo de transporte de portadores de un tipo en material cuyos portadores son del otro tipo es la *difusión*. Los electrones (portador  $n$ ) salen del emisor  $n^+$  del transistor  $npn$  y se difunden a través del material  $p$  de la base hasta llegar al colector  $n^-$ . El tiempo de tránsito es aproximadamente

$$t_{w_{n(p)}} = \frac{W_3^2}{2D_n} \quad (3.11)$$

donde  $W_3$  es el espesor efectivo de la capa 3 ( $p$ ) y  $D_n$  la constante de difusión de los electrones en material  $p$ .

Análogamente:

$$t_{w_{p(n)}} = \frac{W_2^2}{2D_p} \quad (3.12)$$

donde  $W_2$  es el espesor efectivo de la capa 2 ( $n$ ) y  $D_p$  la constante de difusión de los huecos en material  $n$ .

Una vez encendido ese borde la corriente empieza a circular y la tensión  $U_{AK}$  empieza a bajar. El tiempo que demora la tensión en bajar del 90 % al 10 % de la tensión de bloqueo inicial es el tiempo de subida  $t_r$ , durante el cual aumenta algo la superficie de la zona encendida y aumenta además la densidad de corriente.

En convertidores conmutados por la red el crecimiento de la corriente está dado fundamentalmente por el circuito externo.

El tiempo de encendido es

$$t_{on} = t_d + t_r \quad (3.13)$$

$$t_{IG} > t_{on} \quad (3.14)$$

El tiempo de encendido  $t_{on}$  se llama a veces  $t_{gt}$ .

$t_d$  es del orden de 1-2  $\mu s$ , mientras que  $t_r$  puede variar entre 2 y 10  $\mu s$ . Luego de transcurrido  $t_{on}$ , la zona encendida se sigue extendiendo hacia el centro de la zona  $n^+$  de cátodo con una velocidad de algunas décimas de  $mm/\mu s$ . El tiempo que demora el tiristor en quedar prendido totalmente depende por lo tanto de la superficie y de las geometrías del dopaje de emisor y de la conexión de gate que se diseña de manera de que el borde del dopaje de emisor cubra la mayor parte posible del chip de silicio. La complejidad del diseño depende de a qué tipo de aplicaciones está destinado el tiristor. Dispositivos de alta velocidad presentan diseños de mayor complejidad.

### 3.6.1. Valor máximo de la velocidad de subida de la corriente $\left(\frac{dI}{dt}\right)$

Si el circuito externo es tal que cuando el tiristor apenas empieza a conducir la corriente sube muy abruptamente, como se asume cuando se analiza un convertidor conectado a una red fuerte con  $L_{cc} \approx 0$ , como aún no conduce todo el dispositivo se tendría toda la corriente del circuito externo circulando por zonas muy pequeñas, lo que ocasionaría la destrucción del tiristor por calentamiento excesivo de esas zonas. Existe un parámetro,  $dI/dt$ , que especifica cuál es la velocidad máxima admisible de crecimiento de la corriente sin que se dañe el tiristor ( $dI/dt$  crítico). Los valores típicos del  $dI/dt$  crítico van de 50 a 200  $A/\mu s$  en la mayor parte de los tiristores disponibles.

### 3.6.2. Riesgo de falla por $\frac{dI}{dt}$ en aplicaciones prácticas

En convertidores conmutados por la red, el  $\frac{dI}{dt}$  en el encendido queda determinado por la inductancia del circuito de conmutación.

En el caso de un puente rectificador alimentado a través de un transformador, no se corre el riesgo de un crecimiento muy rápido de la corriente pues se tiene la inductancia de cortocircuito del transformador en el circuito de conmutación, que generalmente es suficiente para mantener el  $\frac{dI}{dt}$  muy por debajo del valor crítico, aún durante defectos.

Si se trata de un control de un motor de corriente continua directamente conectado a la red, allí se depende del valor de la impedancia de la red. En estos casos, por seguridad, se debería instalar inductancias en serie ya que puede suceder que la potencia de cortocircuito del lugar de conexión sea muy grande, y los tiempos de conmutación muy cortos. En el caso de instalaciones grandes, como por ejemplo Convertidores para Transmisión en Corriente Continua y Alta Tensión (*HVDC*- High Voltage Direct Current), las corrientes son del orden de miles de A (decenas de miles en caso de defectos). Aún teniendo transformadores, los valores de  $\frac{dI}{dt}$  pueden aproximarse al valor crítico. Se suele entonces conectar

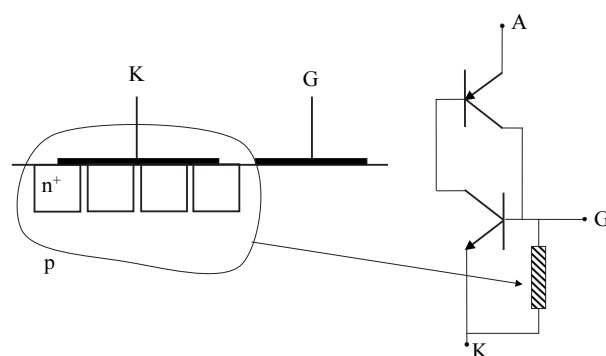


Figura 3.17: Modificación para aumento de corriente de gate

una inductancia en serie con cada válvula de tiristores<sup>2</sup>. Como se trata de limitar el  $\frac{dI}{dt}$  durante el encendido, se conecta generalmente una inductancia saturable, que actúa como inductancia a valores bajos de corriente. Una vez que la corriente crece, la inductancia satura y se comporta como si no estuviera presente en el circuito. En instalaciones de alta tensión cada tiristor del esquema de la Figura 3.18 se implementa con un cierto número de tiristores en serie (pueden llegar a ser varios cientos) disparados simultáneamente. En serie con los tiristores se instalan uno o más reactores (inductancias) saturables.

### 3.6.3. Modificación de cátodo

Si los tiristores en un puente se disparan muy cerca del instante de conmutación natural, algunos encenderán y otros no. Existe una gran dispersión en el comportamiento de los dispositivos. Las hojas de datos garantizan el disparo del tiristor cuando  $U_{AK} > 6V$  (o 12 V dependiendo del tiristor). En la práctica se espera a que la tensión directa sea bastante mayor. Esta es una de las razones para que exista un ángulo de disparo mínimo para los convertidores.

La corriente de fugas que tiene la juntura 23 depende, además de la tensión aplicada, de la temperatura. La densidad de corriente necesaria para que un tiristor como el modelado conduzca es del orden de  $100\mu A/cm^2$ , por lo que, si sube un poco la temperatura, el tiristor disparará solo. En consecuencia, se le debe dar cierta robustez al gate de tal forma que sean necesarias corrientes del orden de por lo menos 20 mA, dependiendo del rating del tiristor, para que el dispositivo encienda. Para lograr esto se hacen pequeños canales en la capa  $n^+$  para que el material  $p$  llegue al cátodo, lo cual en la práctica significa incorporar una resistencia entre el gate y el cátodo como se muestra en la figura 3.17.

Esta modificación consigue fijar la corriente que se tiene que suministrar para encender el transistor, pero ocasiona que la juntura  $n^+p$  no sea relevante en el bloqueo inverso.

<sup>2</sup>Se llama válvula de tiristores a un conjunto de tiristores conectados en serie para obtener tensiones de bloqueo del orden de  $10^2 - 10^3$  kV (un único tiristor bloquea menos de 10 kV)

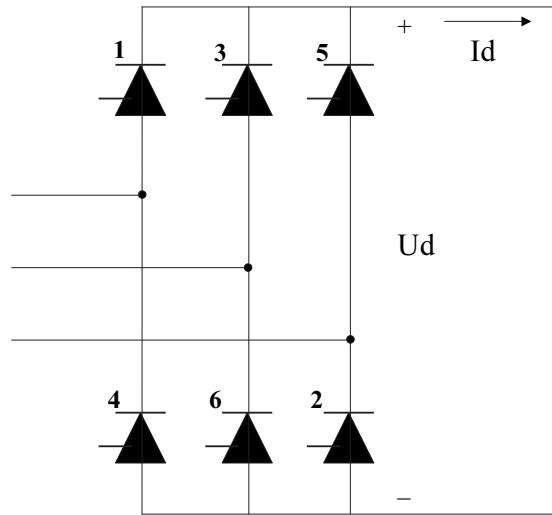


Figura 3.18: Puente de tiristores seis pulsos dos vías

### 3.7. Disparo

Llamamos disparo de un tiristor a la acción necesaria para que en un instante determinado por los requerimientos de operación del circuito el tiristor se encienda, es decir, pase de bloqueo directo a conducción (la terminología equivalente en inglés es *triggering*  $\implies$  *disparo*, *turn - on*  $\implies$  *encendido*).

El disparo se realiza mediante la aplicación de un pulso de corriente en el circuito gate - cátodo, que queda caracterizado por su amplitud, forma de onda y duración.

El comienzo del pulso de  $I_g$  debe ser lo más parecido posible a un escalón de corriente. La duración debe ser por lo menos  $t_d$  ( $\approx$  tiempo de encendido del transistor *nnp* + tiempo de encendido del transistor *pnp*). En la práctica lo razonable parece ser aplicar el pulso de gate por lo menos durante  $t_{on} = t_d + t_r$  (Figura 3.15).

En las hojas de datos a veces aparece  $t_d$ , a veces  $t_{on}$  y frecuentemente ningún dato sobre el tiempo de encendido, sobre todo en tiristores para aplicación en baja frecuencia.

Si bien no es necesario, puede mantenerse la corriente de gate todo el tiempo que se prevé que va a conducir el tiristor. En un puente de seis pulsos dos vías (Figura 3.18) se mantendría  $120^\circ$  (6,66 ms en 50 Hz) en estado estacionario. Además de facilitar la implementación en algunos casos, facilita el reencendido de tiristores que se apagan en operación.

Esta práctica puede ser adecuada en convertidores de corrientes de hasta algunos cientos de amperes y potencia del orden de unos cientos de *kW*, con tensiones máximas bloqueables por un solo tiristor. Las corrientes de gate son del orden de 200 *mA* y pueden mantenerse los  $120^\circ$ .

Para potencias más altas y para aplicaciones en las cuales es necesario



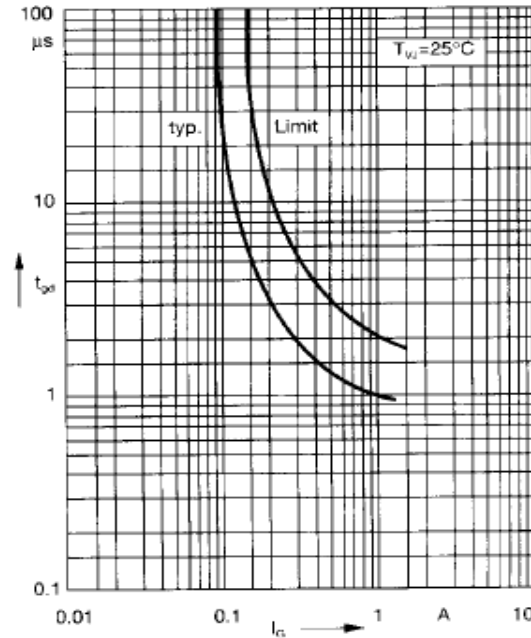


Figura 3.19: Curva "Gate trigger delay time" correspondiente al MCD250 (de hoja de datos de Ixys)

implementar válvulas con tiristores en serie se utiliza un pulso de disparo de duración aproximada  $t_{ig} = t_d + t_r$  y de amplitud mucho mayor que la estrictamente necesaria para encender el tiristor.

Esta implementación evita tener que mantener corrientes relativamente altas de gate durante tiempos prolongados. Como la amplitud de la corriente de gate está limitada solamente por la potencia que se puede disipar en la junta gate-cátodo, durante un tiempo corto puede usarse una corriente mayor que la estrictamente necesaria.

Si se aumenta la corriente de gate  $t_d$  disminuye. Un análisis más detallado muestra que el encendido está controlado por carga eléctrica, y mayor corriente de gate implica menos tiempo de retardo  $t_d$ . La figura 3.19 muestra el retardo en función de la corriente en un tiristor de la compañía IXYS (*IXYS Semiconductors Datasheets*). Disminuir  $t_d$  es particularmente importante en aplicaciones con tiristores conectados en serie, donde es fundamental la simultaneidad del encendido de la cadena para evitar sobretensiones (si un tiristor de la serie no dispara y los otros sí, el tiristor que no disparó tiene sobre sí toda la tensión directa y seguramente se rompe porque no está dimensionado para bloquearla)

Es interesante ver qué consecuencias tiene el empleo de uno u otro método de disparo (pulso durante todo el período de conducción previsto o pulso en el encendido estrictamente) en un convertidor particular.

Un puente rectificador de seis pulsos dos vías como el de la figura 3.18 tiene dos modos estacionarios de funcionamiento denominados conducción continua y discontinua. El análisis y descripción correspondientes pueden verse en textos de Electrónica de potencia (Mohan et al. 1995) (Thorborg 1988)

Si el puente está en conducción continua, cuando se produce la conmutación entre el tiristor 1 y el 3, el tiristor 2 continúa conduciendo sin problemas.

Si el puente está trabajando en régimen de conducción discontinua, cuando se produzca la conmutación mencionada el tiristor 2 estará apagado ya que se anuló la corriente  $I_d$  que circulaba por el mismo. En estos casos, si no se optó por mantener la corriente de gate durante todo el período de conducción del tiristor, es necesario dar un "pulso de refresco" simultáneamente con el encendido de 3, para que la corriente pueda circular. Es claro que este procedimiento se debe aplicar sucesivamente a todos los tiristores que componen el puente.

### 3.7.1. Valor de la corriente de gate

El valor de la corriente de gate necesaria para disparar el tiristor depende de la construcción y tamaño del dispositivo y está generalmente dado en una o más formas en la hoja de datos del fabricante.<sup>3</sup>

Su valor mínimo es la corriente necesaria para hacer conducir por el transistor *npn* suficiente corriente como para a su vez prender el transistor *pnp*, en el modelo de tiristor presentado.

Ese valor depende de la corriente de fugas que se establece al polarizar el tiristor con una tensión mayor o igual a 6 V (12 V) la cual a su vez depende de la temperatura. A mayor temperatura se tiene mayor corriente de fugas hacia la capa del gate y por lo tanto se necesita menos corriente externa para la conducción.

Su valor máximo depende de la máxima generación de calor ( $P_{Gate} = I_G U_{GK}$ ) admisible en el electrodo del gate y en su unión con el silicio (circuito de gate).

Las hojas de datos de los tiristores contienen distinto grado de información a este respecto. En general aparece por lo menos la corriente de gate necesaria para disparar el tiristor con  $T = 25^\circ C$  y  $U_D = 6V$ , las potencias media y máxima que se puede disipar en la juntura gate - cátodo y un diagrama que suelen llamar "Características de disparo de gate" o a veces "Gate characteristics" que permite dimensionar el circuito a emplear para el disparo y que garantice el mismo para todos los ejemplares de tiristores de un mismo tipo, por ejemplo todos los tiristores LS431843 (*Powerex Semiconductors Datasheets*) en un determinado circuito.

### 3.7.2. Característica de gate y características de disparo de gate

Si mediante un circuito como el de la figura 3.20(a) se hace pasar una corriente variable entre el gate y el cátodo de un ejemplar de tiristor dado (por ejemplo un LS431843 elegido al azar) y se mide la tensión  $U_{GK}$ , se obtiene una curva  $U_{GK}(I_G)$  similar a la de un diodo polarizado en directo. Llamaremos a esa curva *Característica de gate del tiristor*. Si repetimos el procedimiento con

<sup>3</sup>Se sugiere analizar las hojas de datos de los componentes MCC250 (*IXYS Semiconductors Datasheets*) y LS43\_43 (*Powerex Semiconductors Datasheets*) para facilitar el seguimiento de los conceptos que se exponen en estas secciones

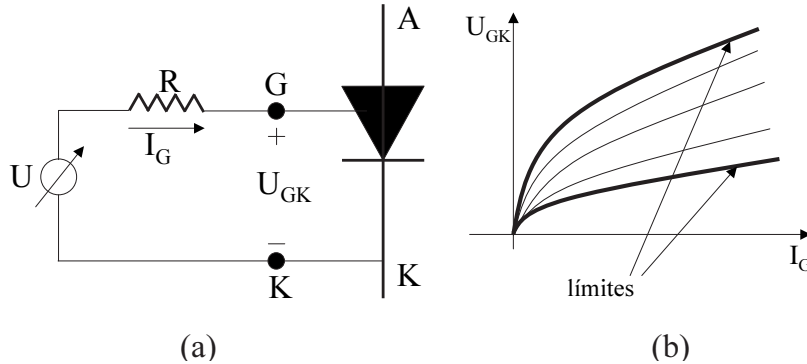


Figura 3.20: Características de gate y circuito

otro ejemplar del mismo código, obtendremos una curva distinta debido a la dispersión en la fabricación .

Lo que hace el fabricante es dar dos curvas límite en un diagrama  $I_G - U_{GK}$  y asegurar que la característica de gate de un ejemplar cualquiera de un tiristor de determinado modelo se encuentra en la zona comprendida entre esos dos límites (Figura 3.20(b)).

No se debe confundir la característica de gate con estos límites.

En la curva de cada tiristor particular hay un punto tal que para una corriente de gate igual o mayor que la que le corresponde, el tiristor dispara. El fabricante da entonces, en el mismo diagrama, una curva que corta todas las características en un punto tal que, para corrientes mayores o iguales a la representada por ese punto, se asegura el disparo. En un diagrama  $U_{GK} - I_G$  de ejes con escala lineal esa curva es una recta como la (a) de la figura 3.21. Si se inyecta una corriente  $I_G$  tal que el punto correspondiente en la característica del ejemplar particular de tiristor está a la derecha de esa recta, el tiristor dispara.

La recta que determina la zona de disparo seguro varía con la temperatura, a mayor temperatura la recta se mueve a la izquierda del diagrama dado que las fugas son mayores y por lo tanto se necesita menor corriente de gate para encender el tiristor. Normalmente se da esta recta para  $T = 25^{\circ}C$  y para  $T = -40^{\circ}C$ .

El fabricante también da otra recta tal que si se opera con valores que quedan por debajo de esta recta, es seguro que el tiristor no disparará. Muchas veces esta recta se da únicamente como un valor de tensión gate-cátodo (recta (b), figura 3.21). Este valor se debe tener en cuenta para las eventuales tensiones inducidas que se tengan en el circuito de disparo que podrían causar disparos no deseados.

Habíamos dicho que la corriente de gate está limitada por la potencia máxima que se puede disipar en la juntura gate - cátodo. En la lista de "ratings" del componente se indica generalmente la potencia media y la máxima. En el diagrama  $U_{GK}(I_G)$  el límite debido a la potencia se representa mediante

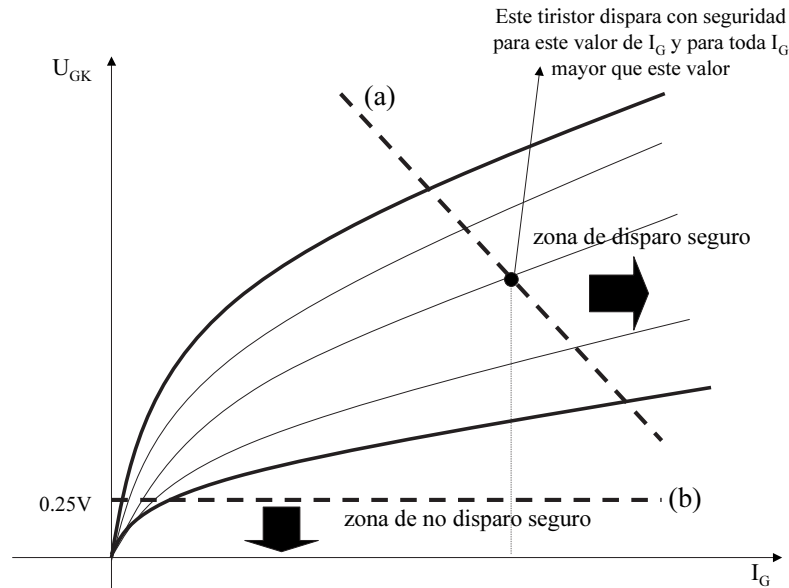


Figura 3.21: Características de disparo de gate

hipérbolas  $P_G = U_{GK}I_G$  (Figura 3.22) paramétricas en la duración del pulso de disparo. Si se elige disparar mediante un pulso corto de amplitud alta se deberá cuidar que el punto de operación quede a la izquierda de la curva de potencia máxima correspondiente al ancho de pulso inmediatamente mayor al elegido, pero se deberá cuidar también que la potencia media no supere el valor máximo establecido.

Por ejemplo, el tiristor C391 (*Powerex Semiconductors Datasheets*) admite una  $P_G$  máxima de 25 W durante 5 ms, pero si lo empleamos con ese valor de  $P_G$  y ese ancho de pulso en un circuito conmutado por la red a 50 Hz, como tendremos un disparo cada 20 ms, la potencia media llegará a 6,25 W, mayor a los 5 W admisibles según la hoja de datos.

### 3.7.3. Circuito de disparo

El circuito de disparo debe asegurar que, al conectarse al dispositivo a disparar, el punto de operación se encuentra en la zona limitada por:

- 1) el límite de disparo seguro elegido (dependiente de la temperatura)
- 2) la curva de potencia máxima de gate correspondiente al ancho de pulso de corriente de gate elegido para la aplicación
- 3) los dos límites entre los cuales se encuentran las características de gate de los distintos ejemplares

Basta entonces con dimensionar adecuadamente un circuito cuyo equivalente de Thévenin sea una resistencia  $R$  en serie con una f.e.m.  $U$  (Figura 3.23)

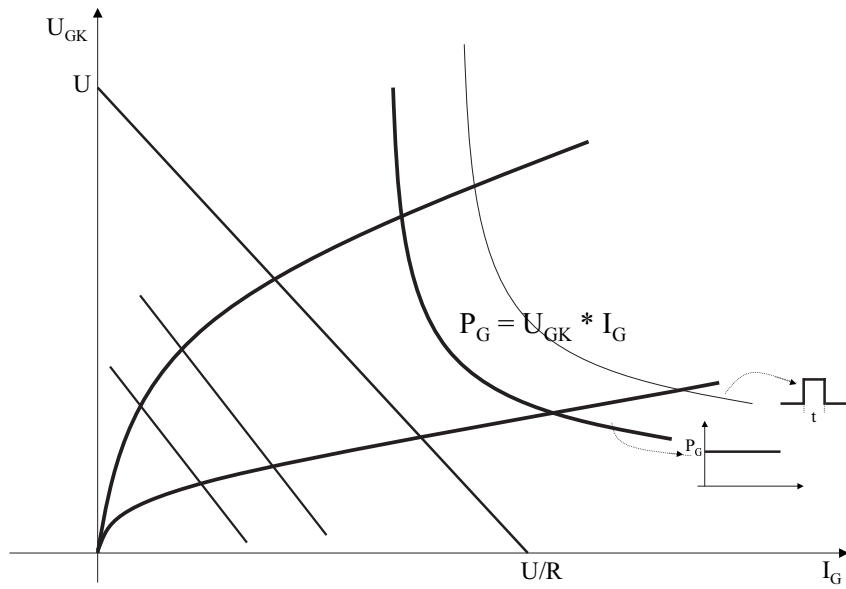


Figura 3.22: Límite de potencia máxima y recta de carga

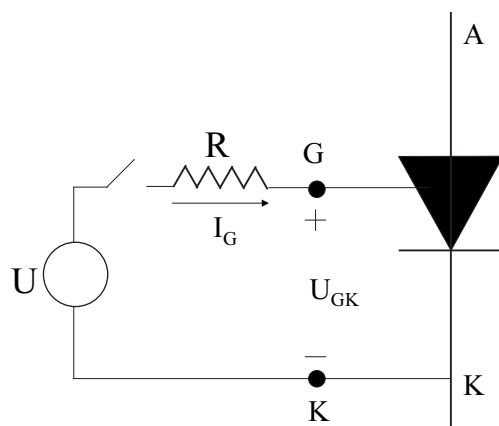


Figura 3.23: Circuito de disparo – Equivalente Thévenin

Su ecuación es:

$$U_{GK} = U - RI_G \quad (3.15)$$

que se representa por una recta en el diagrama de características de disparo de gate. Se elige  $U$  y  $R$  de manera que la recta corte a las características en puntos de operación ubicados en la zona definida por el límite de disparo seguro, la potencia máxima y los dos límites entre los que se encuentra la característica de gate del dispositivo (Figura 3.24).

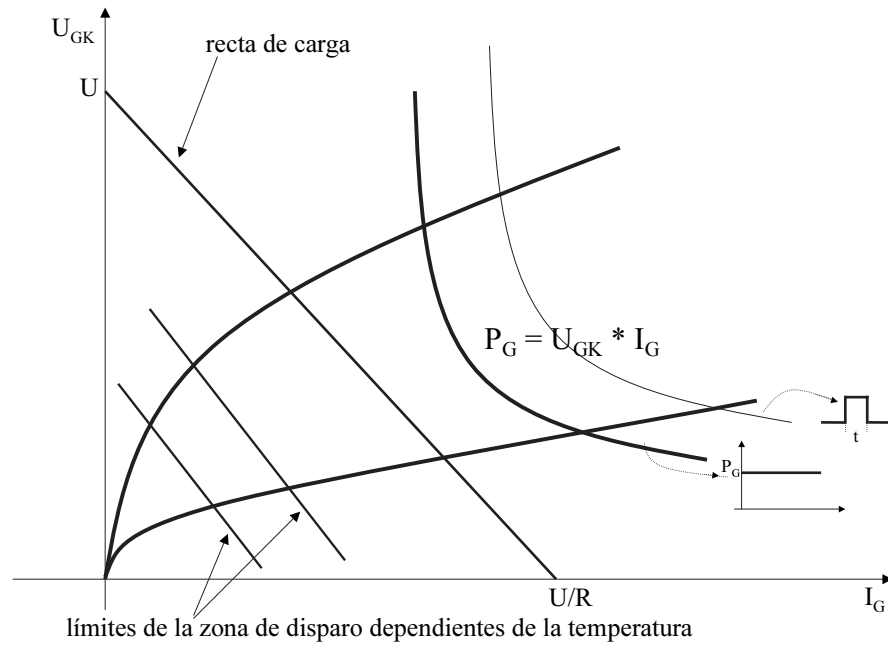


Figura 3.24: Límite de potencia máxima y recta de carga

Como resulta poco práctico poner los límites de disparo seguro y los límites de potencia en un mismo diagrama lineal, se utiliza generalmente un diagrama logarítmico como el de las figuras 3.25 (*Powerex Semiconductors Datasheets*) y 3.26 (*IXYS Semiconductors Datasheets*).

Los límites de disparo seguro se representan por rectángulos definidos por un valor de tensión y una corriente y la recta de carga queda representada por una curva (Figura 3.25).

Los límites de potencia máxima son rectas en este caso.

### 3.7.4. Implementación práctica del circuito de disparo:

En un puente rectificador de seis pulsos dos vías, los tiristores que tienen los cátodos unidos tienen una referencia común para el disparo. El problema lo presentan los tiristores que tienen los ánodos unidos pues sus cátodos tienen una

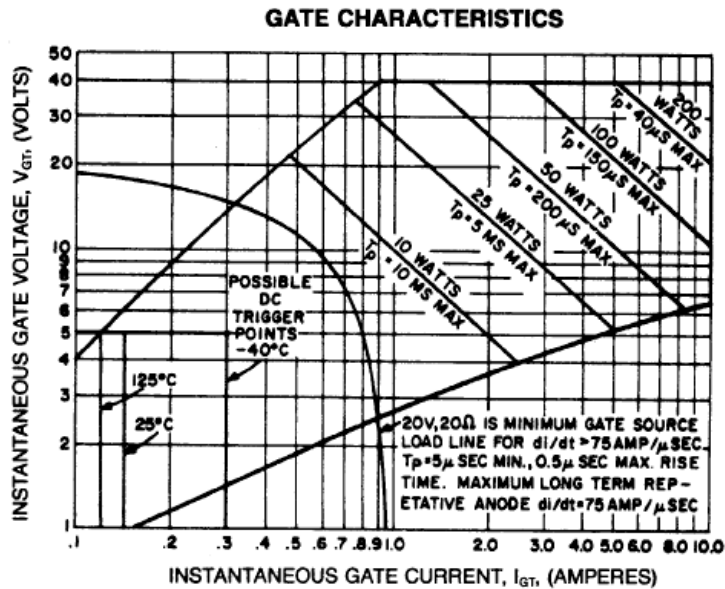


Figura 3.25: Característica de gate del C391 - Powerex

tensión flotante con respecto a cualquier punto del circuito. En consecuencia, el circuito de disparo para estos tiristores deberá tener aislación galvánica.

En general, para potencias medias y grandes (mayores a algunos kW), se aísla galvánicamente toda la parte de potencia de la de señal, por lo tanto los seis tiristores se disparan con aislación galvánica.

La aislación galvánica se puede lograr con un optoacoplador con fibra óptica, tomando la energía para el disparo de la tensión de bloqueo de los tiristores cuando no conducen o usando directamente la luz para encender tiristores contruidos especialmente para este tipo de disparo. Cuando no es necesario poner tiristores en serie o no se manejan tensiones muy altas (hasta algunos kV), alcanza con un circuito con transformador aislador, que transmite tanto la información de disparo como la potencia para efectuarlo. En circuitos sencillos, se puede utilizar el circuito de disparo que se detalla en la figura 3.27 a).

Se necesita aplicar desde una fuente de tensión  $U$  una corriente a través de una resistencia  $R$  con una llave comandable y a la vez tener aislación galvánica. Para lograr esto último, se utiliza un transformador capaz de transformar tensión continua, por lo que, para que la tensión en el secundario del mismo sea constante, deberá haber un flujo linealmente creciente a través del transformador (recordar que la tensión es proporcional a la derivada del flujo). El transformador se puede considerar como ideal pero teniendo en cuenta la inductancia de magnetización.

El transformador se deberá diseñar para que no llegue a saturar durante el tiempo de conducción. Si el transformador satura, el flujo deja de crecer, la tensión del primario es prácticamente cero y toda la tensión de la fuente queda aplicada sobre el transistor prendido, el cual naturalmente se destruiría.

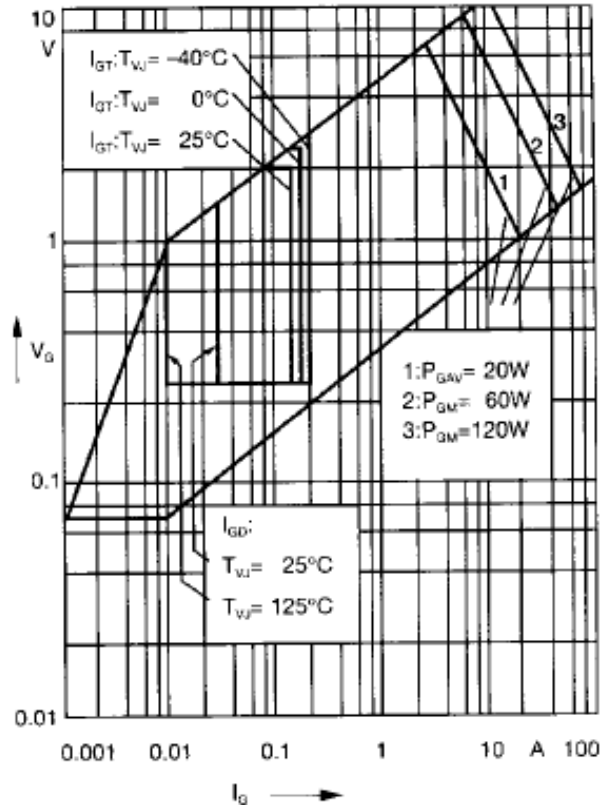


Figura 3.26: Característica de gate del MCD250 - Ixys

Para prender el tiristor, se prende el transistor  $Q_1$  se prende el transistor durante el tiempo en que queremos que circule corriente  $I_G$ . El circuito magnético se magnetiza linealmente (según la  $L_m$  del modelo del transformador) y durante ese tiempo aparece en el secundario:

$$U = \frac{n_2}{n_1} V_{cc} \quad (3.16)$$

que con  $R$  dan la corriente para el disparo requerido.

Para finalizar el pulso de disparo se apaga el transistor llevando  $I_B$  a cero.

La corriente por el transistor es:

$$I_Q = I_m + \frac{n_2}{n_1} I_G \quad (3.17)$$

Si se corta  $I_m$ , la inductancia magnetizante genera en el primario del transformador una tensión:

$$U_P \approx L_m \frac{\widehat{I}_m}{t_{off}} \quad (3.18)$$

( $t_{off}$ , apagado del transistor) cuya polaridad es inversa a la anterior. La tensión sobre el transistor queda:



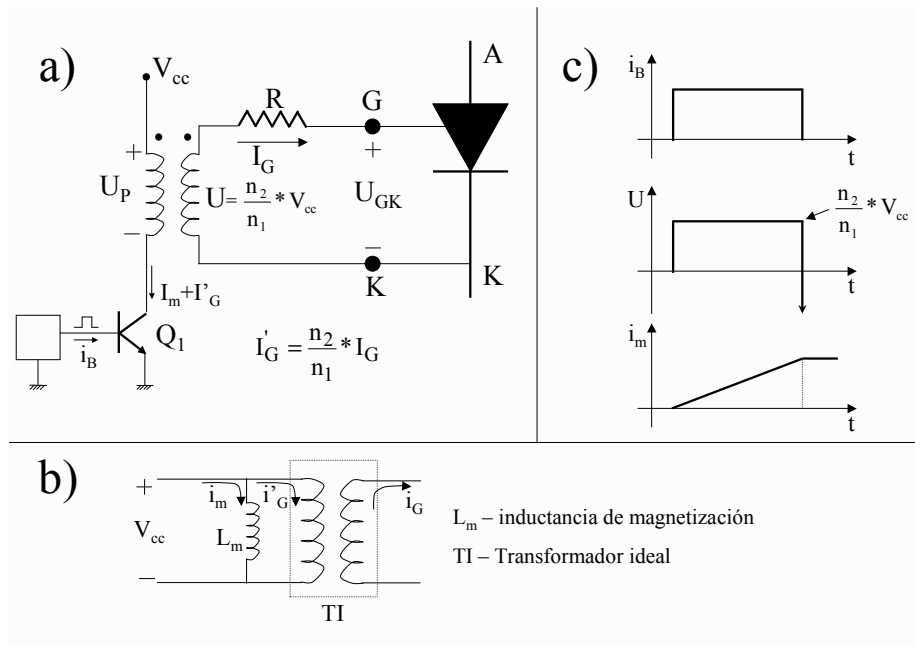


Figura 3.27: Circuito de disparo del tiristor - Encendido - a) Circuito de disparo con transformador real - b) Modelo utilizado para el transformador - c) Formas de onda para un pulso de corriente

$$U_{transistor} \approx V_{cc} + L_m \frac{\widehat{I}_m}{t_{off}} \quad (3.19)$$

valor que excede largamente su capacidad de bloqueo, ya que el tiempo de apagado  $t_{off}$  es muy corto. El transistor puede destruirse.

Esa sobretensión inversa se transforma en una tensión negativa en el secundario, polarizando el diodo  $G - K$  en inverso con un valor que puede dañarlo.

En consecuencia, el circuito de disparo se modifica agregando un diodo en serie con la resistencia que se conecta al gate de tiristor y otro diodo del lado del primario para dar un camino para la corriente de magnetización cuando corta el transistor, por lo que el circuito de disparo se modifica de acuerdo a la figura 3.28.

Se puede ver que cuando corta el transistor, la tensión inversa provocada por  $L_m$  y la corriente magnetizante hacen conducir el diodo  $D1$  y se genera una tensión inversa en el secundario que corta el diodo  $D2$ . La tensión que se ve en el secundario del transformador es la caída en el diodo  $D1$  ( $V_\gamma$ ) como tensión negativa, afectada por la relación de transformación.

Al conducir el diodo  $D1$  se le da un camino a la corriente  $i_m$  para la desmagnetización del transformador, la cual se realiza mediante la tensión negativa  $-V_\gamma$ . Este circuito puede funcionar si el disparo consiste en un pulso de duración mucho más corta que el tiempo entre disparos, por ejemplo un pulso de algunos  $\mu s$  para un tiempo de encendido del orden de algunos  $ms$ . Esto se debe a que

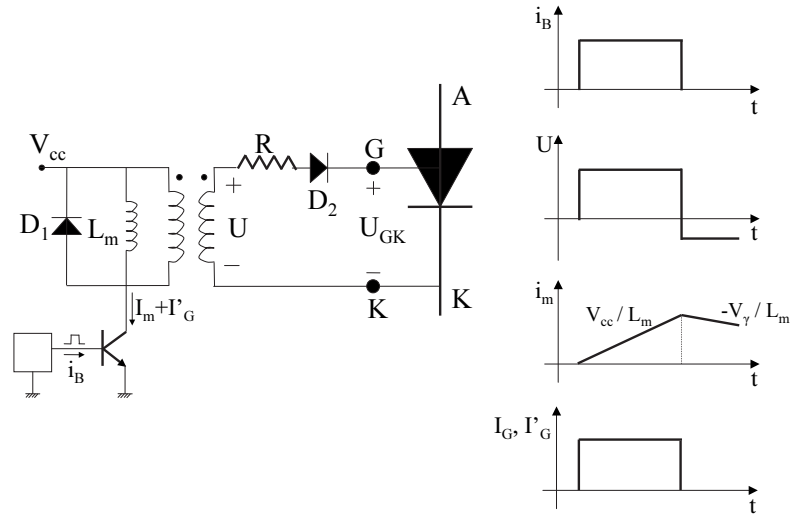


Figura 3.28: Circuito de disparo modificado

$V_\gamma$  es muy pequeño frente a  $V_{cc}$ , por lo que el tiempo de desmagnetización va a ser mucho más largo que el de magnetización. El transformador debe estar desmagnetizado antes de un nuevo disparo. Con la tensión  $-V_\gamma$  aplicada la desmagnetización puede llevar un tiempo excesivamente largo para muchas aplicaciones en que el tiempo de conducción requerido es comparable al tiempo disponible para desmagnetizar. Para solucionar este inconveniente se suele colocar un zener en serie con el diodo  $D_1$  de forma de aumentar la tensión negativa en la fase de la desmagnetización disminuyendo de esa forma el tiempo empleado en la misma (Figura 3.29).

La ecuación 3.20 describe el circuito durante el proceso de magnetización y la ecuación 3.21 describe el circuito durante el proceso de desmagnetización.

$$\frac{di_m}{dt} L_m = V_{cc} \tag{3.20}$$

$$\frac{di_m}{dt} L_m = -V_\gamma - V_Z \tag{3.21}$$

La tensión  $U_{CE_{max}}$  es:

$$U_{CE_{max}} = V_{CC} + V_\gamma + V_Z \tag{3.22}$$

$V_Z$  se elige de manera de disminuir el tiempo de desmagnetización manteniendo  $U_{CE}$  del transistor por debajo de su valor de avalancha.

En un puente de 6 pulsos 2 vías, por ejemplo, se necesitará un transformador de pulsos tal que no sature al aplicarle  $V_{CC}$  durante 7 ms o más. Se requiere

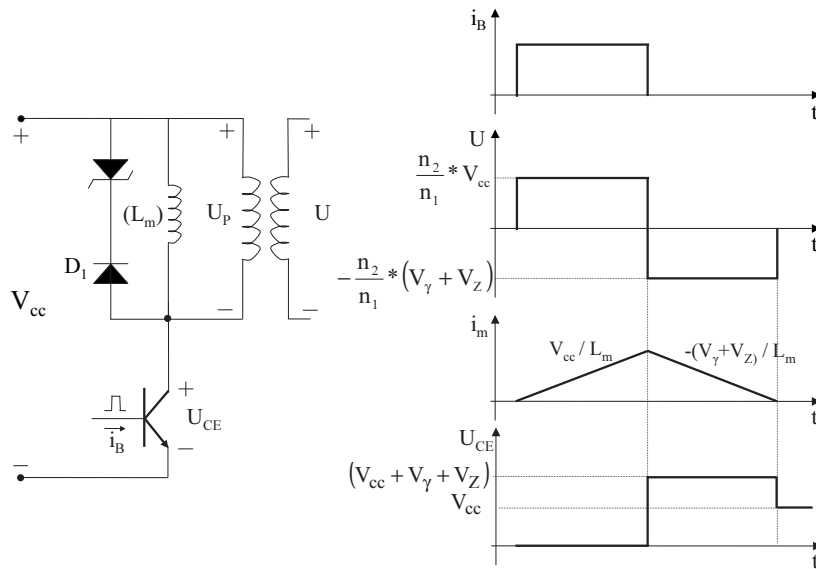


Figura 3.29: Circuito de disparo con zener para aumento de tensión de desmagnetización

entonces una  $L_m$  alta, el transformador tendrá muchas vueltas en el primario, y seguramente no se podrá despreciar la inductancia de fugas, que hará que la tensión en el secundario se aparte del escalón (Figura 3.30).

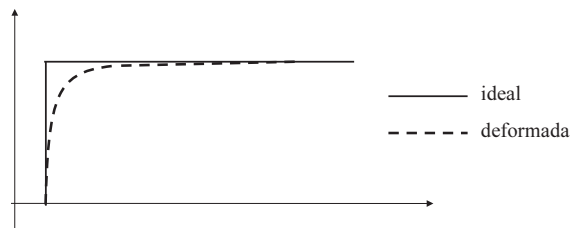


Figura 3.30: Tensión en el secundario

Esto trae como consecuencia una imprecisión muy grande en el instante del disparo.

Lo que usualmente se hace, en vez de mantener un disparo durante  $120^\circ$ , es dar un tren de pulsos a  $i_B$  durante los  $120^\circ$ . En la figura 3.31 se ve que un tren de pulsos de corta duración permite tener un transformador con  $L_m$  mucho más baja, menos vueltas, mucho más pequeño y con mucho menor inductancia de fugas, con los que se logra una subida de tensión mucho más rápida.

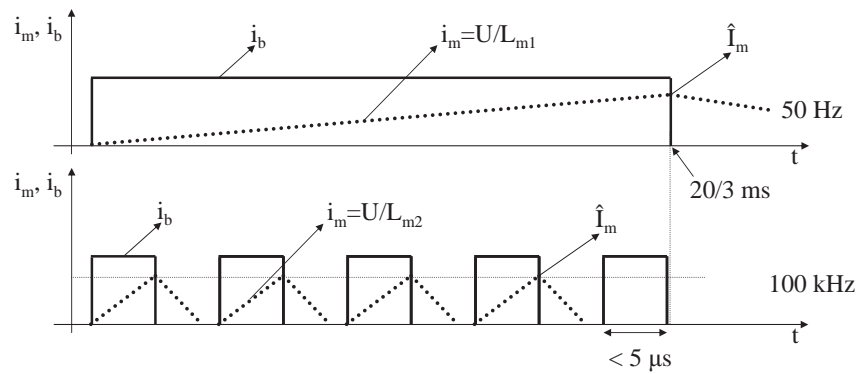


Figura 3.31: Único pulso vs tren de pulsos para el encendido

## 3.8. Apagado

### 3.8.1. Imposibilidad estructural del apagado

Si se analiza el circuito del modelo del tiristor visto como dos transistores, se podría pensar que así como se lo pudo prender, se lo puede apagar, sacando por el gate la corriente necesaria para que el transistor *npn* entre en corte. Esta corriente tiene que ser por lo menos del orden de la corriente de colector del transistor *pnp* y el problema es que la distribución de esta corriente circulando de cátodo a gate no es uniforme ya que la capa del gate tiene una resistencia lateral importante. La corriente tendería a circular por el camino de menor resistencia, por lo que se concentraría en el borde del dopaje del cátodo, por lo que el centro del cátodo no se va a apagar. Como esta zona constituye la mayor parte del tiristor, éste no se apagará (Figura 3.32).

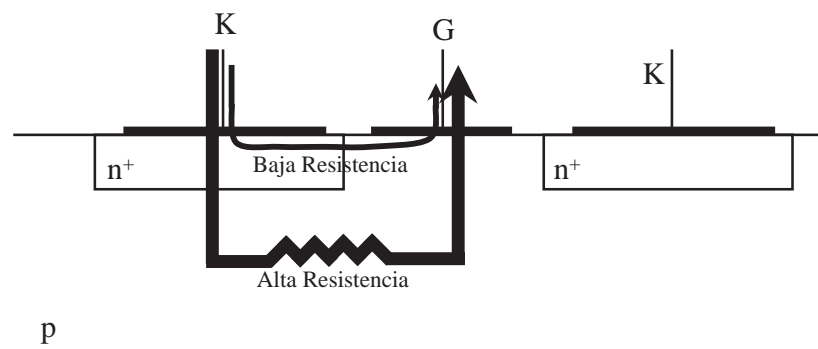


Figura 3.32: Camino para una eventual corriente de apagado

En la práctica se hacen tiristores apagables combinando en la misma oblea de silicio muchos tiristores pequeños puestos en paralelo que se pueden apagar.

Es el principio de operación de otro dispositivo llamado GTO (Gate Turn-Off Thyristor).

Para apagar un tiristor hay que anular la corriente que circula por el mismo ( $I_T$ ), o mejor dicho, disminuir la corriente hasta que sea menor que un valor  $I_H$ , por debajo del cual las corrientes de base no son lo suficientemente grandes como para mantener encendidos los transistores que conforman el modelo visto del tiristor.

### 3.8.2. Procesos de apagado

Se pueden ver dos procesos por los cuales se hace disminuir la corriente apagando el tiristor:

#### 1) "Quenching"

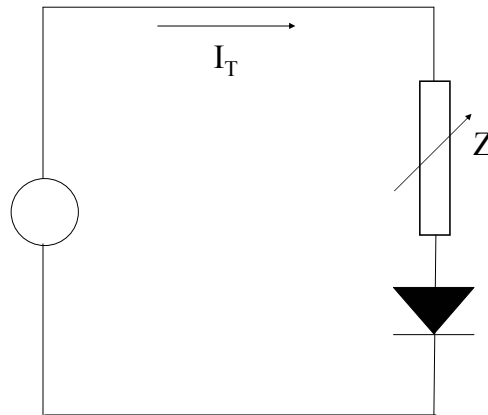


Figura 3.33: Apagado del tiristor: Quenching

En este proceso, por disminución de la carga (aumento de la impedancia  $Z$ ),  $I_T$  va bajando hasta que  $I_T < I_H$ , por lo que el tiristor se apaga (Figura 3.33).

#### 2) Corriente inversa:

Se actúa de manera que el circuito externo haga circular una corriente inversa por el tiristor de forma de forzar la corriente por el mismo a cero, estando el tiristor en conducción y con el consiguiente exceso de portadores en la base de los dos transistores que lo componen. Esto es lo que sucede en las conmutaciones en el puente de seis pulsos dos vías, donde al disparar el tiristor 3 para conmutar con el tiristor 1, se forma el circuito de conmutación de la figura 3.34.

### 3.8.3. Apagado en un rectificador conmutado por la red - conducción inversa

Se estudiará el apagado de un tiristor en el caso del puente rectificador de seis pulsos dos vías (Figuras **INTRODUCCIÓN** y 3.18); el proceso es

esencialmente el mismo en otras aplicaciones. La figura 3.34 ilustra el proceso. En determinado momento están prendidos  $T1$  y  $T2$ .  $I_d$  es constante y no hay caídas de tensión en  $L_{cc}$ . Cuando la tensión  $U_{SR}$  se hace positiva,  $T3$  entra en bloqueo directo y está en condiciones de conducir. Si se lo dispara, queda en estado de conducción y se forma el circuito de conmutación de la figura 3.34, que consiste en una tensión de conmutación  $u_k$  en serie con dos de las inductancias de línea  $L_{cc}$  (suele despreciarse la resistencia) y los dos tiristores que funcionan como llaves cerradas, al estar ambos en conducción.

La tensión de conmutación  $u_k(t)$  es en este caso la tensión compuesta  $U_{SR}$ .

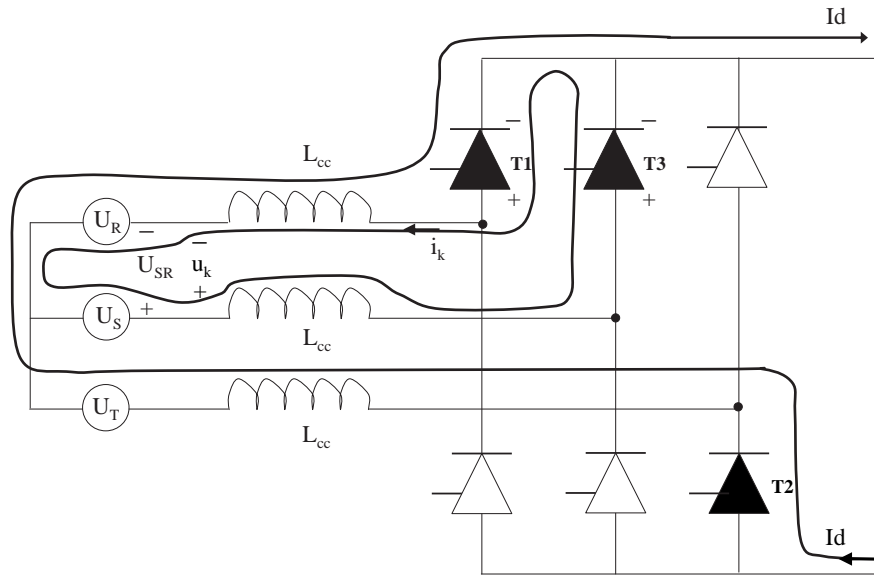


Figura 3.34: Circuito de conmutación

### Apagado del tiristor ideal

El circuito de conmutación, considerando tiristores ideales ( $u_T = 0$ ) se rige por la ecuación:

$$u_k(t) = 2L_{cc} \frac{di_k}{dt} \quad (3.23)$$

donde  $u_k(t) = U_{SR}(t)$ ,  $L_{cc}$  es la impedancia de línea (que puede considerarse inductiva) e  $i_k(t)$  es la corriente, que crece desde cero a partir de que se dispara  $T3$  y se cierra el circuito.

Se considera  $t = 0$  el instante a partir del cual  $T3$  entra en bloqueo inverso y  $t_\alpha = \alpha/\omega$  el instante en que se dispara  $T3$ .

En ese caso:

$$u_k = U_{SR} = U\sqrt{2}\text{sen}(\omega t) \quad (3.24)$$

Haciendo el cambio  $\omega t = \nu$  la ecuación queda:

$$U_{SR}(\nu) = 2\omega L_{cc} \frac{di_k}{d\nu} \quad (3.25)$$

La corriente de conmutación es:

$$i_k(\nu) = \frac{\sqrt{2}U}{2\omega L_{cc}} (\cos \alpha - \cos \nu) \quad (3.26)$$

Idealmente el proceso de conmutación finaliza cuando  $i_k(\nu) = I_d$  en el instante  $\tau$  (ángulo  $\omega\tau$ , figura 3.35).  $T1$  se abre y por  $T3$  circula  $I_d$ .

Cabe resaltar que el tiempo en que se prende un tiristor es apreciablemente menor que el tiempo en que se apaga, por lo que se puede considerar, para discutir el proceso de apagado del tiristor 1, que el proceso de prendido del tiristor 3 es prácticamente instantáneo.

Las formas de onda sobre los tiristores cuando el puente está funcionando como rectificador ( $\alpha < 90^\circ$ ) son las que se detallan en la figura 3.35 (tiristor ideal).

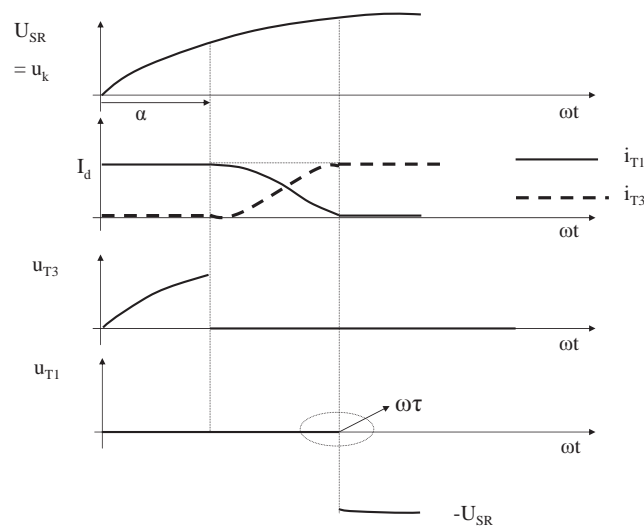


Figura 3.35: Formas de onda durante la conmutación del rectificador (tiristor ideal)

### Apagado del tiristor real

Se estudiará en detalle cómo es el apagado de un tiristor real en un puente funcionando como rectificador. Esto significa ver qué pasa realmente en el instante  $\tau$  (ángulo  $\omega\tau$ ) de la figura 3.35.

Tomando en cuenta las caídas de tensión en conducción que tienen los tiristores, la ecuación de conmutación queda:

$$U_{SR}(\nu) - U_{T_3} + U_{T_1} = 2wL_{cc} \frac{di_k}{d\nu} \quad (3.27)$$

En conducción, el tiristor tiene un gran exceso de portadores, las junturas base colector en los dos transistores están polarizadas en directo y tienen en sus bases una gran concentración de portadores minoritarios

Cuando el tiristor 3 comienza a prender, la corriente y la tensión por el tiristor 1 son:

$$i_{T_1} = I_d - i_k(\nu) \quad (3.28)$$

$$U_{T_1} = U_{T_0} + (I_d - i_k(\nu))r_T \quad (3.29)$$

Donde  $U_{T_0}$  y  $r_T$  son parámetros comunes a todos los tiristores del puente.

Cuando  $i_k(\nu)$  llega al valor  $I_d$  la corriente por el tiristor 1 se anula, pero las junturas base colector siguen polarizadas en directo debido al exceso de portadores minoritarios en las bases, por lo que la caída de tensión positiva se mantiene y la carga almacenada sustenta una corriente inversa que responde a la ecuación 3.27, la cual escrita en términos de  $i_T$  queda:

$$U_{SR}(\nu) - U_{T_3} + U_{T_1} = -2wL_{cc} \frac{di_{T_1}}{d\nu} \quad (3.30)$$

Cuando una de las dos junturas base colector se vacía de exceso de portadores, el tiristor se polariza en inverso y la tensión  $U_{T_1}$  se hace bruscamente negativa. La corriente llegará a un valor mínimo (máximo de corriente inversa) cuando  $di_{T_1}/d\nu$  se anula:

$$U_{T_1} = -U_{SR} + U_{T_3} \quad (3.31)$$

Como el tiristor 3 es un tiristor en conducción,  $U_{T_3} \ll U_{SR}$  y  $U_{T_1} \approx -U_{SR}$ .

En ese instante el tiristor tiene bloqueo inverso y una corriente inversa máxima de valor  $I_{RM} = -i_{T_1}$ . Esta corriente se debe a los portadores minoritarios que quedan en las capas que actúan como bases y su valor tiende a cero más o menos rápidamente dependiendo de la velocidad de recombinación de los portadores en esas capas.

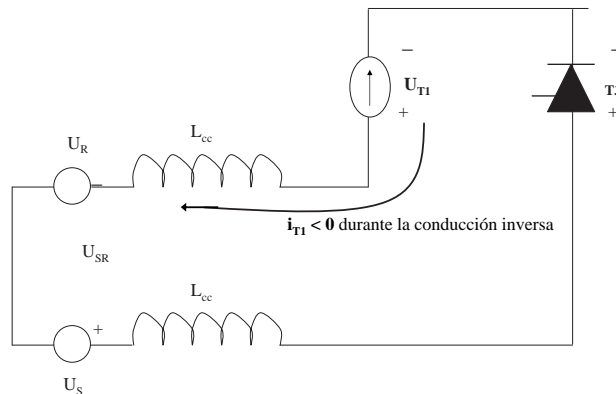


Figura 3.36: Tiristor como fuente de corriente



Desde el momento en que el tiristor 1 se polariza en inverso hasta que la corriente inversa se anula, el tiristor actúa como una fuente de corriente  $i_{T_1}(t) < 0$  (figura 3.36), y la tensión sobre el mismo está dada por:

$$U_{T_1} = -U_{SR} + U_{T_3} - 2L_{cc} \frac{di_{T_1}}{dt} \quad (3.32)$$

Esa tensión tiene módulo máximo con  $\frac{di_{T_1}}{dt}_{max}$

$$U_{T_{1max}} = -U_{SR} + U_{T_3} - 2L_{cc} \frac{di_{T_1}}{dt}_{max} \quad (3.33)$$

La última ecuación expresa la máxima tensión que debe bloquear el tiristor en el corte. De acuerdo a las consideraciones hechas, la forma de onda de la corriente y la tensión en el momento del apagado son las que se dibujan en la figura 3.37. La carga conducida en sentido inverso representa la carga almacenada en el tiristor y desaparece por conducción y por recombinación.  $t_{rr}$  es el tiempo de recuperación inversa que se define a veces como el tiempo desde que  $i_{T_1}$  baja a cero al llegar  $i_k(\nu)$  a  $I_d$ , hasta que  $i_{T_1}$  llega a  $-I_{RM}/4$  o a  $-I_{RM}/10$  luego de haber alcanzado su máximo valor negativo  $|i_{T_1}| = I_{RM}$ .

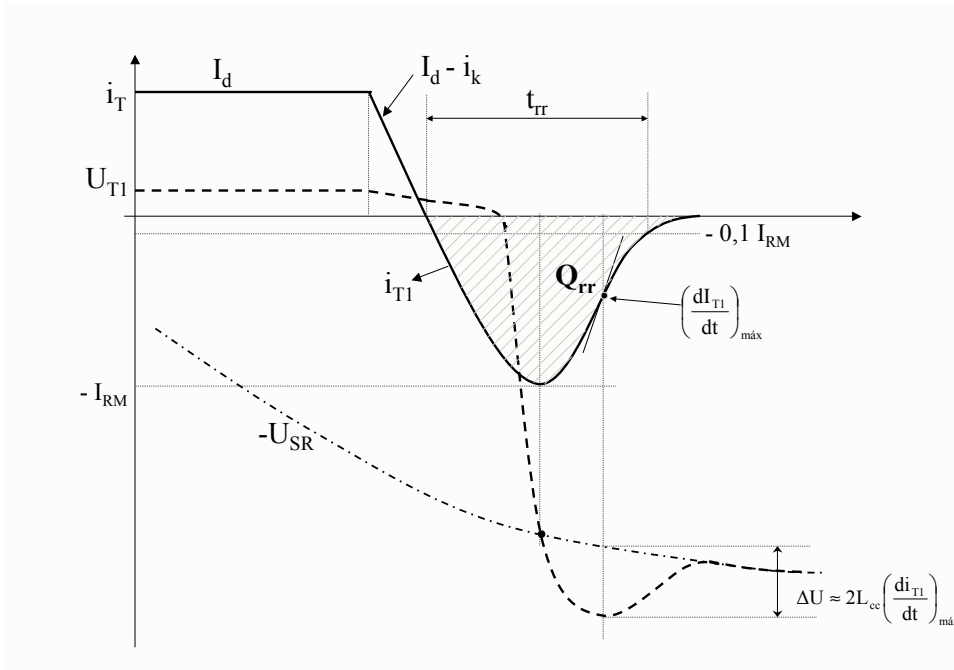


Figura 3.37: Formas de onda en el apagado del tiristor

Se ve que aparece una sobretensión que se agrega a la tensión inversa  $-U_{SR}$  que se consideraba en el caso ideal. En la figura 3.37 se considera  $U_{T_3} \ll U_{SR}$

La sobretensión dependerá de cuán rápido se recombinen las cargas y de la inductancia del circuito externo. Un tiristor rápido en un circuito muy inductivo provoca una sobretensión muy grande.

De las curvas presentadas se aprecia que el comportamiento del tiristor real se aparta fuertemente del tiristor ideal en el apagado.

El problema mayor a superar es que la tensión que debe bloquear no es la tensión de fase, sino un valor de tensión mucho mayor, pues se agrega la sobretensión vista.

En el diseño y dimensionado del circuito se hace lo siguiente:

1- Se dimensiona el tiristor con un factor de seguridad mayor que 2. Por ejemplo, si la tensión de red ( $U_{SR}$  en el caso visto) es de 380 V, se estima el pico que debe soportar el tiristor como:

$$\hat{U}_{SR} = (1,25 \times 380) \times \sqrt{2} \times 2 \quad (3.34)$$

Donde se agrega un 25 por ciento al valor de la tensión nominal de la red para considerar eventuales variaciones de tensión en la misma y se multiplica por dos como el factor de seguridad.

El resultado dice entonces que el pico de la tensión sinusoidal de una red de 400 V puede llegar a más de 700 V, por lo que para este caso se utilizará un tiristor con  $U_{DRM}$  mayor a 1400 V.

2- Se hace que una parte de la corriente circule por un circuito amortiguador como se detalla en la figura 3.38

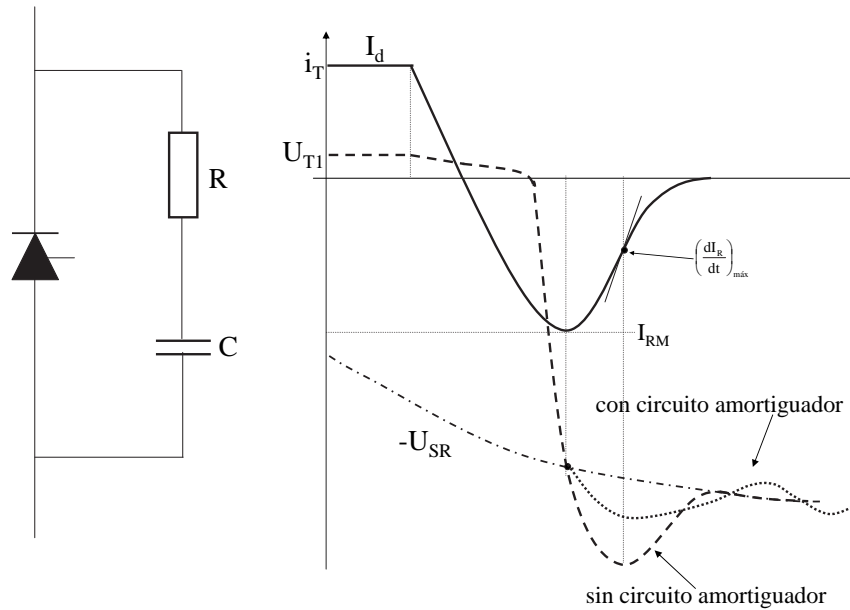


Figura 3.38: Circuito amortiguador y formas de onda resultantes

Este circuito logra amortiguar el pico de tensión en el apagado. Los valores para  $R$  y  $C$  los da el fabricante en las hojas de datos. El único parámetro que se debe calcular es la potencia de la resistencia que dependerá de la carga que tenga la capacidad y de la frecuencia de trabajo.

### 3.8.4. Apagado en un inversor conmutado por la red - $t_q$

Este caso presenta un interés especial al entrar en juego otras características y limitaciones del tiristor.

Al funcionar como inversor, el ángulo de disparo  $\alpha$  será mayor que  $90^\circ$ . Las curvas correspondientes en la conmutación en el caso ideal son las que se muestran en la figura 3.39.

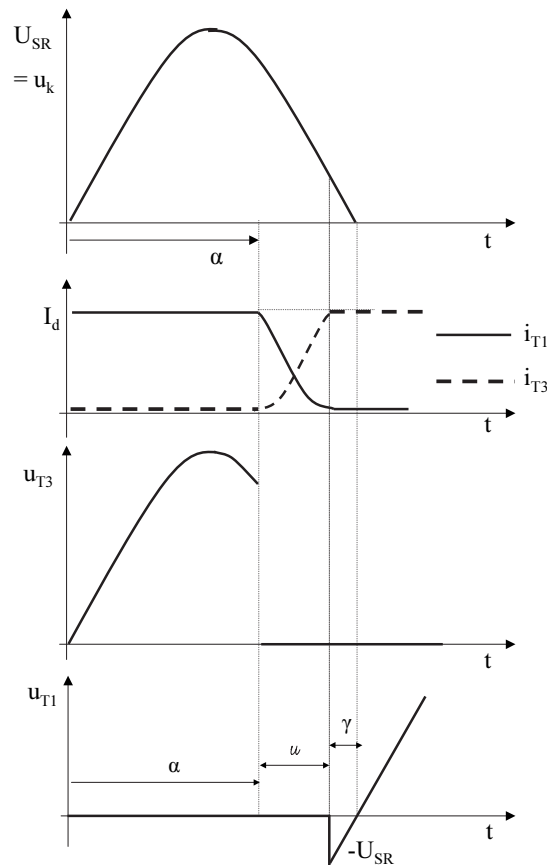


Figura 3.39: Curvas de conmutación en funcionamiento como inversor

El ángulo  $\gamma$  corresponde al margen de conmutación. Este margen evita, entre otras cosas, el fenómeno de reencendido del tiristor real. La tensión que queda aplicada entre el ánodo y el cátodo del tiristor 1 es  $-U_{SR}$ . Si esta tensión  $U_{AK}$  se hace positiva en un tiempo demasiado corto después que la corriente por el tiristor se anuló, se corre el riesgo de que cargas aún sin recombinar provoquen el reencendido del tiristor.

El punto  $A$  de la figura 3.40, instante a partir del cual el tiristor vuelve a tener tensión  $U_{AK} > 0$  luego de la conducción y posterior apagado y bloqueo

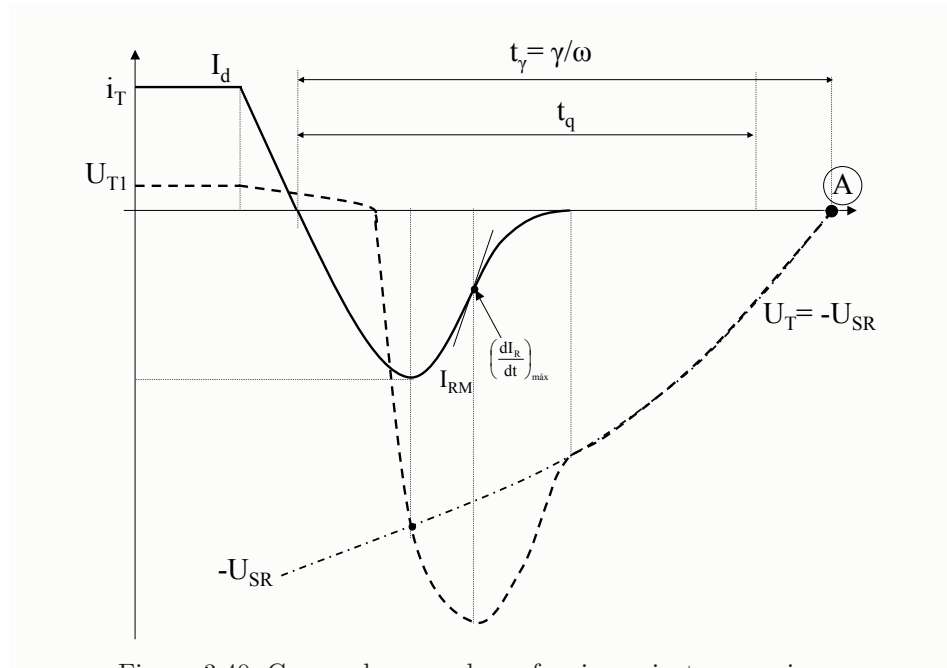


Figura 3.40: Curvas de apagado en funcionamiento como inversor

inverso, debe estar por lo tanto lejos de la finalización del proceso de apagado, de manera que se tenga un bloqueo directo seguro.

El fabricante especifica el parámetro  $t_q$  como el tiempo mínimo que el tiristor debe permanecer en el modo de bloqueo inverso luego del apagado y antes que se le pueda aplicar un voltaje directo. El valor de  $t_q$  es mayor que  $t_{rr}$ . En general el valor de  $t_q$  ( $200\mu s \approx 3.6^\circ$ ) no afecta al margen de conmutación  $\gamma$  ya que el valor mínimo del mismo se determina de acuerdo a otros factores. Un  $\gamma$  muy bajo puede implicar excesiva baja tensión en el momento del disparo. Una sobrecarga que ocurra inmediatamente después del disparo del tiristor hace crecer el ángulo de conmutación  $u$  a expensas del  $\gamma$  y puede llegar a producirse una falla de conmutación. En la práctica el  $\gamma$  mínimo es del orden de  $15-25^\circ$ .

Otro aspecto que debe cuidarse es el valor que tiene  $dU_{AK}/dt$  luego del punto A, cuando el tiristor entra en bloqueo directo. En ese caso  $U_{AK} = U_D > 0$  (tensión de bloqueo directo). Ese valor  $dU_{AK}/dt = dU_D/dt$  debe estar por debajo de un valor máximo dado por el fabricante. Esto se debe a que la juntura que sostiene el bloqueo directo (juntura 2-3) tiene una capacidad de polarización inversa  $C_{23}$ , por lo que al crecer  $U_D$  aparece una corriente que vale:

$$i \approx C_{23} \frac{dU_D}{dt} + U_D \frac{\partial C_{23}}{\partial t} \quad (3.35)$$

$C_{23}$  depende de otros factores, por eso se usa la derivada parcial. Si  $dU_D/dt$  es suficientemente alta, la corriente  $i$  puede disparar el tiristor.

En general las hojas de datos dan un valor de  $dU_D/dt$  para el caso en que el tiristor estuvo conduciendo ( $200 - 1000 V/\mu s$ ).

Es posible encender el tiristor por saltos de tensión cuando no ha estado conduciendo inmediatamente antes. El valor de  $dU_D/dt$  que lo enciende en este caso es bastante más grande.

## 3.9. Manejo térmico

### 3.9.1. Generación de calor

Uno de los apartamientos del modelo ideal de más importancia práctica es la generación de calor en el tiristor.

La potencia instantánea disipada en el tiristor en forma general es:

$$p(t) = u_{AK}(t)i_T(t) \quad (3.36)$$

En la práctica para determinar la potencia disipada o pérdida de potencia resulta útil calcularla en cada uno de los estados del tiristor. Se distinguen entonces pérdidas en el encendido, pérdidas en el apagado, pérdidas en estado de bloqueo y pérdidas en conducción.

La potencia de las pérdidas en estado de bloqueo es el producto de la corriente de fugas por la tensión bloqueada. Como la corriente de fugas es generalmente 4 a 5 órdenes de magnitud menor que la corriente de trabajo estas pérdidas pueden despreciarse frente a las otras en una primer aproximación.

En particular, la potencia disipada por el tiristor en conducción vale:

$$p(t) = u_T(t)i_T(t) \quad (3.37)$$

Sustituyendo  $u_T(t)$  por el valor dado por la ecuación 3.7:

$$p(t) = (U_{T_0} + r_T i_T(t))i_T(t) = U_{T_0} i_T(t) + r_T i_T^2(t) \quad (3.38)$$

El comportamiento en el encendido y apagado se muestra en la figura 3.41

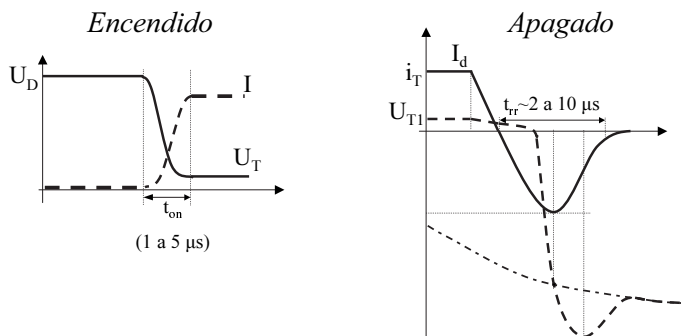


Figura 3.41: Encendido y apagado

Las pérdidas en el encendido y apagado se pueden estudiar a partir de la evolución de la tensión y corriente en las transiciones (Figura 3.41).

Las pérdidas en el encendido dependen de las formas de onda de  $u_T(t)$  e  $i_T(t)$  en ese proceso, lo cual depende fuertemente del circuito externo. Puede hacerse

una estimación suponiendo que la tensión baja al mínimo y la corriente crece al máximo al mismo tiempo y linealmente. En ese caso (tomando  $U_T \ll U_D$ ) la energía disipada en el encendido puede expresarse como:

$$W_{on} = \int_0^{t_{on}} u_T(t) i_T(t) dt \approx \int_0^{t_{on}} \left( U_D - \frac{U_D}{t_{on}} t \right) \frac{I_d}{t_{on}} dt = \frac{U_D I_d}{6} t_{on} \quad (3.39)$$

La potencia disipada es:

$$P_{encendido} = W_{on} f \quad (3.40)$$

siendo  $f$  la frecuencia de las transiciones en un funcionamiento periódico.

Las pérdidas en el apagado son más difíciles de calcular, pero se puede dar una expresión aproximada (Wallmark & Zweygbergk 1973):

$$P_{apagado} = \frac{U_D I_T}{2} f \tau_2 \quad (3.41)$$

Donde  $\tau_2$  es el tiempo de vida media de los huecos en la capa n, o sea el tiempo que un hueco puede viajar por el material n- del tiristor sin recombinarse con un electrón.

Tanto las pérdidas en el encendido como en el apagado a 50 Hz son despreciables frente a las pérdidas en conducción, por lo que las pérdidas que se considerarán serán estas últimas.

$$p(t) = U_{T_0} i_T(t) + r_T i_T^2(t) \quad (3.42)$$

$$P = \langle p(t) \rangle = U_{T_0} \langle i_T(t) \rangle + r_T \langle i_T^2(t) \rangle \quad (3.43)$$

$$P = U_{T_0} I_{AV} + r_T I_{rms}^2 \quad (3.44)$$

Esta última expresión es útil dado que en las hojas de datos, el rating de corriente del tiristor aparece en forma de dos parámetros que son  $I_{AV}$  e  $I_{rms}$ , valor medio y valor eficaz de la corriente respectivamente.

El parámetro límite del tiristor para la disipación de potencia es la temperatura del silicio, (o más precisamente la temperatura de la junta 1-2). Se la llama  $T_j$  por analogía con la temperatura de junta de un diodo.

La temperatura admisible máxima varía entre  $T_j = 125^\circ C$  y  $140^\circ C$ , según el tiristor.

Para una corriente dada, el área del chip debe ser tal que la resistencia térmica de contacto del silicio con los conductores sea suficientemente chica como para que  $T_j$  se mantenga por debajo del máximo, fijando la temperatura del encapsulado en un valor que puede ser  $25^\circ C$ ,  $75^\circ C$  u  $85^\circ C$  según lo especificado por el fabricante.

### 3.9.2. Modelo térmico de un tiristor en un montaje práctico: Resistencia térmica

La potencia que se disipa en conducción en el chip de silicio que constituye el tiristor es tal que, sin ningún elemento adicional, puede elevar su temperatura a valores inadmisibles. Por lo tanto el tiristor se encapsula de tal manera que el encapsulado (llamado *case* en inglés) se pueda adosar a un dispositivo, que

llamaremos disipador, al cual transmitirle el calor. En general el encapsulado no es suficiente para transferir al medio ambiente la potencia generada por el tiristor (o por cualquier llave semiconductor de potencia). El disipador es un objeto conductor de calor cuya función es aumentar la superficie de contacto entre el encapsulado metálico y el aire como medio refrigerante (convección). La superficie aumentada permite además que una parte del calor se disipe por radiación (Figura 3.42) (Wallmark & Zwegbergk 1973).

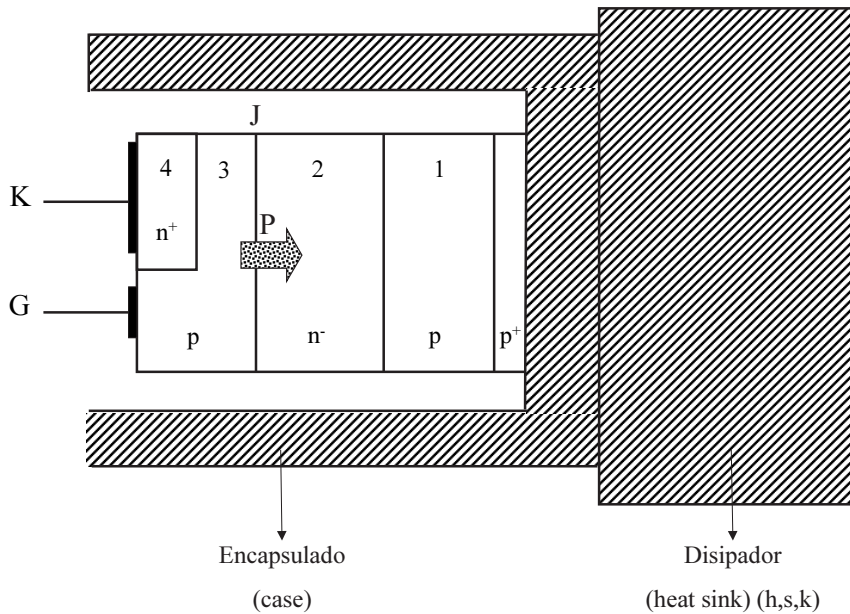


Figura 3.42: Diagrama Tiristor - Case - Disipador

Para potencias grandes, el intercambio puede ser entre el metal y un fluido que se mantiene a baja temperatura.

Cuando el tiristor está conduciendo, la potencia disipada puede expresarse, según lo visto anteriormente, como:

$$p(t) = [U_{T_0} + r_T i_T(t)] i_T(t) \quad (3.45)$$

Para simplificar el modelo suponemos que el calor se genera en el medio del chip, en la capa 2.<sup>4</sup>

De acuerdo al esquema de la figura 3.43, se utilizará la ecuación sencilla de transmisión de calor en estado estacionario:

$$R_\theta = \frac{T_1 - T_2}{P} \quad (3.46)$$

Donde  $R_\theta$  es la resistencia térmica del material.

<sup>4</sup> $U_{T_0} i_T(t)$  es esencialmente la potencia en la juntura 1-2 y  $r_T I_T^2(t)$  es la potencia por la caída resistiva en la capa 2

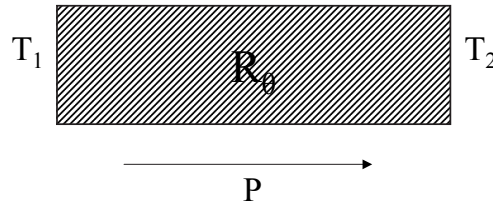


Figura 3.43: Esquema de transmisión de calor

Si la potencia varía con el tiempo se debe considerar además el calor necesario para variar la temperatura de los cuerpos involucrados, lo cual se puede expresar mediante la capacidad calorífica:

$$C = \frac{\Delta Q}{\Delta T} = \frac{P \Delta t}{\Delta T} \quad (3.47)$$

Donde  $\Delta Q$  es la cantidad de calor absorbida o disipada por el cuerpo al subir o bajar su temperatura.

Las ecuaciones 3.46 y 3.47 nos permiten utilizar una analogía eléctrica para construir el modelo térmico del tiristor en el cual la temperatura  $T$  corresponde a la tensión, la potencia  $P$  corresponde a la corriente y  $R_\theta$  y  $C$  corresponden a la resistencia eléctrica de un conductor y a la capacidad de un condensador respectivamente.

Si se considera la potencia como una corriente que va desde una juntura a temperatura  $T_j$  hasta la temperatura ambiente  $T_a$ , el modelo térmico del tiristor puede representarse por el circuito de la figura 3.44 en la cual:

$R_{\theta_j}$  = resistencia térmica del silicio

$R_{\theta_{jc}}$  = resistencia térmica del encapsulado

$R_{\theta_{cs}}$  = resistencia térmica del contacto encapsulado - disipador

$R_{\theta_s}$  = resistencia térmica del disipador

$R'_{\theta_{sa}}$  = resistencia térmica entre la superficie del disipador y el aire circundante

$C_j$  = capacidad calorífica del silicio

$C_c$  = capacidad calorífica del encapsulado

$C_s$  = capacidad calorífica del disipador

El modelo aproximado utilizado es análogo al modelo de una línea con resistencia serie y capacidad entre conductores.

La temperatura en el punto A es la temperatura superficial del dispositivo.

En particular, en estado estacionario y con potencia constante, los materiales están a temperatura constante y no hay transferencia de calor para el calentamiento. "Las capacidades no se recargan" - se tiene entonces una distribución de temperaturas estable, independiente del tiempo, por lo que el circuito 3.44 puede simplificarse de acuerdo a la figura 3.45.

$R_{\theta_{jc}}$  es la resistencia térmica entre la juntura y el encapsulado o case;  $R_{\theta_{cs}}$  es la resistencia térmica dada por el fabricante entre las superficies del encapsulado



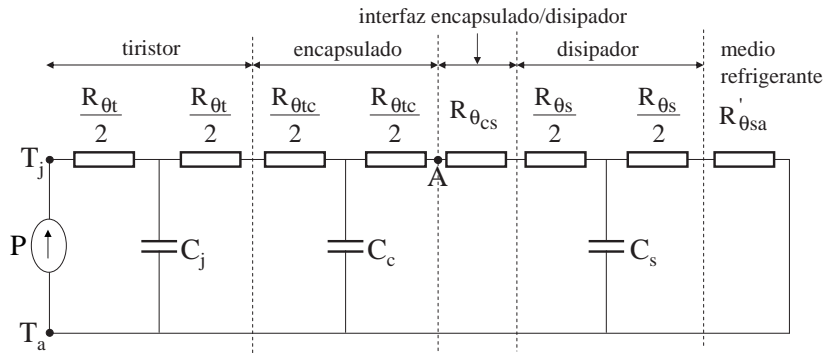


Figura 3.44: Circuito térmico equivalente del tiristor

(case) y el disipador (sink), suponiendo que el dispositivo está correctamente montado (tornillos del tamaño especificado apretados con el par especificado, grasa siliconada o similar entre las superficies).

Para el modelo estacionario con  $P$  constante vale:

$$T_j = T_a + P(R_{\theta_{jc}} + R_{\theta_{cs}} + R_{\theta_{sa}}) \quad (3.48)$$

Si  $P$  no es constante sino periódica estacionaria, puede usarse la misma ecuación para valores medios:

$$\langle T_j \rangle = T_a + \langle P \rangle (R_{\theta_{jc}} + R_{\theta_{cs}} + R_{\theta_{sa}}) \quad (3.49)$$

### 3.9.3. Cálculo de la temperatura media - Ejemplo:

El módulo MCC250 (*IXYS Semiconductors Datasheets*) consiste en dos tiristores conectados formando una rama de un puente y montados en un mismo encapsulado. Utilizando este módulo se quiere construir un puente de seis pulsos dos vías utilizando un solo disipador sobre el que se montarán los tres módulos (la hoja se obtiene en [www.ixys.com](http://www.ixys.com)).

De acuerdo a lo que establecen las hojas de datos correspondientes  $T_{j_{max}} = 140^\circ C$ . Como se quiere dar un cierto margen de seguridad en la eventualidad de una sobrecarga del circuito, se tomará como  $\langle T_{j_{max}} \rangle = 110^\circ C$ , con lo cual se utiliza la ecuación correspondiente a potencia media constante y régimen estacionario.

Como datos adicionales, se sabe que:  $T_a = 40^\circ C$  y que  $R_{\theta_{sa}} = 0,1^\circ K/W$

Para saber cuánto vale la  $I_d$  que puede entregar un puente armado con estos componentes se tiene que averiguar primero cuánto vale la potencia máxima que puede disipar cada tiristor individualmente.

En la figura 3.46 se muestra el comportamiento de la corriente por un tiristor, el cual conduce una corriente de valor  $I_d$  durante  $120^\circ$  y está cortado durante  $240^\circ$ .

En la hoja de datos del módulo se da el valor de la resistencia térmica junta - disipador (usualmente se llama  $R_{\theta_{js}}$  pero en esta hoja de datos figura como  $R_{\theta_{jk}}$ ) por tiristor y por módulo. El valor de la resistencia por módulo es el que se obtiene cuando los dos tiristores del módulo están en funcionamiento. Esto no

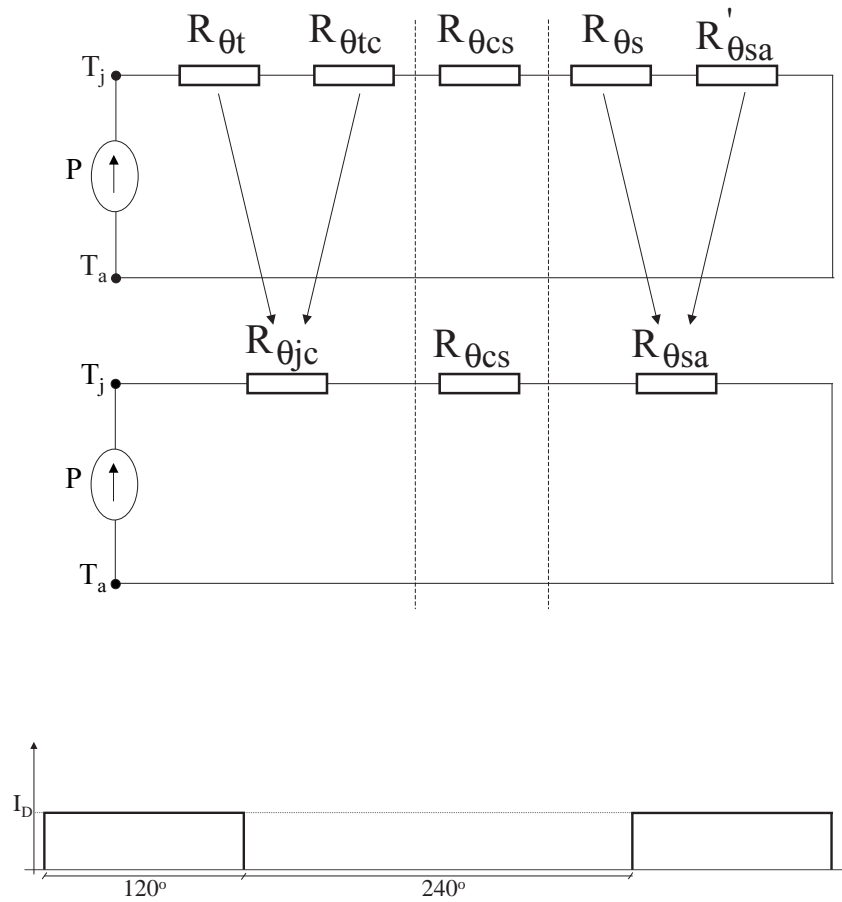


Figura 3.46: Esquema de corriente del tiristor

implica que estén encendidos simultáneamente, sino que los dos están generando el mismo calor por estar activos durante tiempos iguales.

En la figura 3.47 se muestra el circuito térmico equivalente de los tres módulos montados en un mismo disipador. En el primer módulo se muestran las resistencias térmicas que existen realmente: la de cada juntura con el encapsulado y la de todo el encapsulado con el disipador, así como las potencias que circulan por ellas. En el segundo módulo se muestran las resistencias equivalentes por tiristor de acuerdo a la hoja de datos. En el tercer módulo se muestran las resistencias por módulo de acuerdo a la hoja de datos. Se usa el subíndice  $s$  para designar el disipador en lugar del subíndice  $k$  de la hoja de datos de este fabricante en particular.

De la hoja de datos se obtiene:

$$U_{T_0} = 0,85V$$

$$r_T = 0,82 \cdot 10^{-3}\Omega$$

De acuerdo a lo visto anteriormente, la potencia  $\langle P \rangle$  disipada por cada tiristor es:

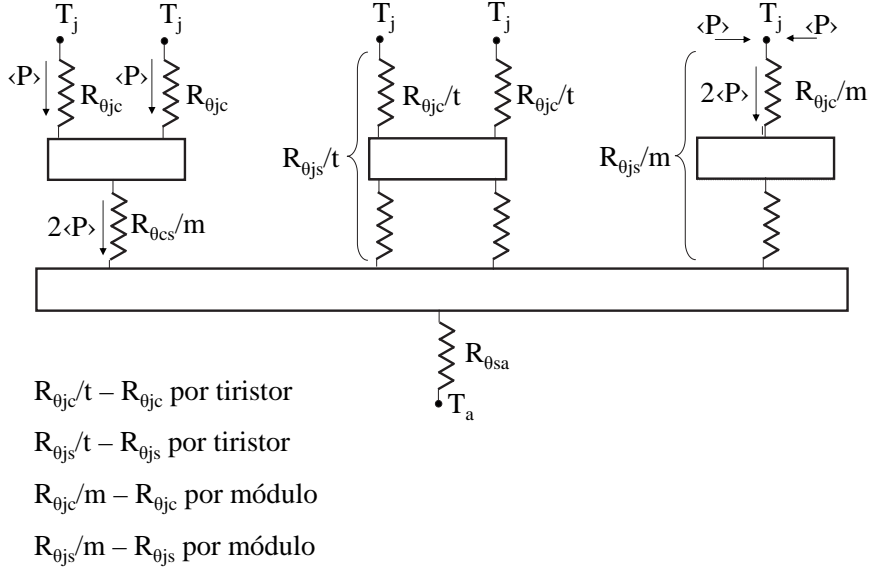


Figura 3.47: Circuito térmico del tiristor

$$\hat{P} = U_{T_0} I_d + r_T I_d^2 \quad (3.50)$$

$$\langle P \rangle = \frac{\hat{P}}{3} \quad (3.51)$$

Dado que el tiristor conduce durante 1/3 del período.

Suponiendo que todos los tiristores están disipando una potencia media  $\langle P \rangle$  se tiene:

$$T_j - T_a = \langle P \rangle R_{\theta_{jk}} + R_{\theta_{sa}} 6 \langle P \rangle \quad (3.52)$$

$$\langle P \rangle = \frac{T_j - T_a}{R_{\theta_{jk}} + 6R_{\theta_{sa}}} = 91W \quad (3.53)$$

$$\hat{P} = 273W \Rightarrow I_d = 257A \quad (3.54)$$

Cada tiristor tiene una corriente media de 85 A.

La hoja de datos indica una corriente media máxima de 287 A. En el ejemplo la corriente queda limitada por el tamaño del disipador disponible.

### 3.9.4. Temperatura instantánea: Impedancia Térmica Transitoria

Para resolver el problema planteado se asumió que la temperatura es uniforme. Si se quisiera hacer un cálculo más detallado, se debería contemplar que la temperatura instantánea de juntura no es constante dado que la potencia instantánea tampoco lo es.

Si tenemos en cuenta la forma de onda de la potencia ( $P = I_r(t)u(t)$ ), la evolución de la temperatura es la que se muestra en la figura 3.48.

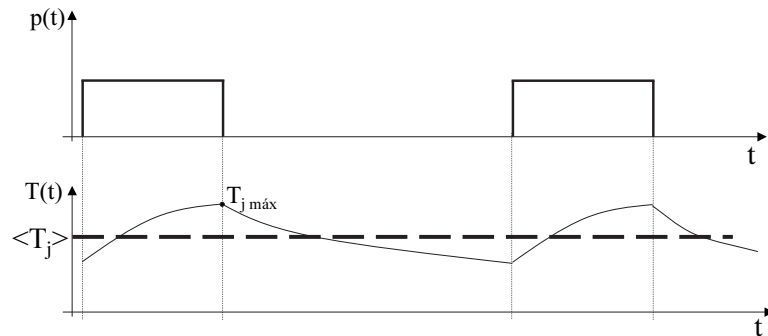


Figura 3.48: Evolución de la potencia y la temperatura

Se ve que si se trabaja solamente con la temperatura media, puede suceder que la temperatura máxima instantánea exceda el límite dado por el fabricante.

Para resolver el problema exactamente, se debería considerar el circuito térmico que incluye las capacidades. Este método no es práctico pues el fabricante no proporciona datos sobre estas capacidades. Lo que se hace es un cálculo aproximado basado en un parámetro que sí está en las hojas de datos: la *Impedancia Térmica Transitoria* ( $Z_{\theta}(t)$ )(fig.3.49).

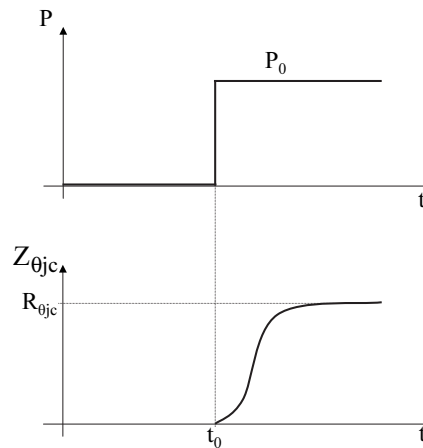


Figura 3.49: Impedancia térmica transitoria

La impedancia térmica transitoria representa la evolución en la temperatura de juntura con respecto a una temperatura fija (si se indica  $Z_{\theta_{jc}}$ , la temperatura fija es  $T_c$ ) cuando se le aplica un escalón de potencia de 1 W.

Los fabricantes establecen cómo evoluciona la temperatura de juntura con respecto a una temperatura fija. Si se indica  $Z_{\theta_{jc}}$ , se asume que la temperatura del encapsulado es constante y que la que varía es la temperatura de juntura. Algunos también dan la impedancia térmica transitoria entre la juntura y el

disipador ( $Z_{\theta_{js}}$ ).

Para calcular la temperatura de junta en el tiempo  $t$  se utiliza la ecuación:

$$T_j(t) - T_c = P_0 Z_{\theta_{jc}}(t) \tag{3.55}$$

la cual da la evolución de la temperatura de junta con respecto a la temperatura de encapsulado constante cuando se suministra un escalón de potencia de duración infinita a partir de  $t_0$ .

Observación:

$$\lim_{t \rightarrow \infty} Z_{\theta_{jc}}(t) = R_{\theta_{jc}} \tag{3.56}$$

Con esta herramienta, cuando se tiene un pulso finito de potencia, como se trata de un sistema lineal, se aplica superposición. La figura 3.50 muestra cómo, aplicando superposición, se calcula la diferencia de temperatura  $T_j(t) - T_c$  en un instante  $t_2$  luego de aplicar un pulso de potencia constante entre los instantes  $t_0$  y  $t_1$ .

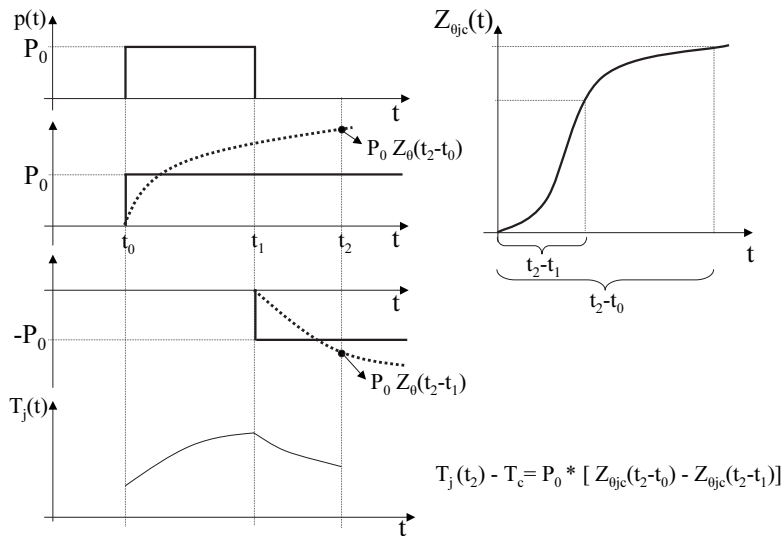


Figura 3.50: Superposición

Nota 1: el asumir la temperatura de encapsulado como constante en rigor es un error, pero lo que se asume en realidad es que sus variaciones son despreciables frente a las variaciones de la temperatura de junta.

Nota 2: el asumir que la temperatura de encapsulado es constante implica un error mayor que asumir que la temperatura del disipador es constante.

Anteriormente, la mayoría de las hojas de datos daban el valor de la Impedancia Térmica Transitoria en forma de curva, la cual es difícil de leer para tiempos cortos que son los que aparecen en general. En las hojas de datos de componentes

mas modernos, se dan los coeficientes  $k_i$  y  $\tau_i$  (Thermal Impedance Coefficients) para una expresión analítica de la curva del tipo:<sup>5</sup>

$$Z_{\theta}(t) = \sum_i k_i (1 - e^{-\frac{t}{\tau_i}}) \quad (3.57)$$

El fabricante da el dato de la Impedancia Térmica Transitoria para un escalón de potencia. Si se tiene una evolución de la potencia como se muestra en la figura 3.51, se calcula la variación de temperatura suponiendo un pulso rectangular con el mismo valor máximo que la curva ( $P_{max}$ ) y con una duración tal que la integral del pulso coincida con la integral de la curva de potencia original.

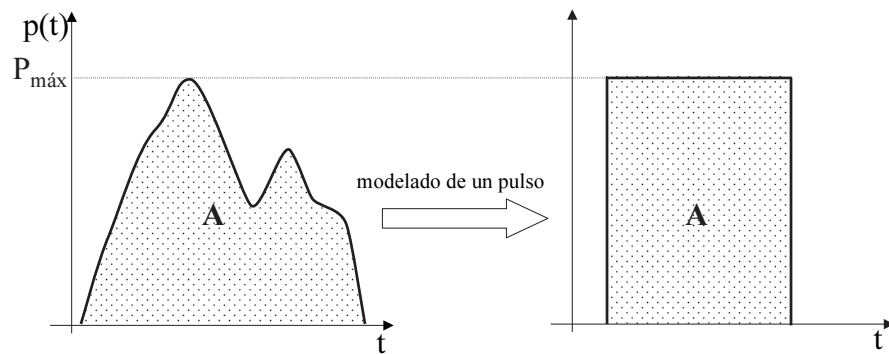


Figura 3.51: Modelado de un pulso

### 3.9.5. Cálculo de la temperatura instantánea en régimen estacionario

En un convertidor funcionando en régimen estacionario la potencia disipada en las llaves semiconductoras suele ser una onda periódica, que puede sustituirse por un tren de pulsos rectangulares de acuerdo a lo anterior (en un puente de tiristores funcionando en régimen con corriente continua de salida lisa y red de alterna fuerte la potencia es efectivamente un tren de pulsos rectangulares).

La temperatura instantánea de junta evolucionará también como una onda periódica según la figura 3.52

Su valor instantáneo podría ser calculado mediante una suma de curvas de temperatura producidas por infinitos pulsos de potencia desfasados consecutivamente un tiempo  $T$ .

Este cálculo converge rápidamente al valor buscado con un error muy pequeño frente a los errores inherentes a las aproximaciones del modelo. La figura 3.53 muestra una forma aproximada de calcular la temperatura instantánea de una junta en la cual se genera un tren de pulsos de potencia estacionario. La figura 3.53 a) muestra la evolución real de la temperatura. En la figura 3.53 b)

<sup>5</sup>ver hoja de datos del tiristor MCD250 en [www.ixys.com](http://www.ixys.com)

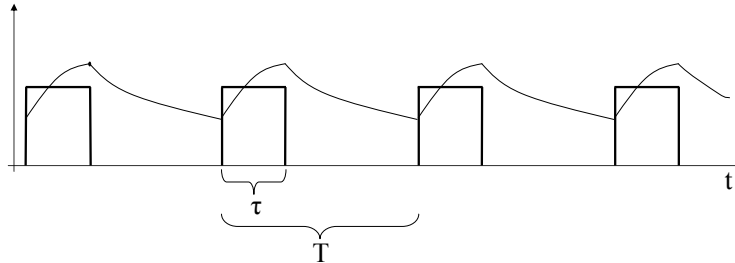


Figura 3.52: Evolución de la temperatura de junta

se sustituye todos los pulsos anterior al instante  $t_0$  por una potencia constante igual a la potencia media, que cause una temperatura de junta  $T_j$  constante de valor  $\langle T_j \rangle$ . Sumando las contribuciones de dos pulsos se obtiene una buena aproximación de la temperatura de junta después de los mismos. Por lo tanto si se quiere calcular la temperatura en un instante cualquiera se realiza el cálculo substituyendo los pulsos anteriores a los dos últimos pulsos enteros por una potencia constante (igual a la potencia media), la cual se toma como valor inicial para el cálculo. El valor obtenido es una buena aproximación del valor instantáneo

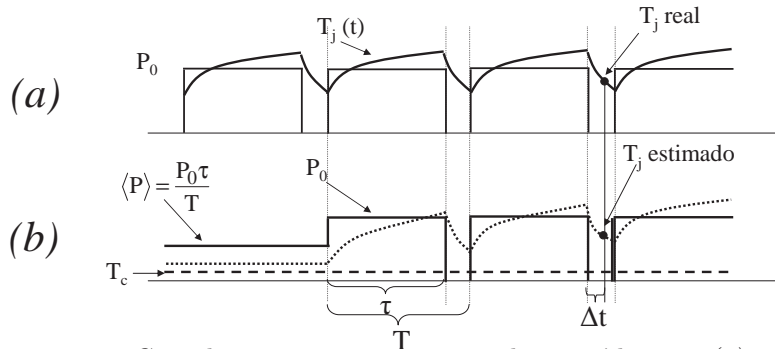


Figura 3.53: Consideraciones para una onda periódica - (a) pulsos de potencia estacionarios y temperatura de junta - (b) cálculo aproximado de la temperatura un tiempo  $\Delta t$  luego de la finalización de un pulso individual

Si se dispone de la curva o la expresión  $Z_{\theta_{jc}}(t)$ , se considera  $T_c$  constante.

Si se desea calcular la temperatura un instante luego de un pulso se substituyen los pulsos anteriores a los dos últimos por una potencia constante.

$$\Delta T_{jc}(t) = T_j(t) - T_c \tag{3.58}$$

$$\Delta T_{jc}(t) \approx \langle P \rangle R_{\theta_{jc}} + (P_0 - \langle P \rangle) Z_{\theta_{jc}}(\Delta t + T + \tau) - P_0 Z_{\theta_{jc}}(\Delta t + T) + P_0 Z_{\theta_{jc}}(\Delta t + \tau) - P_0 Z_{\theta_{jc}}(\Delta t) \tag{3.59}$$

Observación: No debe confundirse los tramos de la curva de temperatura con la curva  $Z(t)$  para un escalón. Los tramos son, como se indicó, suma de infinitas curvas desfasadas un período  $T$  entre sí.



# Bibliografía

*IXYS Semiconductors* (Datasheets). [www.ixys.com](http://www.ixys.com).

Kassakian, J., Schlecht, M. & Verghese, G. (1992). *Principles of Power Electronics*, Addison-Wesley.

Millman, J. & Halkias, C. (1972). *Integrated Electronics*, Mc. Graw Hill.

Mohan, N., Underland, T. & Robbins, W. (1995). *Power Electronics - Converters, Applications and Design*, John Wiley & Sons, Inc.

*Powerex Semiconductors* (Datasheets). [www.pwr.com](http://www.pwr.com).

Sze, S. M. (1981). *Physics of Semiconductor Devices*, John Wiley & Sons.

Thorborg, K. (1988). *Power Electronics*, Prentice - Hall.

Wallmark, T. & Zwegbergk, S. V. (1973). *Tyristorteknik*, P. A. Norstedt & Söners Förlag.