

Electrónica

Práctico 6

Transistores de efecto de campo

Los ejercicios marcados con ★ son opcionales. Además cada ejercicio puede tener un número, que indica el número de ejercicio del libro del curso (*Microelectronic Circuits, 4th. edition. Sedra/Smith.*) o una fecha, que indica en que prueba (examen o parcial) se planteó el ejercicio.

Objetivo: El objetivo general del presente práctico es familiarizar al estudiante con el funcionamiento del transistor MOS. La primera parte (hasta el Ejercicio 3) repasa la ecuaciones DC (de polarización) del transistor MOS, incluyendo las condiciones de saturación, zona lineal y corte. A partir del Ejercicio 4 se incluye el análisis en pequeña señal de amplificadores de una o varias etapas. Por último, en el ejercicio 9 se trabaja con una llave analógica CMOS, estudiándose sus casos de funcionamiento.

Ejercicio 1. (5.10)

Se desea estimar los parámetros V_T y β de un transistor nMOS y para ello se lo polariza de dos formas distintas. Cuando $V_{GS} = V_{DS} = 9V$ la corriente de drain es $I_D = 4mA$; y cuando $V_{GS} = V_{DS} = 5V$, $I_D = 1mA$. Con estos datos, ¿cuáles son los valores de V_T y β para este dispositivo?

Ejercicio 2.

Se desea estimar los parámetros V_T y β de un transistor pMOS y para ello se lo polariza de dos formas distintas. Cuando $V_{SG} = V_{SD} = 2.5V$ la corriente de drain es $I_D = 7mA$; y cuando $V_{SG} = V_{SD} = 1V$, $I_D = 0.1mA$. Con estos datos, ¿cuáles son los valores de V_T y β para este dispositivo?

Ejercicio 3. (5.11)

En un proceso de fabricación de circuitos integrados, se han caracterizado los siguientes parámetros mediante mediciones: $\mu C_{ox} = 20\mu A/V^2$ y $V_T = 1V$ (se desprecia el efecto de δ).

Para una aplicación en la que un transistor con éstas características se polariza de forma que $V_{GS} = V_{DS} = 5V$, se tiene una corriente de drain $I_D = 0.8mA$. Sabiendo que el transistor tiene un largo $L = 2\mu m$, ¿cuál es su ancho W ?

Ejercicio 4.

Este ejercicio tiene como objetivo mostrar la potencialidad de diagrama gráfico para obtener las ecuaciones del transistor MOS, mostrar la simetría respecto a source y drain del dispositivo, y familiarizarse con los diferentes formatos de las ecuaciones.

- (a) Utilizando la representación gráfica de la corriente por el transistor MOS (Diagrama de Memelink-Jespers), deducir la ecuación de la corriente de drain de un transistor nMOS en función de las tensiones referidas al sustrato (V_{GB} , V_{DB} y V_{SB}) para las zonas de saturación y lineal.
- (b) Verificar que si se intercambian source y drain solo cambia el signo de la corriente.
- (c) A partir de las ecuaciones halladas en deducir las ecuaciones en función de las tensiones referidas a la source (V_{GS} , V_{DS} y V_{BS}).

Ejercicio 5.

Este problema muestra una configuración simple de polarización de un transistor MOS y pone de manifiesto las diferencias entre el análisis DC de un circuito con transistores MOS respecto al caso con bipolares.

Para el circuito de la Figura 5 se tiene que $V_{DD} = 10V$.

- (a) Mostrar que el transistor siempre se encuentra en saturación.
- (b) Hallar I_D y V_D si se cumple que $V_T = 1V$ y $\beta = 1mA/V^2$.
- (c) ¿Cómo cambia el método de resolución y el resultado si el transistor fuera un BJT npn con $V_{BE} = 0.7$ y $\beta = 200$ en lugar de un transistor nMOS?

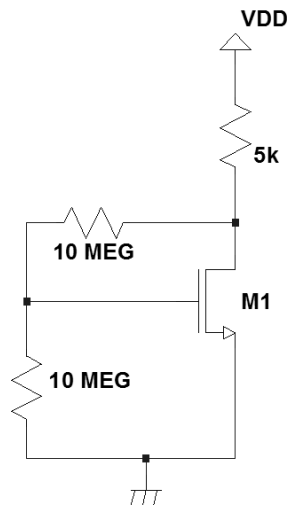


Figura 5

Ejercicio 6.

- (a) Para el amplificador Source Común mostrado en la Figura 6, mostrar que si $R_G \gg r_0$, entonces se cumple que:

$$\frac{v_{out}}{v_{in}} \simeq -\frac{2V_A}{V_{GS} - V_T} \quad (1)$$

Comentario: la suposición $R_G \gg r_0$ puede tomarse como real puesto que $V_A^{MOS} < V_A^{BJT}$ y con R_G no excesivamente grande se cumple la suposición.

- (b) ¿Cuánto vale la corriente continua por R_G ? ¿y la corriente en señal? ¿Cuál es la función de R_G ? ¿Qué da si $R_G = 0$? ¿Y si $R_G = \infty$?

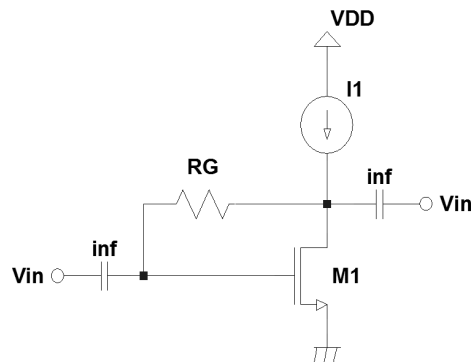


Figura 6

Ejercicio 7. (5.55)

En este problema se realiza en análisis DC en un caso en que la source no está conectada al sustrato. Además se analiza el funcionamiento en este caso de un “seguidor de fuente” (análogo al seguidor emisor de los BJT), viendo el efecto en la ganancia de la señal source-sustrato a través de g_{ms} .

Para el amplificador de la Figura 7 calcule:

- la corriente continua de drain I_D
- la ganancia $\frac{v_s}{v_{in}}$
- la ganancia $\frac{v_d}{v_{in}}$.
- Comparar los resultados obtenidos para el caso en el que se utiliza un transistor bipolar

Ejercicio 8.

El circuito de la Figura 8 es un amplificador de 3 etapas cuya polarización se fija a través de una realimentación en continua. Adicionalmente en la parte (c) se analiza como cambia la resistencia de entrada del circuito si está realimentación también actúa en AC.

Los transistores de este amplificador cumplen que $V_T = 2V$ y $\beta_{Q1i} = 4\beta_{Q2i} = 1\mu A/V^2$. Para las dos primeras partes del ejercicio las capacidades se consideran infinitas. Calcular:

- la tensión DC de la salida
- la ganancia $\frac{v_{out}}{v_{in}}$
- la resistencia de entrada. Si la capacidad $C_2 = 0$, ¿cuál es la nueva resistencia de entrada? ¿De qué forma mejora el circuito C_2 ?

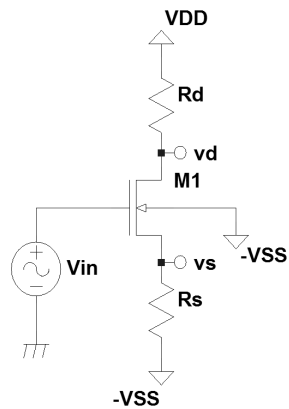


Figura 7

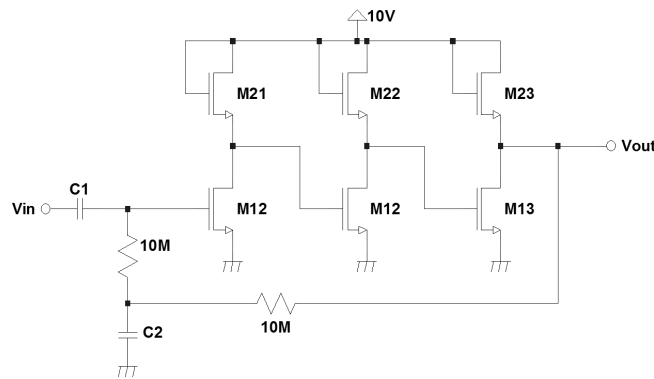


Figura 8

Ejercicio 9.

La Figura 9 muestra una configuración de amplificador conocida como cascode. Esta configuración se utiliza para aumentar la resistencia de salida, la que en muchos casos aumenta la ganancia, además de aportar otros beneficios (ej.: mejora la respuesta en alta frecuencia). Este amplificador se compone de dos transistores: el transistor de entrada (M1) en configuración source común, en serie con un transistor en gate común (M2, con VBIAS constante). Además, en este ejercicio los transistores son del tipo pMOS. Recuerde que el modelo en señal de los transistores pMOS es exactamente igual al de los transistores nMOS.

- Mostrar que la transconductancia de cortocircuito de todo el amplificador es igual a el g_m del transistor de entrada¹.
- Calcular la resistencia de salida R_{out} del circuito y dar la condición para que R_{out} sea mayor que la resistencia de salida de un amplificador source común

¹La transconductancia de cortocircuito es la relación entre la corriente de salida y el voltaje de entrada cuando el voltaje de salida está conectado a tierra.

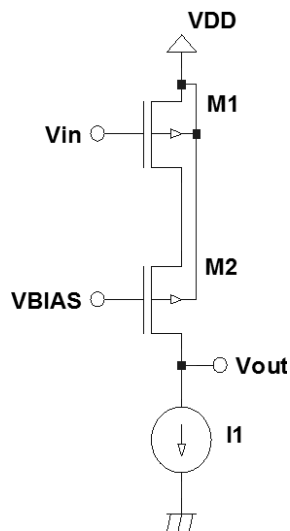


Figura 9

Ejercicio 10. (5.108)

El objetivo de este ejercicio es estudiar como se comporta una llave analógica CMOS frente a diversos valores de sus entradas. Para ello se tiene una llave analógica CMOS cuyas características son: $V_{T0n} = |V_{T0p}| = 2V$, $\beta_n = 50\mu A/V^2$, $\beta_p = 30\mu A/V^2$ y $\delta_n = \delta_p = 0.2$. Se utilizan señales de control de $\pm V_{DD}$ y señales de entrada en el rango de $[V_{DD}, -V_{DD}]$, donde $V_{DD} = 5V$. La llave tiene conectada a su salida una resistencia R .

- (a) Calcular la resistencia de la llave para los casos en que la tensión de entrada es:
 1. 5V
 2. 0
 3. -5V
- (b) ¿Cuán grande debe ser la resistencia R para que la caída en la llave no supere el 1% de la señal de entrada?
- (c) Esta llave CMOS es usada para conectar una fuente sinusoidal de pequeña amplitud entorno a 0V a una capacidad de 1nF. Con los datos de las partes anteriores, calcular cual es la frecuencia de corte introducida por la llave.

Lista de ejercicios de parciales y exámenes de años anteriores recomendados para preparar parciales y/o exámenes. Los mismos abarcan los temas del prácticos 1 al 6:★

- Segundo parcial Julio de 2006. Problema 2.
- Examen de Agosto de 2006. Problema 2.
- Segundo parcial Julio de 2012. Problema 3.

Solución

Ejercicio 1

$$V_T = 1.0V; \beta = 125mA/V^2$$

Ejercicio 2

$$V_T = -0.8V; \beta = 4.8mA/V^2$$

Ejercicio 3

$$W = 10\mu m$$

Ejercicio 4

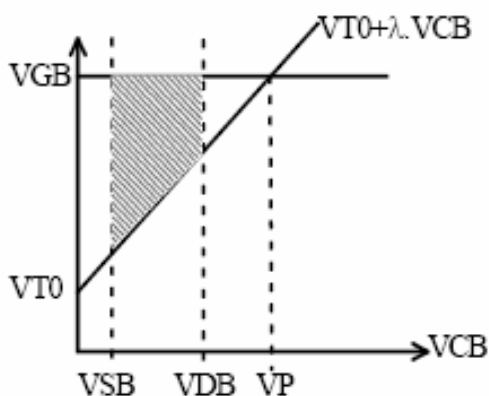


Figura 10

(a) Como se ve en la Figura 10, la corriente I_D se calcula como el área sombreada. Para saturación se considera el área comprendida hasta el punto V_P .

Ejercicio 5

(a) $V_{GS} = V_{DS}/2$ entonces vale siempre que $V_{DS} \geq V_{GS} - V_T$

(b) $V_{GS} = 2.43V$; $I_D = 1.03mA$ (La otra solución de la ecuación de segundo orden para V_{GS} es negativa y allí el transistor está cortado).

(c) Aquí el voltaje V_{BE} está fijo, no como en un MOS que es variable; V_{BE} fija la corriente I_C ; la cual vale en este caso $I_C = 0.16mA$. Además en este caso la corriente de base no es despreciable frente a la corriente por los $10M\Omega$.

Ejercicio 6

(b) Corriente en continua: $I_{RG} = 0$. Corriente en señal: $i_{RG} = \frac{v_{in}}{R_G} \left(1 + \frac{2V_A}{V_{GS} - V_T}\right)$ Función de R_G : el voltaje de gate del transistor en continua es igual al voltaje de drain en continua, pues por R_G no circula corriente continua; R_G permite que en señal estos voltajes sean independientes, dando entonces al circuito una cierta ganancia. Si $R_G = 0$, entonces $v_{out} = v_{in}$ y no hay ganancia. Si $R_G = \infty$ el circuito no funciona pues el gate del transistor no está polarizado en continua.

Ejercicio 7

(b)

$$\frac{v_s}{v_{in}} = \frac{g_m R_s}{1 + g_{ms} R_s}$$

(c)

$$\frac{v_d}{v_{in}} = -\frac{g_m R_d}{1 + g_{ms} R_s}$$

(d) Para los transistores bipolares se tiene que :

$$\frac{v_E}{v_{in}} = \frac{g_m R_E}{1 + (g_m R_E)}$$

y

$$\frac{v_D}{v_{in}} = \frac{g_m R_C}{1 + (g_m R_E)}$$

Ejercicio 8

(a) $V_{out} = V_{in} = V_{GS_{11A}} = 4V$. Idem para $V_{GS_{12A}}$ y $V_{GS_{13A}}$.

(b) $\frac{v_{out}}{v_{in}} = -\frac{g_{m_{11}} g_{m_{12}} g_{m_{13}}}{g_{m_{21}} g_{m_{22}} g_{m_{23}}} = -4$.

(c) $r_{in} = 10M\Omega$. Si $C_2 = 0$ entonces $r_{in} = 20M\Omega / (1/g_{m_{23}})$

Ejercicio 9

(a) $G_{m_{equiv}} = \frac{g_{m_1}}{g_{m_2} + g_{d_1} + g_{d_2}} g_{m_2} \simeq g_{m_1} \quad (g_{m_2} \gg g_d)$

(b) $R_{out} = \frac{v_{out}}{i_{out}} = \frac{g_{m_2}}{g_{d_1} + g_{d_2}} = g_{m_2} r_{o1} r_{o2}$

Ejercicio 10

(a)

- $V_{in}=5V$: Transistor nMOS OFF y transistor pMOS en zona lineal; entonces $r_{on_{5V}} = r_{on_{-p}} = \frac{1}{\beta_p(2V_{DD} - |V_{T0p}|)} = 4.2k\Omega$.

- $V_{in}=0V$: Ambos transistores en zona lineal; la resistencia $r_{on,0V} = r_{on,n} // r_{on,p}$. Como $r_{on,p} = \frac{1}{\beta_p((1-\delta_p)V_{DD}-|V_{T0p}|)} = 16.7k\Omega$ y $r_{on,n} = \frac{1}{\beta_n((1-\delta_n)V_{DD}-V_{T0n})} = 10k\Omega$ entonces $r_{on} = 6.25k\Omega$.
- $V_{in}=-5V$: Transistor pMOS OFF y transistor nMOS en zona lineal; entonces $r_{on,-5V} = r_{on,n} = \frac{1}{\beta_n(2V_{DD}-V_{T0n})} = 2.5k\Omega$.

(b) El peor caso para r_{on} se da en el umbral entre Zona Lineal y Zona OFF del transistor nMOS:

$$r_{on_peor_caso} = r_{on,p}|_{V_{in}=V_{in_MAX_nMOS}} = 8.33k\Omega$$

$$R \geq 100 r_{on_peor_caso} = 833k\Omega$$

(c) $f = \frac{1}{2\pi r_{on,0V} C_L} = 25.5kHz$