

# Práctica N<sup>o</sup>3

## Rama de un puente inversor

### Instructivo

1 de agosto de 2024

## 1. Objetivos de la Práctica

Analizar el funcionamiento de una rama inversora. Identificar los tiempos involucrados en la conmutación de una llave de potencia. Uso de circuitos de snubbers. PWM sinusoidal y calculado. Utilización de herramientas digitales de adquisición. Cálculo de armónicos.

## 2. Materiales

- Planta física del convertidor.
- Carga:  $R_o=(0..28) \Omega$  variable manualmente.
- Filtro: Condensador  $C_o=25 \mu F$ ,  $L_o=3.2$  mH.
- PC con software de manejo de las llaves y software generación de las formas de onda (cuadrada, PWM calculado y PWM sinusoidal).
- Osciloscopio con capacidad de adquisición.
- Placa de sensado de corriente por efecto hall o punta de corriente Tektronix de DC.
- Tester multifunción.
- Analizador de Redes AEMEC.

## 3. Descripción de la planta física

Un diagrama de bloques de la rama inversora se encuentra en la Figura 1.

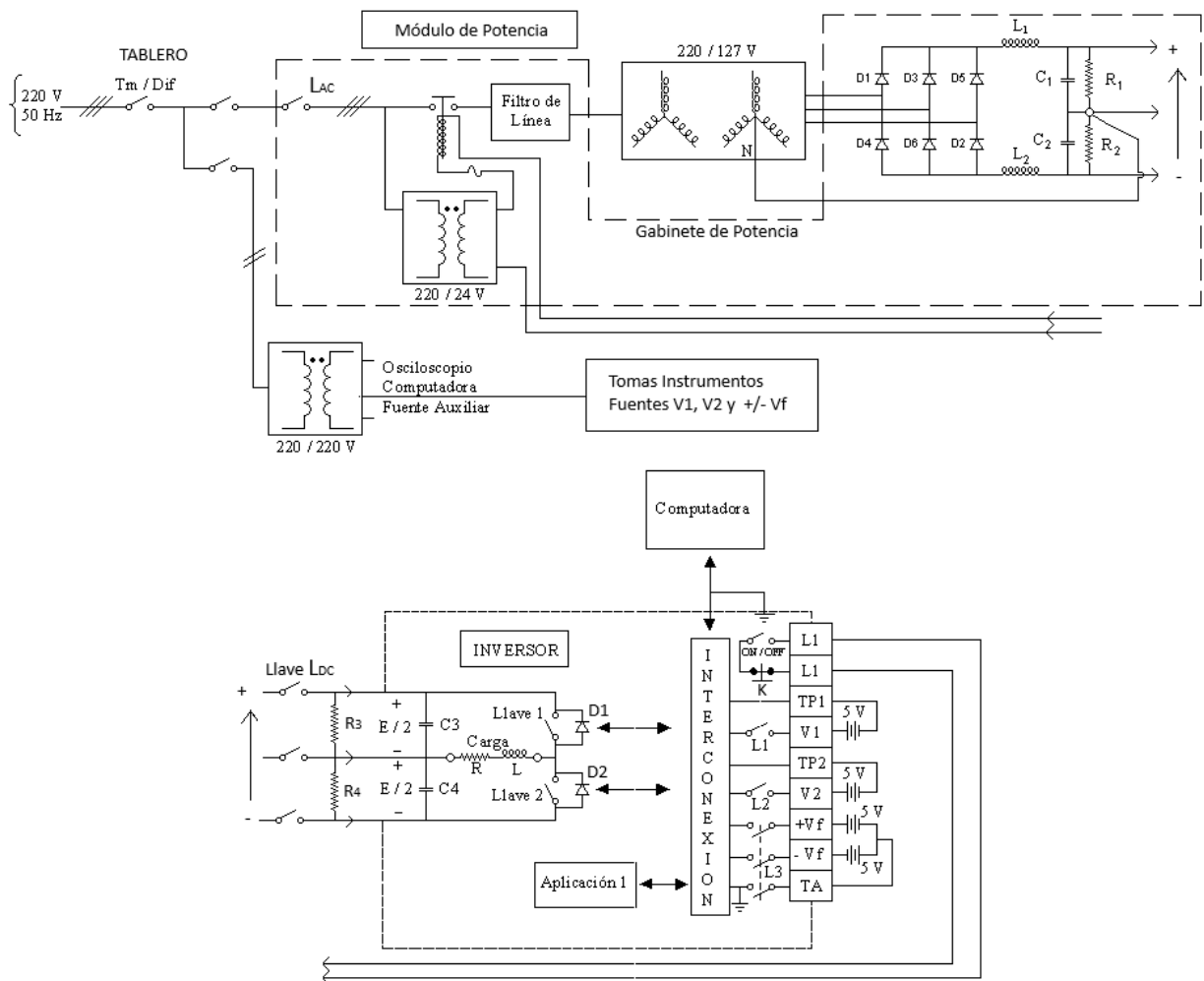


Figura 1: Diagrama de bloques de la rama inversora.

### 3.1. Módulo de potencia

Este módulo es el encargado de suministrar al inversor las dos fuentes de continua aisladas de la red. Este está compuesto por las siguientes etapas:

#### 3.1.1. Etapa de Protección

- Llave general de distribución termomagnética-diferencial, en tablero de pared.
- Llaves termomagnéticas de distribución en el tablero de pared.
- Llave termomagnética interior del gabinete de potencia.
- Contactor del transformador de potencia. Se comanda desde el frente del inversor mediante una llave ON/OFF.
- Filtro de línea.
- Transformador auxiliar 220/24 V para alimentar la bobina del contactor.

#### 3.1.2. Etapa de Transformación

- Transformador de potencia conectado en la configuración YY 220/127 V con neutro accesible N en el secundario (127 V).

- Transformador auxiliar 220/220 V, el cual alimenta en forma aislada de la red la mesa del laboratorio, computadora, osciloscopio y fuentes auxiliares.

### 3.1.3. Etapa de Rectificación y filtrado

- Dos Rectificadores trifásicos simple vía que dan a su salida la tensión de continua  $+E/2$  y  $-E/2$  (referidas al neutro N del sistema trifásico), las cuales alimentarán a la rama del puente inversor.
- Filtros L-C ( $L_1$  y  $C_1$ ,  $L_2$  y  $C_2$ ) para filtrar la continua de salida de los rectificadores
- Resistencias  $R_1$  y  $R_2$  en paralelo con la salida del gabinete de potencia para descargar los condensadores cuando se corta la alimentación desde el contactor.
- Resistencias  $R_3$  y  $R_4$  en paralelo con la entrada del inversor.
- Llave  $L_{DC}$  manual en serie con la salida del módulo.

## 3.2. Circuito de señales

### 3.2.1. Tarjeta de Interconexión

Esta tarjeta, cumple la función de interconectar la computadora, las llaves 1 y 2, las fuentes ( $+V_F, 0, -V_F$ ) y la tarjeta Aplicación 1. Tiene implementado un Reset manual en el panel del inversor frontal.

### 3.2.2. Tarjeta de Aplicación 1

Esta tarjeta se conecta en la tarjeta de interconexión y es una interfaz entre el controlador de la rama, o sea la PC, y las señales de mando de las llaves. Invierte las señales que envía la computadora en  $P_{D0}$  y  $P_{D1}$  y las transmite a las llaves si ninguna de las alarmas esta activa. Además, esta placa contiene un relé (K), el cual esta conectado en serie a la llave de comando del contactor, lo cual permite habilitar la alimentación de potencia a la rama desde la PC.

En el Anexo se presenta un esquemático de la tarjeta solo a efectos documentales y no es necesario analizar su funcionamiento para realizar la práctica.

## 3.3. Inversor

### 3.3.1. Puntos de prueba y toma de señal

El montaje de las llaves de la rama del puente inversor mantiene una forma vertical, la llave 1 se encuentra arriba y la 2 debajo. La llave consiste en un BJT de potencia en cuyo emisor hay un MOSFET para dar la señal de comando. La disposición de los componentes de potencia es también vertical, vale decir, el transistor de potencia (BJT) se encuentra arriba y el MOSFET debajo.

En el Anexo se encuentra el esquemático del circuito de potencia de la llave y el diagrama de ubicación de componentes. Observar que si se mira de frente las tarjetas de las llaves 1 y 2 junto al esquemático, las etiquetas se ven invertidas y espejadas.

Los puntos de medición previstos son:

- S – Source del MOSFET
- 1 – Gate del MOSFET
- E-D – Emisor del BJT y Drain del MOSFET
- C – Colector del BJT

### 3.3.2. Medición de corriente

En caso de no utilizarse la punta de corriente TEK, se utiliza un transductor basado en celda de efecto HALL. Dicho transductor tiene dos bornes de entrada por los cuales se hace circular la corriente a medir y genera en su salida una corriente proporcional a la de entrada, que por medio de una resistencia de precisión, se convierte en una tensión. La ganancia del transductor es de 400 mV/A.

La rama permite intercalar el transductor en diferentes puntos del circuito.

### 3.3.3. Consideraciones sobre las tensiones presentes en el circuito

El inversor requiere una fuente auxiliar aislada para cada llave ( $V_1$  y  $V_2$ ) y una fuente ( $+V_F, 0, -V_F$ ) que es aislada de las anteriores, cuya tierra es la misma que la de la computadora. Por otra parte, las señales de la tarjeta de Interconexión y la potencia de cada llave están aisladas.

En definitiva, la potencia esta aislada de la red de UTE, la señal está aislada de las dos anteriores y es en esta última que tenemos la tierra de la computadora.

Con dos puntas de un osciloscopio se podría observar, por ejemplo, una señal en la computadora y otra en la potencia de una llave, pero hay que tener presente que se están refiriendo galvánicamente ambos circuitos a través de la tierra del osciloscopio.

El transductor Hall se alimenta también en forma aislada a las fuentes anteriores.

## 3.4. Computadora

En la PC estarán disponibles los siguientes programas:

### 3.4.1. PWM.exe

Utilizando un archivo binario que contiene una tabla con tiempos de conmutación y salidas ( $D_0..D_7$ ) para cada instante, el programa recorre dicha tabla en forma cíclica, generando a la salida (el puerto paralelo seleccionado) la forma de onda contenida en el archivo. Se genera en  $D_7$  una señal de trigger para el osciloscopio durante la mitad del ciclo de la forma de onda. En  $D_6$  se genera un pulso de reset para inhibir las protecciones de las llaves. En  $D_5$  se genera la señal que comanda al contactor que alimenta la potencia. El tiempo muerto durante el cual ambas llaves están apagadas ya viene resuelto en el archivo binario.

Hay que tener en cuenta que al conectar la señal de trigger al osciloscopio, se está uniendo su tierra y la de la PC. Sin embargo, el circuito de potencia de las llaves sigue estando aislado de los anteriores, permitiendo así que se puedan observar señales entre dos puntos cualesquiera del mismo. La frecuencia mínima de operación no está limitada (sí lo está por la implementación de la rama). La frecuencia máxima depende de la PC utilizada. Este programa puede ser llamado desde dentro de los programas generadores (GCUAD, GPWMCALC y GPWMSIN2).

### 3.4.2. GCUAD.exe

Escribe el archivo binario con los datos para generar en el puerto paralelo una onda cuadrada de ciclo de trabajo y frecuencias variables.

### 3.4.3. GPWMCALC.exe

Escribe el archivo binario con los datos para generar en el puerto paralelo una forma de onda que implementa un PWM calculado (los ángulos de conmutación se calculan previamente para eliminar determinados armónicos). Permite designar armónicos específicos a eliminar, o definir hasta cuál armónico eliminar. La forma de onda que genera tiene simetría de segunda especie, por lo que los armónicos solicitados son impares (los pares se eliminan por la simetría). Luego de calcular permite analizar los tiempos

y ángulos de conmutación que se generarán, así como calcular el contenido armónico de la forma de onda resultante y generar un muestreo de la señal de salida.

#### 3.4.4. GPWMSIN2.exe

Escribe el archivo binario con los datos para generar en el puerto paralelo una forma de onda que implementa un PWM sinusoidal de dos estados. La forma de onda que genera tiene simetría de segunda especie, por lo que los armónicos pares se eliminan. Luego de calcular permite analizar los tiempos y ángulos de conmutación que se generarán, así como calcular el contenido armónico de la forma de onda resultante y generar un muestreo de la señal de salida.

## 4. Desarrollo de la práctica

Al llegar al laboratorio el estudiante debe conocer el funcionamiento de la rama inversora y las distintas estrategias de comando PWM para eliminación y reducción de armónicos.

### 4.1. Preinforme

Previo a la práctica, los estudiantes deberán entregar un informe con el análisis pedido a continuación:

#### 4.1.1. Primera parte. Onda cuadrada

Se comandará el puente inversor de modo de tener en la carga una tensión cuadrada de frecuencia y ciclo de trabajo variable.

A los efectos de evitar la corriente cruzada, en cada conmutación de la rama se debe apagar primero la llave que está prendida, esperar un tiempo “muerto”  $t_m$  y luego encender la otra llave. Las señales generadas por los programas tienen en cuenta esta limitación.

La carga que se tendrá disponible será una impedancia de la forma :

$$Z = (R_o + jwL_o) \quad (1)$$

*Se pide:*

- En las partes a,b,c y d se supone que  $t_m = 0$  y las llaves ideales.

- Expresión de la corriente media por la carga en función de  $\delta$ .
- Expresión analítica de la dinámica de las corrientes teóricas por las llaves y por la carga para  $\delta$  variable.
- Dibujarlas para el caso  $\delta = 40\%$ ,  $f = 6\text{ kHz}$ ,  $R_o = 28\ \Omega$ . Determinar para este caso que componente de la llave (superior e inferior) conduce en los distintos instantes del ciclo (llave activa o diodo en antiparalelo).
- Simular el circuito, comparando las formas de onda analíticas con las simuladas. En la plataforma del curso se encuentran disponibles circuitos para Spice.
- Observar con la formulación analítica o la simulación que al disminuir  $R_o$  se puede lograr que la corriente de la carga sea siempre negativa.
- Dibujar en un mismo referencial de tiempo pero en gráficas separadas el comando de la llave 1, el comando de la llave 2, la corriente de carga, la corriente de la llave 1 y la corriente de la llave 2 indicando claramente los momentos en que conducen los diodos en antiparalelo  $D_1$  y  $D_2$ . En este caso, sí se considera el tiempo muerto y a los efectos del dibujo se exagerará su duración para visualizar claramente qué ocurre antes, durante y luego de transcurrido el tiempo muerto. Dibujar el caso con  $R_o = 28\ \Omega$ .

- g. Idem f. pero para una  $R_o$  que haga que quede toda la corriente de carga negativa.
- h. ¿Es posible para el caso ( $R_o=28 \Omega$ ) visualizar la corriente de recuperación inversa  $i_{rr}$  de algún diodo antiparalelo? ¿Y si  $R_o$  es tal que la corriente es siempre negativa?
- i. Identifique en el esquemático 14 y 15 el BJT y el MOSFET de potencia.
- j. Simular el transitorio durante el  $t_m$  de los snubbers considerando que se apaga la llave superior (Llave 1) cuando la corriente en la carga es positiva de valor  $i_o$ .
- k. ¿Para qué valor de  $R_o$  se producen picos de corriente en la Llave 2 al prenderla por causa de los snubbers?

Notas:

1. Adjuntar los archivos descriptivos de los circuitos utilizados para las simulaciones.
2. Para la parte j se sugiere simular el siguiente circuito (Figura 2):  
Se sugiere leer el Anexo 5.1.4.

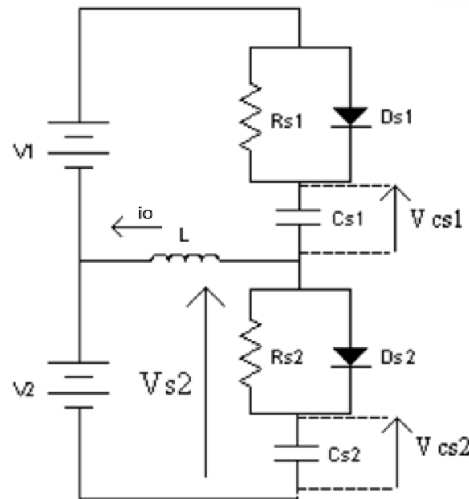


Figura 2: Circuito Primera Parte.

- $V_1 = V_2 = E/2$
- $R_{S1} = R_{S2} = 73 \Omega$
- $C_{S1} = C_{S2} = 20 \text{ nF}$
- L debe ser suficientemente grande para considerar constante a la corriente durante el tiempo muerto  $i_L = i_o = \text{Cte.}$
- Considerar la condiciones iniciales adecuadas para la corriente  $i_L$  y las tensiones  $V_{CS1}$  y  $V_{CS2}$ ; simular un tiempo  $\Delta t = 5.5 \mu\text{s}$ .
- Adjuntar las formas de onda de  $V_{CS1}(t)$ ,  $V_{CS2}(t)$  y  $V_{S2}(t)$ .

#### 4.1.2. Segunda Parte

Se generarán formas onda de tensión de salida en las cuales se usarán técnicas de eliminación y reducción de armónicos (PWM sinusoidal y calculado). Para cada caso se calculan los instantes de conmutación de la rama de manera de obtener un valor deseado de la fundamental y eliminar simultáneamente armónicos predeterminados, o reducir el contenido armónico de la forma de onda de salida.

*Se pide:*

PWM calculado:

- a. Calcular los ángulos de conmutación para obtener un 60 % de la fundamental (50 Hz) respecto al fundamental máximo que se obtendría con onda cuadrada, con una simultánea eliminación de los armónicos 5 y 7. (probar con +60 % y -60 %). Para la resolución del sistema no lineal se podrá emplear por ejemplo Octave.
- b. Simular el circuito para los ángulos calculados y obtener así la corriente en la carga. Adjuntar las formas de onda de  $i_L$ ,  $V_o$  (tensión de salida), espectro de  $V_o$  en el cual se muestre la amplitud de la fundamental, del 3º, 5º, 7º y 9º armónicos de tensión. Verificar que el valor de la tensión del fundamental se corresponde con el 60% objetivo. Tener claro qué es el valor que refleja por ejemplo el Spice al calcular el contenido armónico. ¿Es amplitud o valor eficaz?

*Notas:*

1. Adjuntar los archivos descriptivos de los circuitos de los circuitos utilizados para las simulaciones.
2. La carga en la parte b es la misma que en la primera parte.
3. El espectro se observa en el programa PROBE, opción X\_axis, Fourier.

#### 4.1.3. Tercera parte (Solo en el Laboratorio)

Utilizar el programa GPWMCALC para tener a la salida del inversor un valor de 60 % de la fundamental (50 Hz), donde se elimina hasta el armónico 29 inclusive. ¿Con qué amplitud quedan los armónicos no eliminados?

Entre la salida del puente y la carga  $R_o$  se colocará un filtro LC con  $L_o=3.2$  mHy y  $C_o=25$   $\mu$ F (se agrega el condensador en paralelo a la resistencia de carga la cual será la resistencia  $R_o$  con su valor máximo de 28  $\Omega$ ).

*Se pide:*

- Calcular el valor eficaz de la fundamental de tensión en la resistencia  $R_o$ .
- Calcular el valor eficaz del primer armónico no eliminado de tensión en  $R_o$ .

## 4.2. Laboratorio

Precaución: La temperatura alcanzada por los elementos resistivos y de los semiconductores de potencia puede ser elevada.

### 4.2.1. Primera Parte

Usando el programa GCUAD.exe generar los datos para obtener una forma de onda como la simulada en la primera parte del preinforme ( $\delta=40\%$  y  $f=6\text{ kHz}$ ).

*Observar y adquirir con el osciloscopio:*

- Tensión en el bus de continua (utilizar este dato para el resto de la práctica).
- $V_o$ : Tensión en la carga.
- $i_o$ : Corriente en la carga (utilizando la celda de efecto hall).
- $i_{L2}$ : Corriente de la llave inferior (utilizando la celda de efecto hall).
- $V_{GS2}$ : Comando gate-source de la llave inferior.
- $V_{DS2}$ : tensión drain\_source de la llave inferior.
- Efecto de los snubbers (se verificará lo estudiado en el preinforme respecto a la existencia de picos de corriente).

*Medir:*

- $t_s @ i_o$ : Tiempo de storage de la llave.
- $i_{rr} @ i_o$ : Corriente de recuperación inversa del diodo antiparalelo de la llave.
- $t_{rr} @ i_o$ : Tiempo de recuperación inversa del diodo antiparalelo de la llave.
- $t_m$ : Tiempo muerto.
- Picos de corriente en la llave.

*Notas:*

1. Realizar las adquisiciones necesarias para realizar lo que se solicita en el informe.
2. Para la medida de  $t_s$ ,  $i_{rr}$  y  $t_{rr}$ , desconectar los snubbers para observar los fenómenos asociados a ellos.
3. Registrar los eventuales ruidos en el canal de medida de corriente a los efectos de intentar compensarlos luego de las medidas de corriente que se realicen.



#### 4.2.2. Segunda parte

PWM calculado:

Usando el programa GPWMCALC.exe generar una onda de tensión de salida, calculando los instantes de conmutación de la rama de modo de obtener un 60 % de la fundamental y eliminando simultáneamente el 5° y 7° armónico.

*Observar y adquirir con el osciloscopio:*

- $V_o$ : Tensión a la salida del inversor.
- $i_o$ : Corriente de salida (utilizando la celda de efecto hall).

*Observar con el analizador de armónicos:*

- Armónicos relevantes.
- THD.

PWM sinusoidal:

Usando el programa GPWMSIN2.exe generar una onda de tensión de salida, calculando los instantes de conmutación de la rama con  $m=0.6$  y  $p=9$ .

*Observar y adquirir con el osciloscopio:*

- $V_o$ : Tensión a la salida del inversor.
- $i_o$ : Corriente de salida (utilizando la celda de efecto hall).

*Observar con el analizador de armónicos:*

- Armónicos relevantes.
- THD.

*Notas:*

- La carga  $R_o$  e inductancia  $L_o$  son las mismas que en la primera parte.
  2. Realizar las adquisiciones necesarias para realizar lo que se solicita en el informe.

#### 4.2.3. Tercera parte

Usando el programa GPWMCALC.exe generar una onda de tensión de salida, calculando los instantes de conmutación de la rama de modo de obtener un 60 % de la fundamental (50 Hz) y eliminando hasta el armónico 25 inclusive.

Entre la salida del puente y la carga R, se colocará un filtro LC con  $L=3.2$  mHy y  $C=25$   $\mu$ F (se agrega el condensador en paralelo a la resistencia de carga la cual tendrá el mismo valor que en la primera parte).

*Observar y adquirir con el osciloscopio:*

- $V_o$ : Tensión de salida del inversor.
- $V_R$ : Tensión en R.

*Observar con el analizador de armónicos:*

- Armónicos relevantes.
- THD.

### 4.3. Informe

En todos los casos se verificarán los valores calculados en el preinforme y de ser necesario se recalcularán de acuerdo con los datos medidos durante la práctica. En particular se deberá medir el valor de continua de entrada del puente inversor y la tensión de alterna a la entrada del rectificador. Recalcular y simular lo que corresponda.

#### 4.3.1. Primera Parte

1. Gráficos de tensión y corriente por la carga.
2. Tensiones  $V_{GS1}$  y corriente  $i_{LL1}$ . Observar en la tensión  $V_{GS1}$  el efecto de los condensadores de Miller.
3. Gráficos de  $i_{LL2}$  y  $V_{GS2}$  para las condiciones simuladas. Identifique el instante de apagado en las curvas e incluya la medida de  $t_s @ i_o$ .
4. Variar  $R_o$  y medir nuevamente  $t_s @ i_o$ .
5. Gráficos donde se aprecie la corriente  $i_{rr}$ , incluyendo la medida de  $t_{rr}$ .
6. Gráficos de  $V_{GS2}$  y  $V_{DS2}$  con los snubbers conectados para diversos valores de resistencia de carga (en particular con carga nula).
7. Resumen y conclusiones.

#### 4.3.2. Segunda Parte

PWM calculado:

1. Gráficos de tensión y corriente por la carga.
2. Espectro de  $V_o$  adquirido y calculado por ejemplo con Octave. Expresar claramente si los valores son amplitudes o RMS.
3. Análisis comparativo de la simulación (ajustado a los valores medidos en el laboratorio), del análisis armónico de la señal adquirida y armónicos calculados, y medida realizada con el analizador de armónicos de la tensión  $V_o$ .

PWM sinusoidal:

1. Gráficos de tensión y corriente por la carga.
2. Espectro de  $V_o$  adquirido.
3. Análisis comparativo de la simulación (ajustado a los valores medidos en el laboratorio), del análisis armónico a la señal adquirida y armónicos calculados, y medida realizada con el analizador de armónicos de la tensión  $V_o$ .
4. Resumen y conclusiones.

#### 4.3.3. Tercera Parte

- Gráficos de  $V_o$  y  $V_R$ .
- Espectro de  $V_o$  y  $V_R$ .
- Análisis comparativo de la simulación (ajustado a los valores medidos en el laboratorio), del análisis armónico a la señal adquirida y armónicos calculados, y medida realizada con el analizador de armónicos de la tensión  $V_o$  y  $V_R$ .

- Análisis del cumplimiento de los cálculos hechos en el preinforme respecto a la atenuación del filtro LC.
- Resumen y conclusiones.

*Nota:*

1. Respecto a los resúmenes y conclusiones solicitados al fin de cada parte de la práctica, estos deberán enumerar y describir someramente las enseñanzas y conceptos aprendidos.
2. SI SE ESTABLECE UNA HIPÓTESIS DE POR QUÉ ALGO NO CONCUERDA CON EL ESTUDIO PREVIO, TRATE DE JUSTIFICARLA HACIENDO USO POR EJEMPLO DE LAS PROPIAS SIMULACIONES.

# ANEXOS

## 5. Archivo de referencia para la simulación de la segunda parte

Aclaración: En la plataforma del curso ya se encuentra un archivo para la simulación de esta sección.

Se adjunta un ejemplo del circuito a simular. Las tensiones de comando de las llaves se forman por superposición de ondas cuadradas (PULSE), siendo a1, a2 y a3 los tiempos de conmutación calculados. Los resultados del análisis .FOUR se observan en el archivo con extensión .OUT.

INVERSOR.CIR

```
*Rama de un Puente Inversor
*Electrónica de Potencia I - IIE
*
V1 1 0 85.725
V2 0 3 85.725
*
SLL1 1 22 G1 0 LLAVE
Ds1 22 2 DIODO
DA1 2 1 DIODO
*
SLL2 2 33 G2 0 LLAVE
Ds2 33 3 DIODO
DA2 3 2 DIODO
*
Ro 2 4 28
Lo 4 0 3.2m
*
Va1 41 0 PULSE(-1 1 0 rise fall pw per)
Ra1 41 0 1k
*
Va2a 42 0 PULSE( 0 -2 a1 rise fall pw-2*a1per)
Ra2a 42 0 1k
Va2b 43 0 PULSE( 0 2 pw+a1 rise fall pw-2*a1per)
Ra2b 43 0 1k
*
Va3a 44 0 PULSE( 0 2 a2 rise fall pw-2*a2per)
Ra3a 44 0 1k
Va3b 45 0 PULSE( 0 -2 pw+a2 rise fall pw-2*a2per)
Ra3b 45 0 1k
*
Va4a 46 0 PULSE( 0 -2 a3 rise fall pw-2*a3per)
Ra4a 46 0 1k
Va4b 47 0 PULSE( 0 2 pw+a3 rise fall pw-2*a3per)
Ra4b 47 0 1k
*
Egate1 G1 0 VALUE = v(41)+v(42)+v(43)+v(44)+v(45)+v(46)+v(47)
Egate2 G2 0 VALUE = (-1)*v(G1)
*
.MODEL DIODO d(rs=0.01 Cjo=100p)
.MODEL LLAVE vswitch(ron=0.05)
*
* definición de parámetros
```

```
.PARAM rise=.01u, fall=.01u, per=20m, pw=per/2
.PARAM a1=XX, a2=XX, a3=XX
*
.TRAN 20us 100ms 80ms 50us uic
.FOUR 50 i(Lo) V(2)
.PROBE
.END
```

## 5.1. Fundamento teórico

### 5.1.1. Tiempos de conmutación

En electrónica de potencia interesa tener llaves implementadas con elementos semiconductores que en estado de conducción, tengan mínimas pérdidas, en estado de bloqueo soporten la máxima tensión y que los tiempos de pasar de uno a otro estado sean lo más cortos posibles.

Es con respecto a dichos tiempos que definiremos los aspectos más importantes. Llamaremos PRENDIDO de una llave al pasaje de CORTE a CONDUCCIÓN y APAGADO al pasaje inverso.

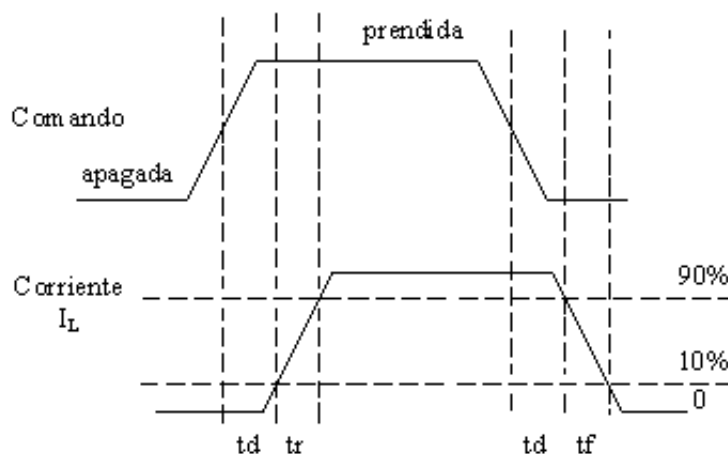


Figura 3: Comando de la llave en el gráfico superior y corriente por la llave en el gráfico inferior.

En la Figura X se definen los tiempos involucrados en los procesos mencionados y es importante resaltar que dichos tiempos están relacionados a la corriente que pasa por la llave y no por la tensión en sus bornes, dado que la primera depende de la capacidad de conducir corriente de la llave y la segunda del circuito externo. En el prendido se tienen el tiempo de retardo  $t_d$  (delay) y el tiempo de subida  $t_r$  (rise) de la corriente. En el apagado se tienen nuevamente el tiempo de retardo y el tiempo de caída  $t_f$  de la corriente.

### 5.1.2. Transistor Bipolar

En el diseño de estos semiconductores orientado a la electrónica de potencia se tiene especial cuidado en los tiempos de conmutación. El tiempo  $t_d$  en el apagado se denomina tiempo de almacenamiento  $t_s$  (storage) y será el que limitará en gran medida la frecuencia de trabajo.

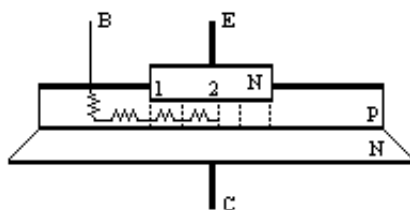


Figura 4: Composición de capas un transistor bipolar.

Este tiempo está asociado a la eliminación de los portadores minoritarios de la base del transistor y depende de cuánta corriente en exceso tiene en su base. Para minimizar  $t_s$  parecería razonable aplicar en la base del transistor una corriente negativa grande y de este modo eliminar rápidamente los portadores

minoritarios sobrantes. Esto no puede ser así porque se tendría el efecto de focalización de corriente en el centro del emisor, con la consiguiente generación de puntos calientes y la destrucción por segunda ruptura del transistor. Dicha focalización es causada por la desigual polarización de la juntura B - E debida a la resistencia distribuida de la base del transistor (ver Figura 4). La zona 1 se encuentra más polarizada que la 2, por lo que esta última es la que absorbe mayor densidad de corriente. Es usual, denominar  $I_{B1}$  a la corriente por la base del transistor cuando se esta encendiendo, e  $I_{B2}$  cuando se esta apagando.

### 5.1.3. Comando por Emisor

El transistor bipolar puede ser comandado por su emisor (ver Figura 5) si se conecta en serie con una llave. Si dicha llave está cerrada, el conjunto conduce y si por el contrario está abierta, no hay conducción.

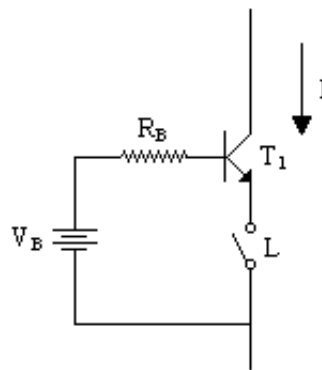


Figura 5: Circuito comando del transistor bipolar por su emisor.

Con este modo de comandar el transistor se obtienen lo siguientes beneficios:

- Si la llave L es rápida comparado con el ts del transistor (es decir que su tiempo de apagado es mucho menor que el de T1), entonces el tiempo de almacenamiento  $t_d$  del conjunto se ve drásticamente disminuido. Esto es así, porque, en el momento que abrimos L, si admitimos su velocidad comparativa respecto a T1, la corriente por el emisor del transistor desaparece. Por otra parte tenemos que la juntura B - C está aún conduciendo, con lo que la corriente que estaba circulando por el colector antes del apagado se "zambulle" por la base, eliminando los portadores minoritarios en forma rápida, disminuyendo así el ts de la llave.
- La SOA de la llave en su conjunto se hace rectangular. Esto es debido a que, al no tener corriente en el emisor durante el apagado, no tendremos focalización de corriente en el emisor y la zona de segunda ruptura se achica.
- La tensión de ruptura inversa que soporta la llave en su conjunto es VCBO, dado que es la juntura B - C la que bloquea la tensión. En general  $VCBO > VCEO$ .
- La tensión de bloqueo que soporta la llave L es básicamente  $V_B$ , con lo que la llave L se implementa con un MOFET de alta corriente y baja tensión, fácil de conseguir en plaza.

*Observando el esquema de la llave tenemos:*

- $T_1$ : Transistor principal BJT (450 V 10 A).
- $T_2$ : MOSFET que comanda al transistor (120 V 30 A).
- $D_{15}$ : Diodo de antiparalelo de la llave.
- $D_{11}$ ,  $D_{12}$ ,  $D_{13}$  y  $D_{14}$ : Circuito de antisaturación del transistor.
- $Z_6$  y  $Z_7$ : Protección de sobre tensión de la llave

- $Z_5$ : Protección de la electrónica en caso de falla de  $T_1$ .
- $Z_8$ : Protección del MOSFET en caso de falla de  $T_1$ .
- $C_6$ ,  $D_{16}$  y  $R_{26}$ : Circuito de snubber.

#### 5.1.4. Rama de un puente inversor

En el funcionamiento de un puente inversor, rígido en tensión, existe una restricción básica: no pueden estar prendidas las dos llaves de una misma rama. Si esto ocurriese se tendría un corto circuito franco a la fuente de tensión que alimenta el puente inversor, dando lugar a la llamada corriente cruzada". Es por lo tanto necesario un tiempo de espera entre que se apaga la llave que está conduciendo y se prende la que está apagada. Dicho tiempo "muerto" ( $t_m$ ) está claramente asociado al tiempo de apagado de cada llave. Teniendo en cuenta este aspecto, podemos imponer sobre la carga de la rama inversora, una tensión  $+E/2$  ( $L_1$  prendida y  $L_2$  apagada) y  $-E/2$  ( $L_1$  apagada y  $L_2$  prendida), observar Figura 6 ( $T_1 = \delta \cdot T$ ).

Suponiendo que está conduciendo  $L_1$  una corriente positiva  $I_o$ , se asumirá que la carga es una fuente de corriente durante el transitorio que se describirá.

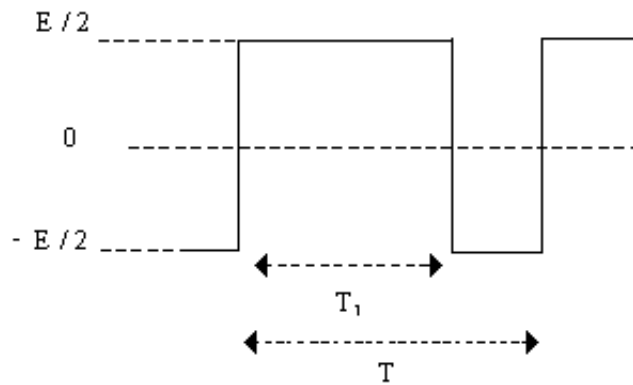


Figura 6: Tensión sobre la carga de la rama inversora.

En el momento en que se abre  $L_1$ , dicha corriente tiene que seguir circulando, y es en este momento que el diodo en antiparalelo de  $L_2$  provee un camino de paso. Por lo tanto, sin necesidad de prender el elemento "activo" de la llave, esta se "prende". Al estar circulando corriente por su diodo antiparalelo (en este caso circula corriente negativa por la llave). En la práctica el mencionado circuito de snubber (el cual se observa en la Figura 7), hace que las cosas no sean tan inmediatas.

*Circuito de snubber*

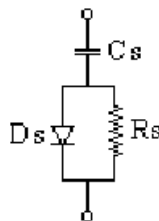


Figura 7: Circuito de snubber.

En el momento en que abre  $L_1$  (se apaga el elemento activo de  $L_1$ ) transcurre el tiempo  $t_s$ , finalizado el cual la corriente comienza a decaer en la llave durante el tiempo  $t_f$ . Suponiendo que  $t_f$  del elemento



activo de la llave es rápido comparado con  $t_m$ , una vez finalizado  $t_f$  comienza a transcurrir un transitorio cuyo circuito equivalente se ve en la Figura 8.

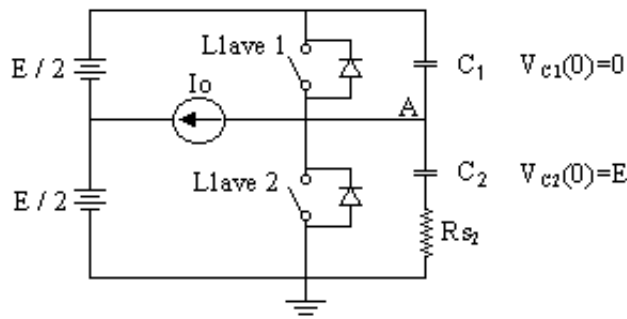


Figura 8

Si se considera que  $L_1$  no conduce y que  $L_2$  tampoco conduce (puesto que hasta que la tensión en A no sea nula, el diodo en antiparalelo de  $L_2$  no conducirá), el circuito queda como se muestra en la Figura 9.

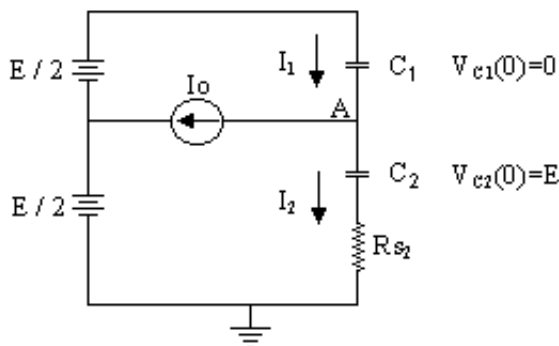


Figura 9: Circuito equivalente.

Notar que fue eliminado del circuito de snubber de  $L_1$  su resistencia, y esto es porque  $I_1$  será  $> 0$ , con lo que conducirá el diodo en paralelo con la resistencia. La misma consideración cabe para la resistencia del circuito de snubber de  $L_2$ , pero en este caso aparece en el esquema por ser  $I_2 < 0$ . En definitiva, se tendrá un transitorio en que el condensador de  $L_1$  se cargará de 0 a  $E$  y el condensador de  $L_2$  se descargará de  $E$  a 0.

Cuando finalice el transitorio el diodo en antiparalelo de  $L_2$  tomará la corriente  $I_o$  y se llega así a la condición teórica en principio expuesta y que era de esperar. La duración de este transitorio depende de  $I_o$  en forma inversa y esto es importante por lo que se verá a continuación. Cuando se apaga  $L_1$ , además de comenzar a transcurrir el transitorio recién expuesto, comienza  $t_m$ , y luego, el momento en que se enciende  $L_2$ .

Si  $t_m$  es más corto que la duración del transitorio, este se verá bruscamente interrumpido por tomar el punto A tensión nula en forma instantánea, con el consiguiente salto de tensión en el condensador del snubber de  $L_1$  y el delta de corriente asociado que destruirá la llave  $L_2$ . Afortunadamente las cosas no son tan ideales y dicho delta no ocurre a cambio de un pico de corriente, limitado por el rise time de la corriente de la llave y por la propia capacidad de conducir corriente de la misma. Según se comentó

respecto a la duración del transitorio en función de  $I_o$ , hay una corriente que hace no aparecer el pico de corriente y en el otro extremo, con  $I_o = 0$  (rama en vacío), en cada conmutación de la rama tendremos el pico de corriente presente y con su máxima amplitud.

#### **5.1.5. Diodos antiparalelo**

Una consideración final es respecto a la recuperación inversa del diodo en antiparalelo de cada llave. Suponiendo que está conduciendo el diodo de la llave  $L_2$ , y se prende la llave  $L_1$ , si el diodo fuese ideal, se cortaría y la llave  $L_1$  tomaría la corriente de carga.

Sin embargo, dado que los diodos necesitan para bloquearse eliminar los portadores minoritarios, esto se traduce en circulación de corriente inversa. Esta corriente circula en forma cruzada en la rama y deberá ser soportada por el elemento activo de  $L_1$ . Es por esto deseable que el diodo sea rápido en su apagado.

## 5.2. Diagrama de Bloques

En la Figura 10 se observa un diagrama de bloques del circuito de comando de la rama.

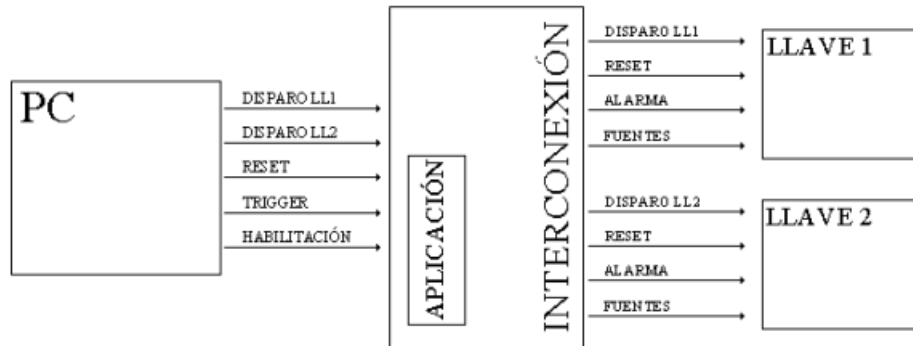


Figura 10

## 5.3. Tarjeta de Interconexión

En la Figuras 11 y 12 se observa el esquemático de la tarjeta de interconexión.

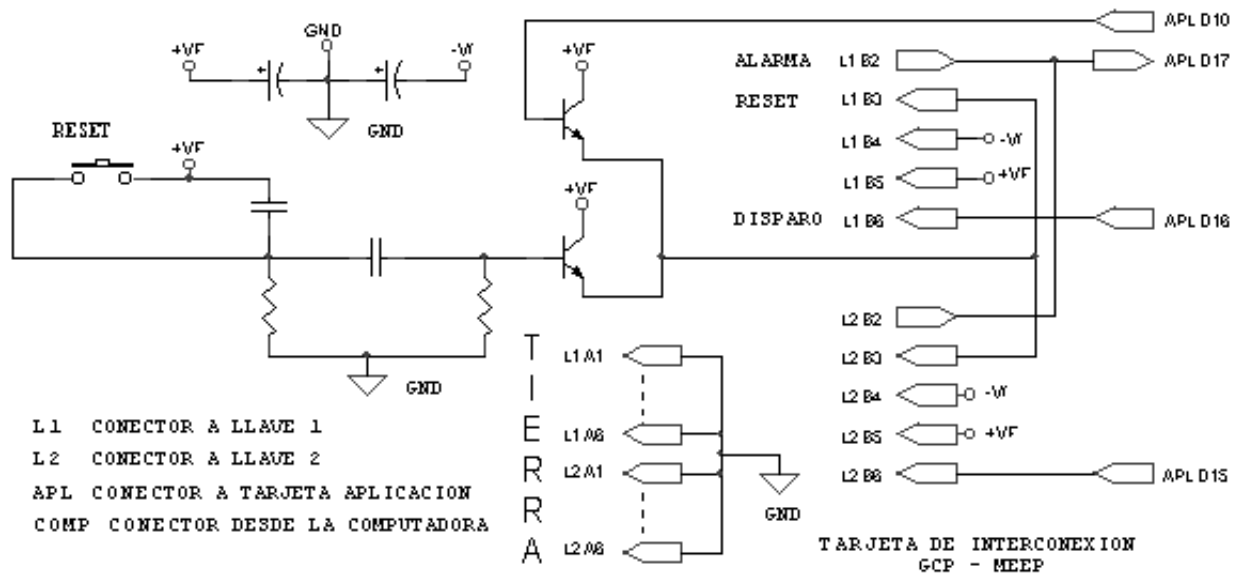


Figura 11

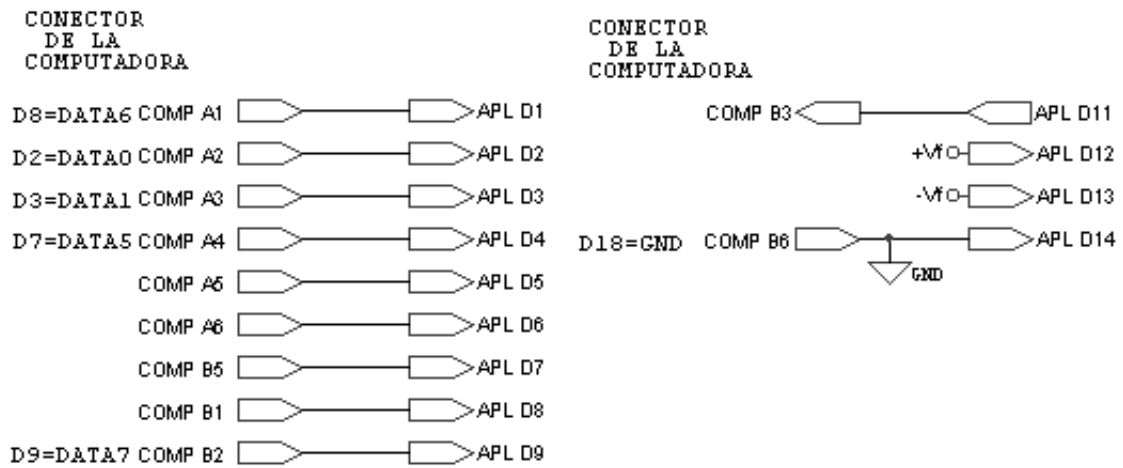


Figura 12

#### 5.4. Tarjeta de Aplicación

En la Figura 13 se observa el esquemático de la tarjeta de aplicación.

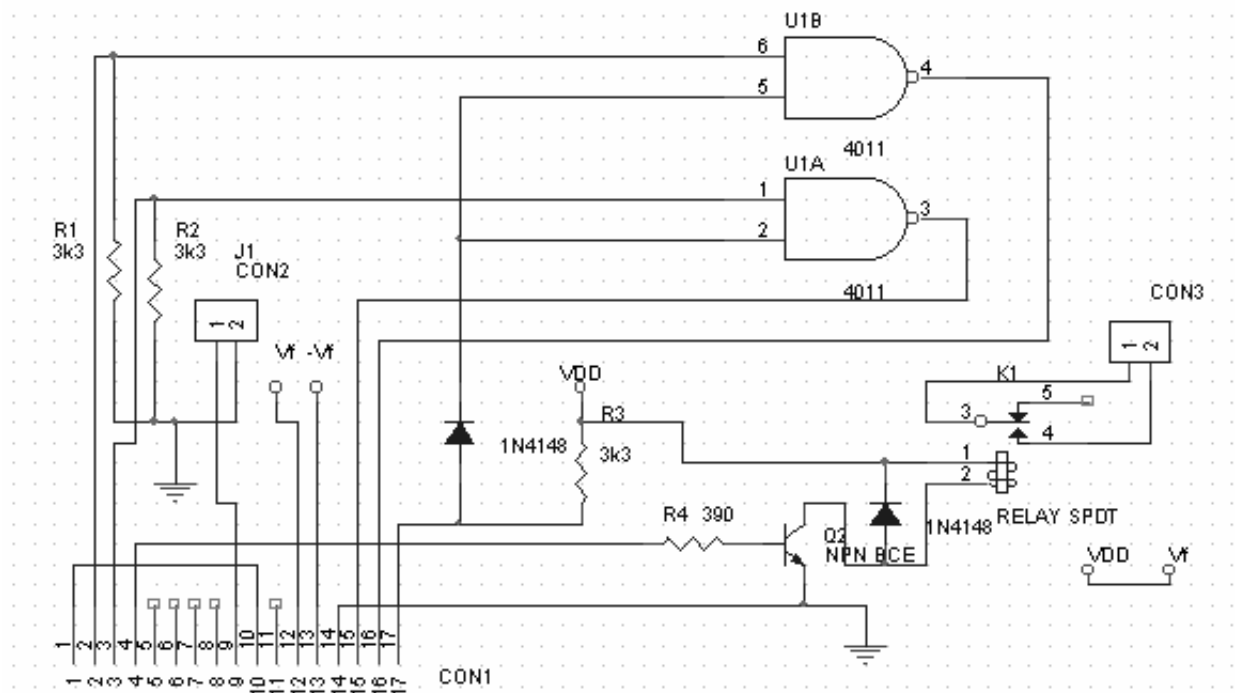


Figura 13



### 5.6. Esquemático de las llaves de potencia. Ubicación de componentes.

En la Figura 15 se observa un esquema parcial de la ubicación de los componentes y puntos de medida:

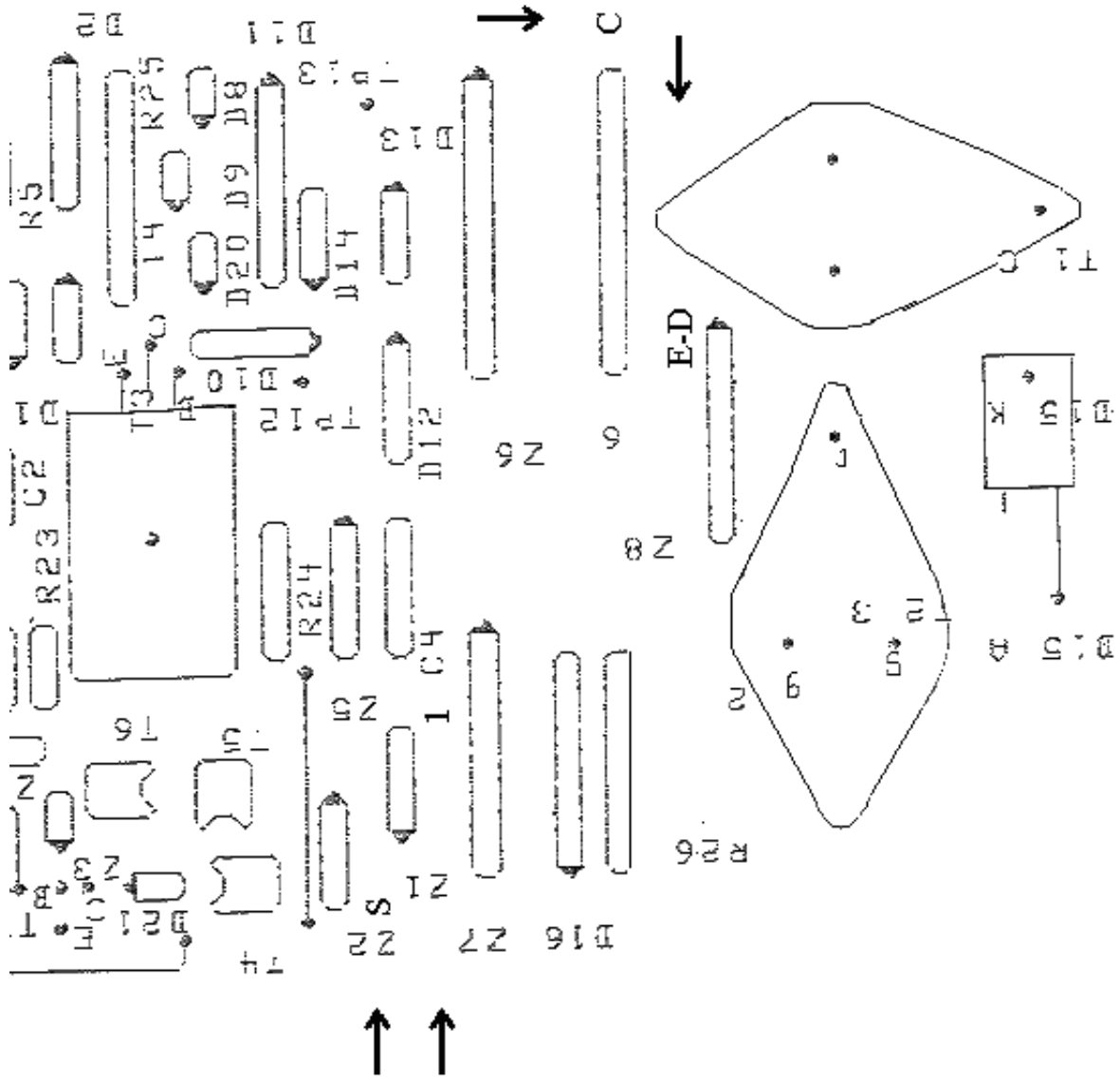


Figura 15