

Semana	Día 1 (martes)	Día 2 (jueves)
04/03/2024	T1-Arquitectura	T2-VHDL
		L1-Presentación
		Organización de archivos
11/03/2024	T3-Proceso de diseño.	L1-Defensa
	L1- Consultas	
	P0-GIT	
18/03/2024	T4-debugging. Test bench	T5-Modo Reloj
	P1- IO Probe	L2-presentación
		P2-modo reloj
25/03/2024	Turismo	
01/04/2024	T5-Diseños complejos, RTL	L2-defensa
	L2- Consultas	
08/04/2024	L3-Presentación	L3-Consultas
	P3-memorias, InSystem Memory	
15/04/2024	L3-Defensa	T6- Tiempos
	deberes: cambiar algoritmo	P4- Tiempos
22/04/2024	T8- Interfaces. Cores IP	P6-Analizador Lógico
	Deberes: modificar WB_REG	P5-Wishbone
		L4-Presentación
29/04/2024	1er. Parcial	
	L4- Consultas	L4- Consultas
06/05/2024	1er. Parcial	
	L4- Consultas	L4- Consultas
13/05/2024	L4- Consultas	L4-Defensa
	Asignación de proyectos	
20/05/2024		
27/05/2024		
03/06/2024		
10/06/2024	Hito intermedio	
17/06/2024		
24/06/2024		
01/07/2024		
08/07/2024	2do. Parcial	
15/07/2024	2do. Parcial	
	Demos	
22/07/2024	Exámenes	
	Documentación	
29/07/2024	Defensas	
05/08/2024		
12/08/2024		

Análisis de carga horaria

Créditos 8

Horas p/credito 120

Clases 14

Horas clases (2hs c/u) 28

Horas L1 Fuera de clase 3

Horas L2 Fuera de clase 4

Horas L3 Fuera de clase 4

Horas L4 Fuera de clase 6

Horas lab 17

Hito intermedio 3

Total 48**Saldo para proyecto 72**

Semanas p/proyecto 10

Horas por semana 7.2

Semana proyecto

1

2

3

4

5

6

7

8

VJ

9

VJ

10