

Electrónica Avanzada 2

Práctico 4 *Reguladores Lineales*

Los ejercicios marcados con ★ son opcionales. Además cada ejercicio puede tener una fecha, que indica en que prueba se planteó el ejercicio.

Objetivo: Este práctico tiene como objetivo familiarizar al estudiante con los circuitos clásicos de reguladores lineales, la interrelación y compromisos entre las variables de diseño y las nociones básicas de estabilidad que se aplican a estos reguladores.

Ejercicio 1

En este ejercicio se consideran dos reguladores, uno con transistor de paso pMOS y otro con nMOS. Se plantea el diseño de ambos transistores de paso, concluyendo cuál de los dos implica un área menor.

- Se quiere diseñar el transistor de paso del circuito de la Figura 1.1. La salida deberá estar regulada a 1.2 V. La tensión de entrada, V_{in} , puede variar pero siempre será menor a la alimentación del amplificador operacional $V_{DDAO} = 1.9$ V. La tensión de *dropout* V_{DO} será de 150 mV para un valor máximo de corriente entregada a la carga $I_{Lmax} = 100$ mA. El transistor a diseñar tiene tensión de umbral de 0.5 V y $(\mu C_{ox})_n = 300 \mu\text{A}/\text{V}^2$.
- Repetir la parte (a) para el caso del circuito de la Figura 1.2, teniendo en cuenta que el pMOS tiene tensión de umbral de 0.5 V y $(\mu C_{ox})_p = 90 \mu\text{A}/\text{V}^2$.
- ¿Si tuviera que utilizar la menor área posible, cuál de los dos circuitos utilizaría?

Ejercicio 2

Se considera el circuito de la Figura 1.2 que implementa un regulador lineal con tensión de salida 1.8 V.

- Calcular el valor de la tensión de referencia V_{ref} para que la ganancia del regulador sea igual a 1.5 V/V. ¿Qué relación deben cumplir R_1 y R_2 ?
- Calcule el error en la ganancia, sabiendo que la corriente entregada a la carga es 100 mA, la ganancia del amplificador operacional es de 100 V/V, $R_2 = 1 \text{ k}\Omega$ y el transistor de paso es tal que $L = 1 \mu\text{m}$, $W = 5.88 \text{ mm}$ y $(\mu C_{ox})_p = 90 \mu\text{A}/\text{V}^2$.

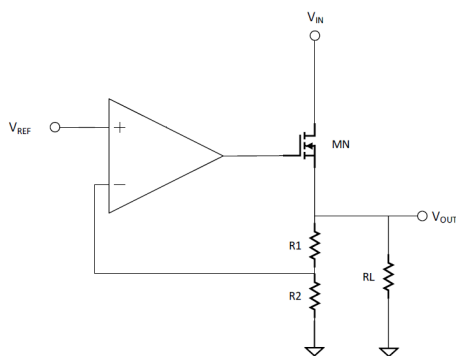


Figura 1.1

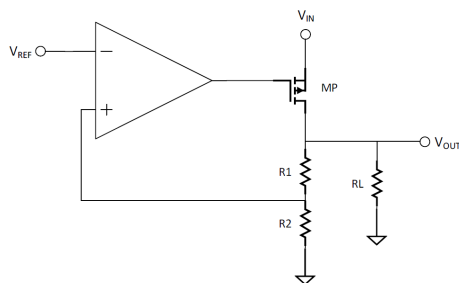


Figura 1.2

- (c) Simular el circuito de la Figura 1.2 en LTSpice. Verificar que la salida regulada es la esperada. Para la simulación, utilizar el siguiente modelo simple para el transistor pMOS:

.model pmos pmos(Level=1 Tox=100n Kp=90u Vto=-0.5 Lambda=20m GAMMA=1.17 PHI=0.6)

Ejercicio 3

La regulación de línea especifica la variación DC de la tensión de salida de un regulador, ante un cambio en la tensión de entrada V_{in} . Esta variación se cuantifica a través de la ganancia $G_{CLio} = v_{out}/v_{in}$.

- (a) Deducir la ganancia G_{CLio} para el caso del regulador con transistor de paso pMOS de la Figura 1.2.
- (b) ¿Qué condición se debe cumplir para que $G_{CLio} \approx \frac{R_1 + R_2}{A_0 R_2}$?

Se considera un regulador con las siguientes características. La salida regulada es de 1.8 V, $R_1 = 800 \Omega$, $R_2 = 1 \text{ k}\Omega$, $(\mu C_{ox} W/L)_p = 0.294 \text{ A/V}^2$ y la ganancia en lazo abierto del amplificador operacional es $A_0 = 300 \text{ V/V}$.

- (c) Calcular la regulación de línea cuando se entregan 60 mA a la carga.
- (d) ¿Cuál debe ser la variación en la tensión de entrada, para que la salida varíe 10 mV?

Simular en LTSpice el regulador, utilizando el modelo del Ejercicio 2.

- (e) Realizar un barrido paramétrico en el valor de la tensión de entrada y graficar la regulación de línea. Verificar los resultados de las partes (c) y (d).

Ejercicio 4

La regulación de carga especifica la variación DC de la tensión de salida de un regulador, ante un cambio en la corriente entregada a la carga. Esta variación se cuantifica a través de la resistencia de salida $R_{out} = \Delta v_{out} / \Delta i_l$.

- (a) Calcular R_{out} para el caso del regulador con transistor de paso pMOS de la Figura 1.2.
- (b) Calcular R_{out} para el caso del regulador con transistor de paso nMOS de la Figura 1.1.
- (c) Considerando el regulador del Ejercicio 3, calcular la regulación de carga cuando se entregan 60 mA.
- (d) ¿Cuál debe ser la variación en la corriente entregada a la carga, para que la salida varíe 1 %?
- (e) ¿Mejoraría la regulación de carga si se utilizara un amplificador de mayor ganancia?
- (f) Calcular la regulación de carga si $A_0 = 600 \text{ V/V}$.

Simular en LTSpice el regulador según se indica en la parte (c).

- (g) Realizar una simulación paramétrica en el valor de la carga y graficar la regulación de carga.
- (h) Verificar el resultado de la parte (d).
- (i) Modificar el valor de la ganancia para que sea $A_0 = 600 \text{ V/V}$ y verificar el resultado de la parte (f).

Ejercicio 5

Se considera un regulador de 1.5 V, con una carga de entre 100 μA y 100 mA. La tensión de entrada podría variar entre 1.5 V y 1.8 V. La tensión de *dropout* es $V_{DO} = 0.1 \text{ V}$.

- (a) ¿Cuál debe ser la corriente de reposo para que la eficiencia sea 70% en el peor de los casos?
- (b) Para la corriente de carga hallada, ¿cuál sería el rango en que puede variar la entrada garantizando que $V_{DO} = 0.1 \text{ V}$?

Ejercicio 6

Se considera el regulador de la Figura 1.2 con las siguientes características: $V_{OUT} = 1.8 \text{ V}$, $R_1 = 2 \text{ k}\Omega$, $R_2 = 1 \text{ k}\Omega$, $(\mu C_{ox}) = 90 \mu\text{A/V}^2$, $C_{ox} = 88.5 \mu\text{F/m}^2$, $V_t = 0.5 \text{ V}$ y la ganancia en lazo abierto del amplificador operacional es $A_0 = 300 \text{ V/V}$.

- (a) Dimensionar el ancho del transistor de paso, sabiendo que el largo es $L = 2 \mu\text{m}$, la corriente de carga es $I_L = 500 \text{ mA}$ y para que la tensión de *dropout* sea $V_{DO} = 150 \text{ mV}$.

Con el fin de estudiar la respuesta en frecuencia del regulador, se considera el circuito de la Figura 6.

Se supondrá que el amplificador operacional tiene una transferencia de primer orden, con ganancia en lazo abierto A_0 y un polo en ω_{PA} .

La impedancia de carga Z_L se modelará como $R_L = 3.6 \Omega$ en paralelo con una capacidad $C_O = 22 \text{ nF}$.

La capacidad C_{OA} modela la capacidad de salida del amplificador operacional y la capacidad de gate del transistor de paso C_{gg} .

- (b) Obtener una expresión para la ganancia de lazo que sea de la forma

$$G_{OL}(s) = \frac{G_0}{(1 + s/\omega_{PA})(1 + s/\omega_{P1})}.$$

- (c) Calcular la capacidad de gate del transistor de paso, C_{gg} , recordando que

$$C_{gg} = \frac{2}{3} C_{ox} W L.$$

El amplificador operacional tiene una resistencia de salida $R_{OA} = 75 \Omega$ y una capacidad de salida despreciable respecto a C_{gg} .

- (d) Calcular la frecuencia de los polos de la ganancia de lazo, es decir, f_{PA} y f_{P1} .
- (e) Calcular la frecuencia de ganancia unitaria f_T y el margen de fase.

Se desea realizar una compensación a la salida para aumentar el margen de fase. Para ello se coloca el capacitor C_C en paralelo con Z_L .

- (f) ¿Qué valor debe tener el capacitor C_C para que el margen de fase sea de 65° ? ¿Cuál es la frecuencia de cada polo luego de la compensación?

Simular en LTSpice el regulador, siguiendo el instructivo disponible en la web del curso para simular la transferencia en lazo abierto.

- (g) Graficar el diagrama de Bode de la ganancia en lazo abierto del regulador sin compensación y verificar que los valores de las frecuencias de los polos coinciden con los calculados.
- (h) Repetir la simulación anterior pero para el regulador compensado. Verificar que los valores de las frecuencias de los polos coinciden con los calculados y que el margen de fase aumentó debido a la compensación.

Ejercicio 7

Se considera el regulador de la Figura 7 con las siguientes características: $V_{OUT} = 1.5 \text{ V}$, $R_1 = 500 \Omega$, $R_2 = 1 \text{ k}\Omega$, $V_{REF} = 1 \text{ V}$.

Se supondrá que el amplificador operacional tiene una transferencia de primer orden, con ganancia en lazo abierto $A_0 = 100 \text{ V/V}$ y un polo en $f_{PA} = 32 \text{ MHz}$.

La capacidad total en el nodo V_{OA} es $C_{OA} = 66 \text{ pF}$.

La impedancia de carga Z_L se modelará como $R_L = 7.5 \Omega$ en paralelo con $C_O = 950 \text{ pF}$.

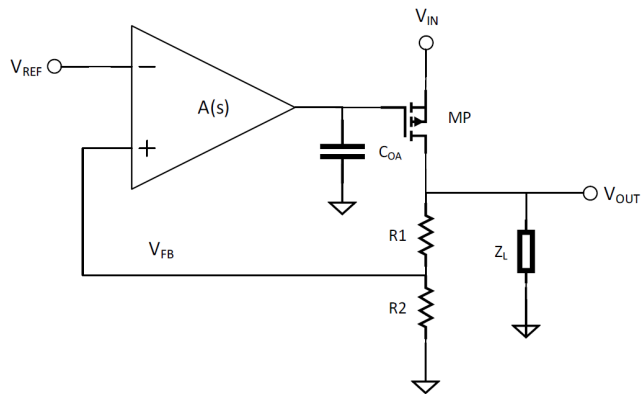


Figura 6

- (a) Obtener una expresión para la ganancia de lazo que sea de la forma $G_{OL}(s) = \frac{G_0}{(1 + s/\omega_{PA})(1 + s/\omega_{P1})}$, indicando los valores de G_0 y ω_{P1} .
- (b) Calcular la frecuencia de ganancia unitaria f_T y el margen de fase.

Se desea realizar una compensación interna para aumentar el margen de fase. Para ello se coloca el capacitor C_C entre V_{OA} y tierra.

- (c) ¿Qué valor debe tener el capacitor C_C para que el margen de fase sea de 60° ? ¿Cuál es la frecuencia de cada polo luego de la compensación?

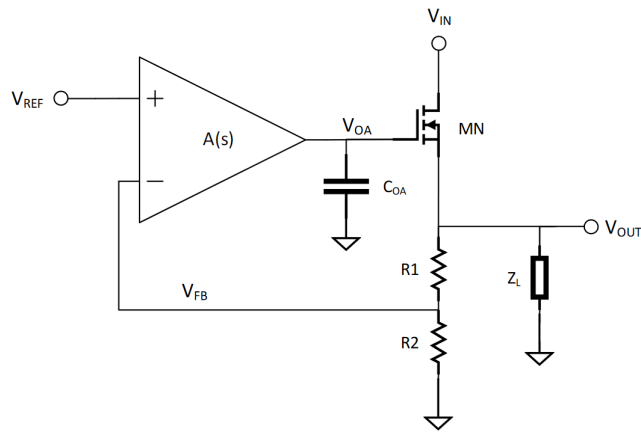


Figura 7

Ejercicio 8

Se desea estudiar la respuesta a un escalón de carga y su impacto en la tensión de salida de un regulador, conocida como *load dump*. Se considera el regulador del Ejercicio 7.

- (a) Calcular cuánto baja la tensión de salida frente a un escalón de aumento de carga de 100 mA, cuando el regulador está sin compensación, es decir que $C_c = 0$ F.
- (b) Repetir la parte (a) para el regulador compensado para tener un margen de fase de 60° .
- (c) ¿Qué condensador debería agregarse a la salida, en paralelo con C_O , para tener en el peor de los casos un mínimo de 1.4 V ante un escalón de carga de 100 mA?
- (d) Si se agrega dicho condensador, ¿se logra mantener el margen de fase de 60° ? Justificar mediante el cálculo del nuevo margen de fase y compare los resultados.
- (e) Calcular el valor de régimen de la tensión de salida luego del escalón de carga.

Solución

Ejercicio 1

- (a) Se debe cumplir $W/L = 8547$. Para $L = 1 \mu\text{m}$, se tiene $W = 8.5 \text{ mm}$.
- (b) Se debe cumplir $W/L = 9377$. Para $L = 1 \mu\text{m}$, se tiene $W = 9.4 \text{ mm}$.
- (c) El transistor de paso de menor área es el nMOS.

Ejercicio 2

- (a) $V_{ref} = 1.2 \text{ V}$ y $R_2 = 2 \times R_1$.
- (b) La ganancia en lazo abierto es $G_{OL} = 388 \text{ V/V}$. Luego, $\Delta V_{out} = 4.6 \text{ mV}$.

Ejercicio 3

- (a) $G_{CLio} = \frac{g_m R_L A_0 (R_1 + R_2)}{R_1 + R_2 + R_L + g_m A_0 R_2 R_L}$.
- (b) Se debe cumplir $G_{OLio} \gg 1$, es decir $G_{OLio} = \frac{g_m A_0 R_2 R_L}{R_1 + R_2 + R_L} \gg 1$.
- (c) $G_{CLio} = 0.0599 \text{ V/V}$.
- (d) $\Delta V_{in} = 1.67 \text{ V}$.

Ejercicio 4

- (a) $R_{out} = R_{vpMOS} // (R_1 + R_2)$, donde $R_{vpMOS} = \frac{R_1 + R_2}{g_m A_0 R_2}$. Por lo tanto, $R_{out} \approx \frac{R_1 + R_2}{1 + g_m A_0 R_2}$. Si $R_{vpMOS} \ll (R_1 + R_2)$, que es lo mismo que decir que $g_m A_0 R_2 \gg 1$, entonces $R_{out} \approx \frac{R_1 + R_2}{g_m A_0 R_2}$.
- (b) $R_{out} = R_{vnMOS} // (R_1 + R_2)$, con $R_{vnMOS} = \left(\frac{1/g_m}{1 + A_0 R_2 / (R_1 + R_2)} \right)$. Si $R_{vnMOS} \ll (R_1 + R_2)$, entonces $R_{out} \approx R_{vnMOS}$. Si además $A_0 R_2 / (R_1 + R_2) \gg 1$, entonces $R_{out} \approx \frac{R_1 + R_2}{g_m A_0 R_2}$.
- (c) $\Delta v_{out} / \Delta i_l = 31.7 \text{ m}\Omega$.
- (d) $\Delta i_l = 568 \text{ mA}$.
- (e) La regulación de carga mejora para A_0 mayores, ya que se necesita una mayor variación en la corriente para modificar la tensión regulada.

(f) $\Delta i_l = 1.14 \text{ A}$.

Ejercicio 5

(a) $20 \mu\text{A}$, siendo el peor caso cuando la carga es mínima.

(b) $1.6 \text{ V} \leq V_{in} \leq 1.8 \text{ V}$.

Ejercicio 6

(a) $W = 54.5 \text{ mm}$.

(b) $G_{OL}(s) = \frac{G_0}{(1 + s/\omega_{PA})(1 + s/\omega_{P1})}$, donde se tiene que $G_0 = \frac{g_m r_{out} A_0 R_2}{R_1 + R_2}$,
 $\omega_{PA} = \frac{1}{R_{OA} C_{OA}}$ y $\omega_{P1} = \frac{1}{r_{out} C_O}$, con $r_{out} = R_L // (R_1 + R_2)$.

(c) $C_{gg} = 6.43 \text{ pF}$.

(d) $f_{PA} = 330 \text{ MHz}$ y $f_{P1} = 11.2 \text{ MHz}$.

(e) $f_T = 6.30 \text{ GHz}$, $\text{PM} = 16^\circ$.

(f) $C_c = 139 \text{ nF}$, $f_{P1} = 27.5 \text{ MHz}$, $f_{PA} = 330 \text{ MHz}$, $f_T = 155 \text{ MHz}$.

Ejercicio 7

(a) $G_{OL}(s) = \frac{G_0}{(1 + s/\omega_{PA})(1 + s/\omega_{P1})}$, donde $\omega_{P1} = 2\pi f_{P1}$,
 $f_{P1} = \frac{g_m}{2\pi C_O} = 388 \text{ MHz}$ y $G_0 = \frac{A_0 g_m r_{out} R_2}{(R_1 + R_2)(1 + g_m r_{out})} = 63 \text{ V/V}$, siendo
 $r_{out} = R_L // (R_1 + R_2) = 7.46 \Omega$.

(b) $f_T = 2.04 \text{ GHz}$, $\text{PM} = 11.7^\circ$.

(c) $C_c = 508 \text{ pF}$, $f_{PA} = 3.70 \text{ MHz}$, $f_{P1} = 388 \text{ MHz}$, $f_T = 233 \text{ MHz}$.

Ejercicio 8

(a) $\Delta V_{dump} = 0.019 \text{ V}$.

(b) $\Delta V_{dump} = 0.166 \text{ V}$.

(c) $C_O = 625 \text{ pF}$.

(d) No, el margen de fase baja porque el polo no dominante baja pero la frecuencia de ganancia unitaria se mantiene. Agregando el condensador, $\text{PM} = 46^\circ$.

(e) 1.5006 V .