



# Reguladores Lineales

---

PABLO AGUIRRE

INSTITUTO DE INGENIERÍA ELÉCTRICA

FACULTAD DE INGENIERÍA - UDELAR

# Power Management y Reguladores de Tensión

## Objetivo de un regulador:

Alimentar un subsistema con una tensión constante, estable, precisa e independiente de la carga.

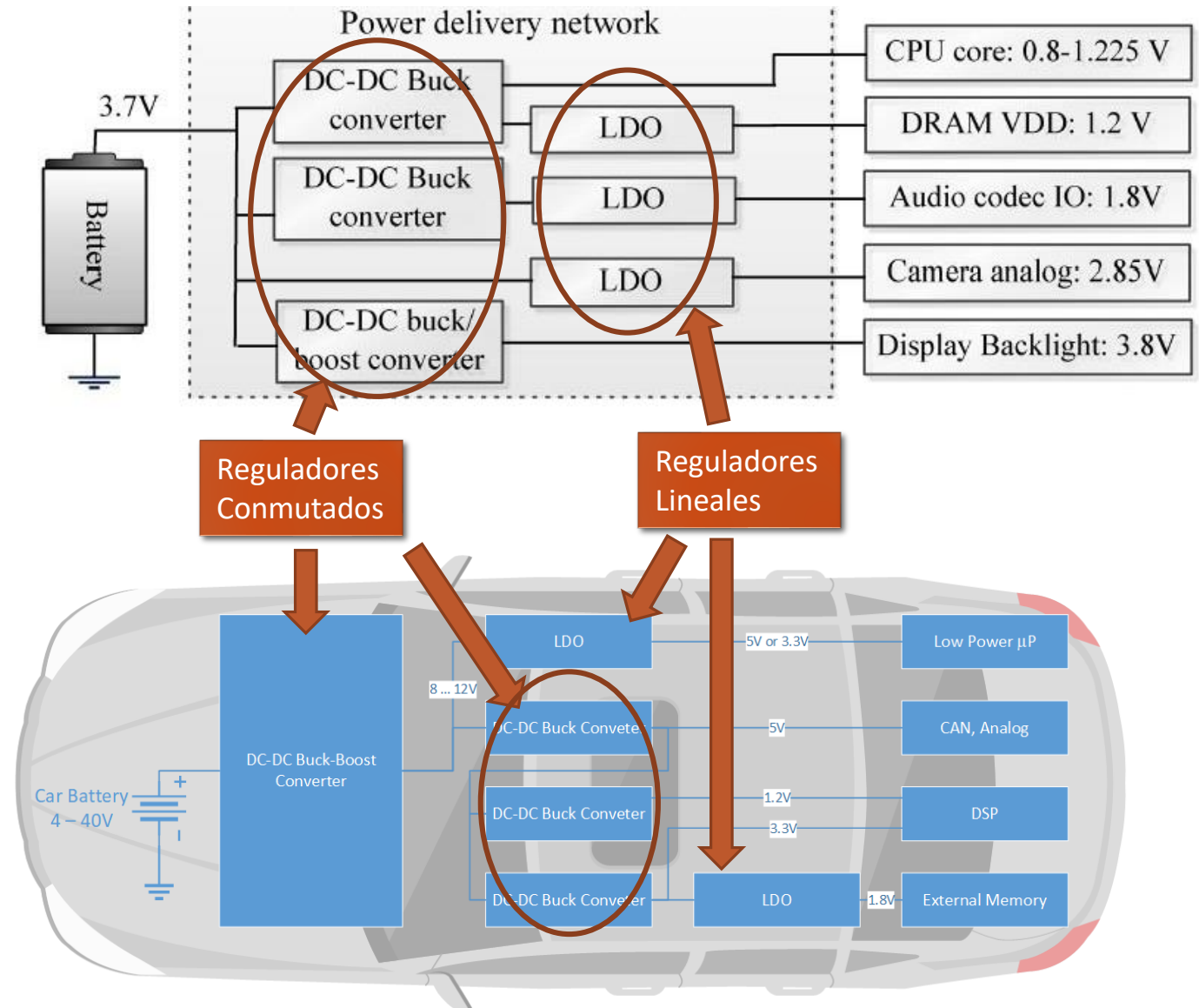
Proteger dispositivos de tensiones mayores a sus tensiones de ruptura.

Proveer un amplio rango de corrientes a la carga (referencias no pueden hacer eso).

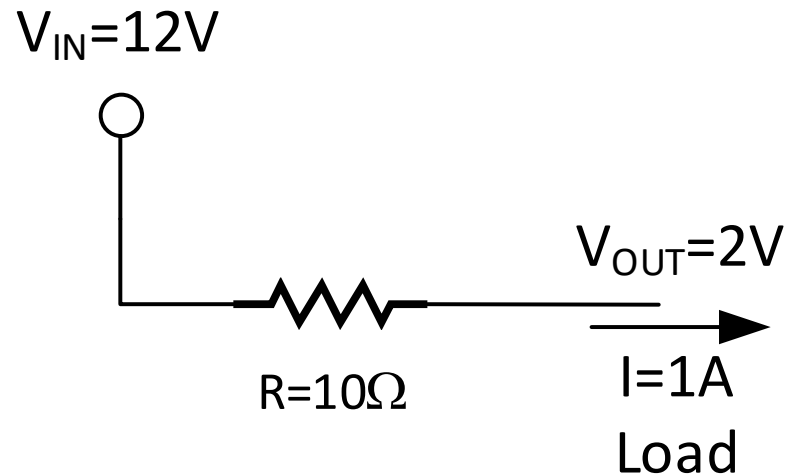
## Tipos de reguladores:

Lineales

Conmutados



# ¿Cómo pasar de 12V a 2V?



Funciona, pero ...

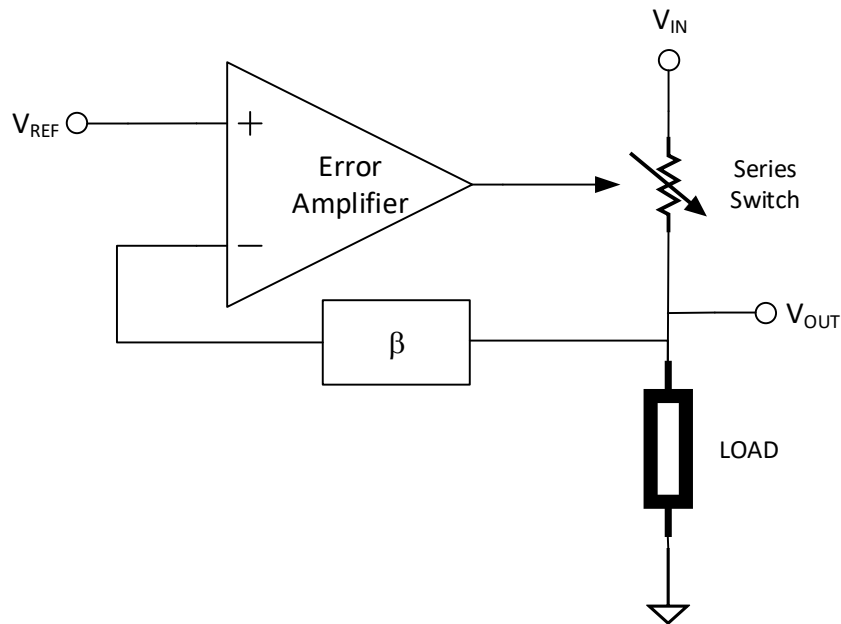
- Sólo para una corriente de carga
- Enormes pérdidas de potencia en la R
  - Puede ser muy poco eficiente
  - $P_R = V_R * I = 10W > P_L = 2W$

Estamos lejos de cumplir correctamente con los objetivos de un regulador.

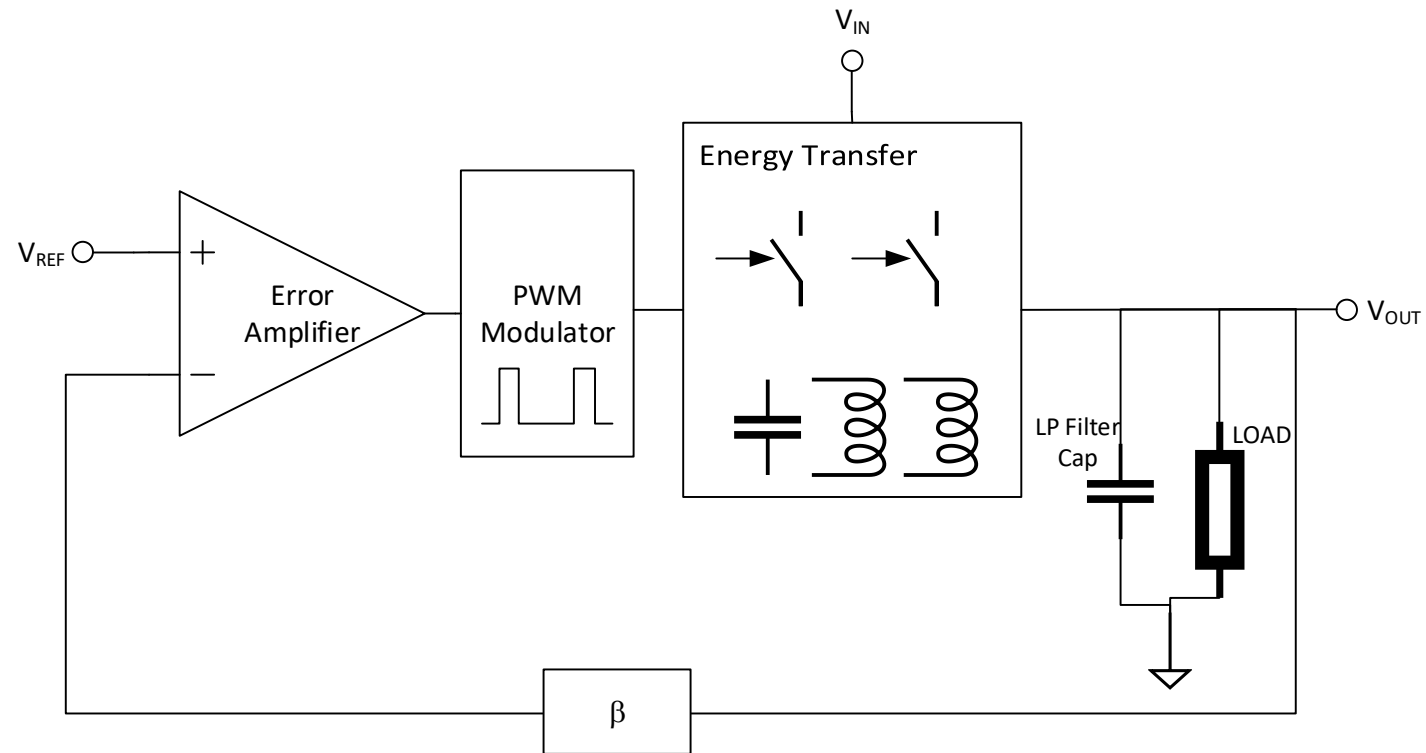
Sin embargo este es el concepto clave de un regulador lineal

# Reguladores Lineales y Conmutados

## REGULADORES LINEALES

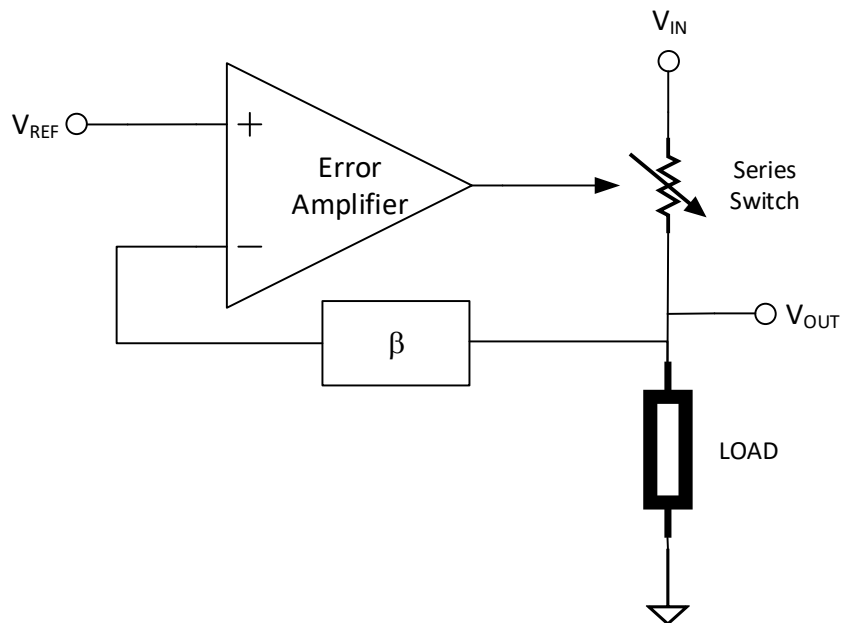


## REGULADORES CONMUTADOS



# Reguladores Lineales y Conmutados

## REGULADORES LINEALES



## CARACTERISTICAS

Modula la resistencia de una llave para tener siempre la misma tensión, proporcional a la referencia.

Genera una tensión "limpia" con rápida respuesta a escalones de carga.

La llave esta en serie entre in y out. La pérdida de potencia por disipación de calor en ella puede ser grande.

La llave y el lazo de realimentación constituyen un sistema lineal analógico (todas las señales son de tiempo continuo).

Sólo puede entregar una tensión  $V_{out} < V_{in}$

# Reguladores Lineales y Conmutados

## CARACTERISTICAS

Almacena energía en inductores o capacitores y la transfiere a la carga en ciclos alternos del período de conmutación

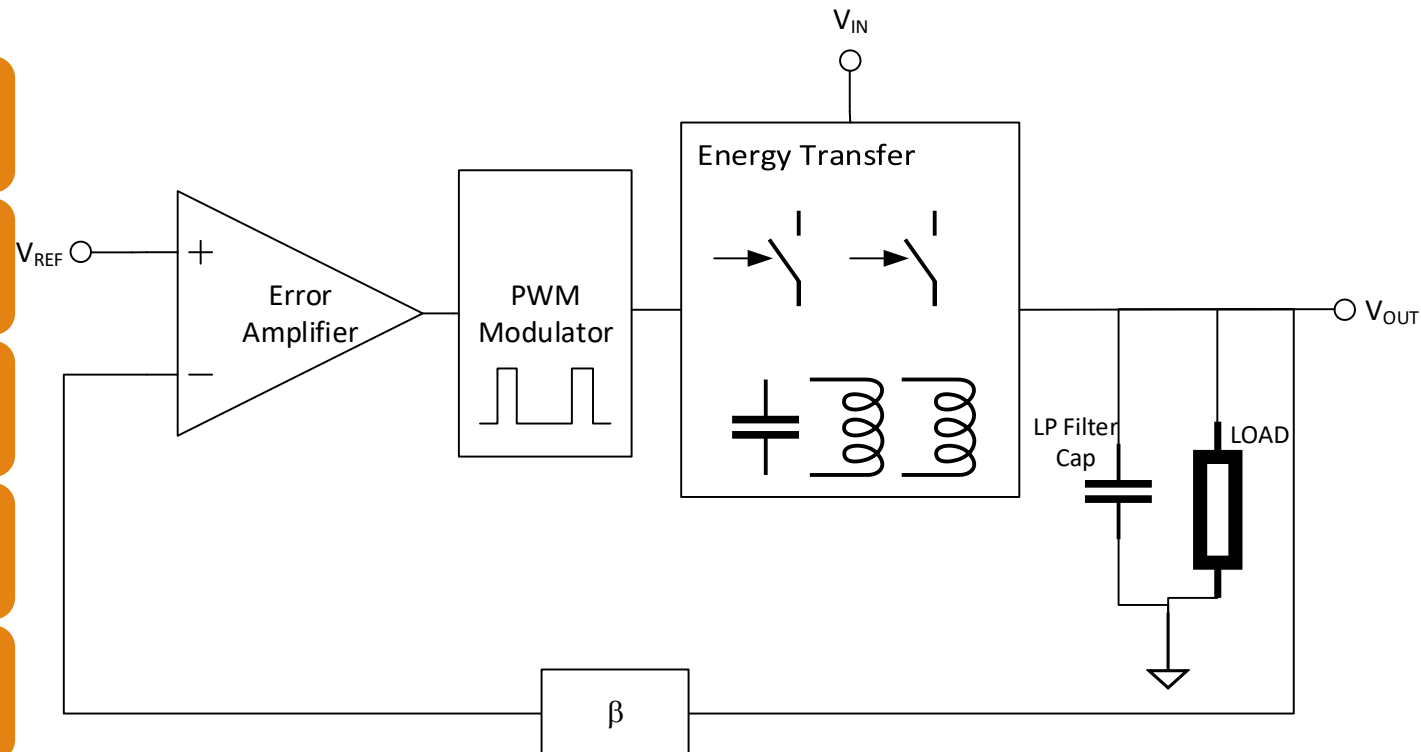
Son más ruidosos a la salida y su respuesta a transitorios de carga es más lenta.

Puede alcanzar eficiencias de potencia cercanas a 100%!

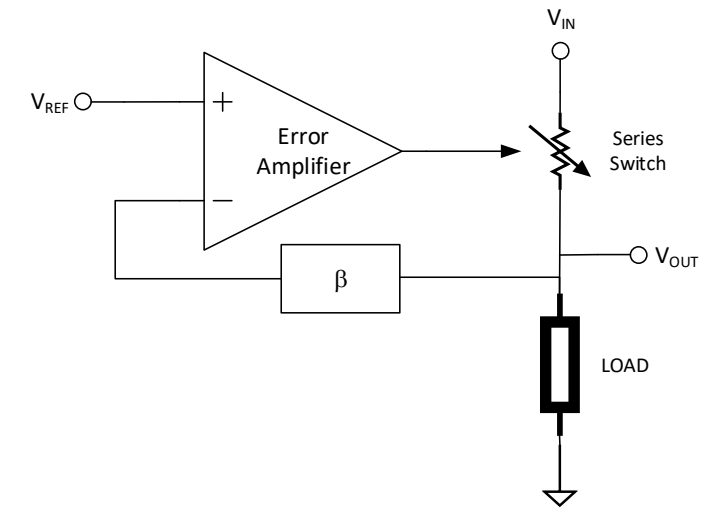
El lazo de control es de señal mixta: sensa una señal analógica y genera una señal digital (PWM) para controlar el duty cycle de la conmutación.

Puede entregar una tensión  $V_{out}$  independientemente de si  $V_{in}$  esta por encima o por debajo del valor deseado.

## REGULADORES CONMUTADOS



# Reguladores Lineales



# Regiones de Operación

## Lineal:

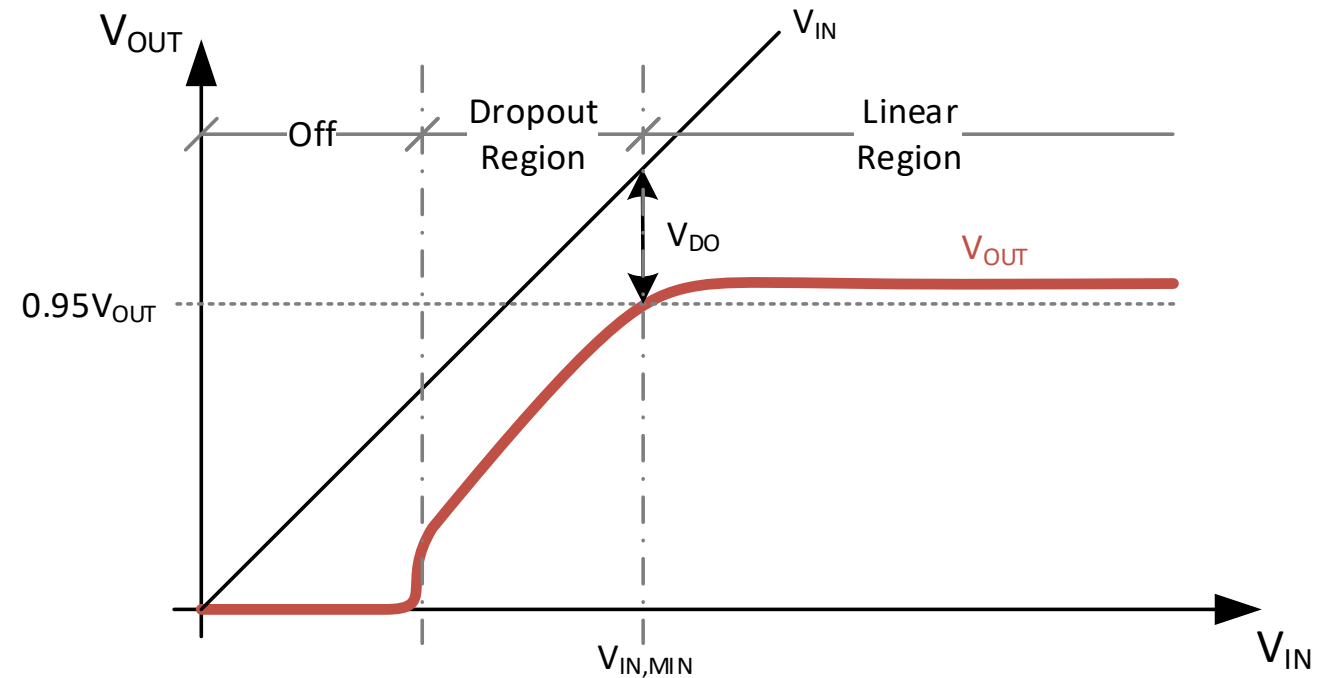
- El lazo tiene suficiente ganancia para mantener  $V_{OUT}$  en el valor deseado. La llave funciona como fuente de corriente.

## Dropout:

- El lazo no tiene suficiente ganancia debido a  $V_{IN}$  muy bajo. La llave funciona como resistencia y  $V_{OUT}$  sigue a  $V_{IN}$  con una diferencia  $R_{SW} \times I_L$ .

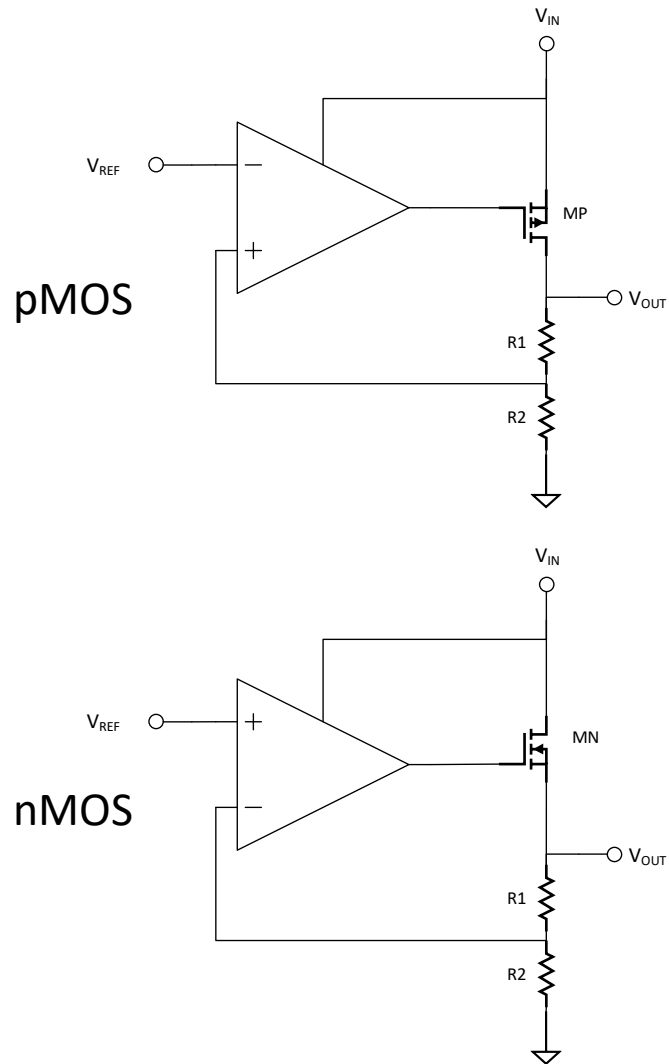
## Off:

- Ya no hay espacio suficiente para mantener la llave encendida y  $V_{OUT}$  cae a tierra.



$$V_{DO} = \min\{V_{IN} - V_{OUT}\} / V_{OUT} > 0.95V_{OUT,nom}$$





# Transistores de Paso

Ganancia del lazo depende de que el transistor de paso esté en Saturación

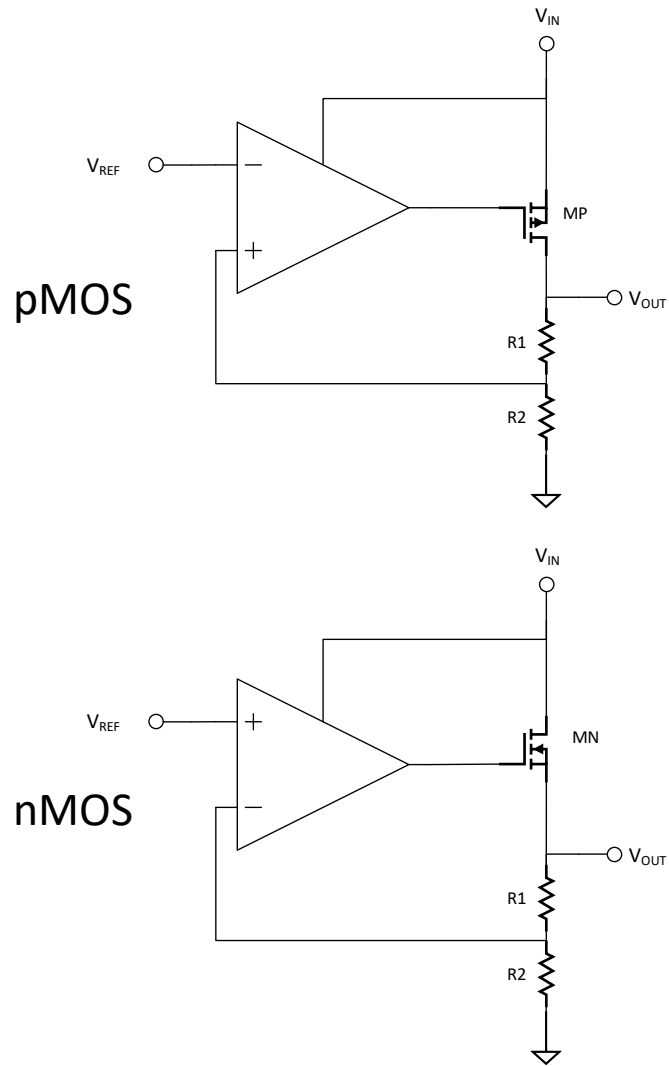
Cuando el transistor de paso entra en triodo (zona lineal) el regulador entra en zona de Drop Out

Usar pMOS permite  $V_{DO}$  más pequeños que usar nMOS:

- pMOS:  $V_{DO} = V_{DsatP}$
- nMOS:  $V_{DO} = V_{GSN} + V_{O,SAT}^{AMP}$

nMOS ocupan menos área gracias a  $\mu_N \approx 3\mu_P$ .

- Incluso agregando un “Elevador de Tensión” (Charge Pump) para alimentar el amplificador y lograr un  $V_{DO}$  similar al caso pMOS.



# Transistores de Paso

Bajo el tamaño del transistor de paso en:  $V_{DO} = R_{ON} I_{Lmax}$  definido en  $V_{IN}$  donde  $V_{OUT} = 0.95 V_{OUT,nom}$

$R_{ON} = \frac{1}{\mu C_{ox} \frac{W}{L} (V_{GS(SG)} - V_t)}$  evaluado con el drive máximo del transistor de paso

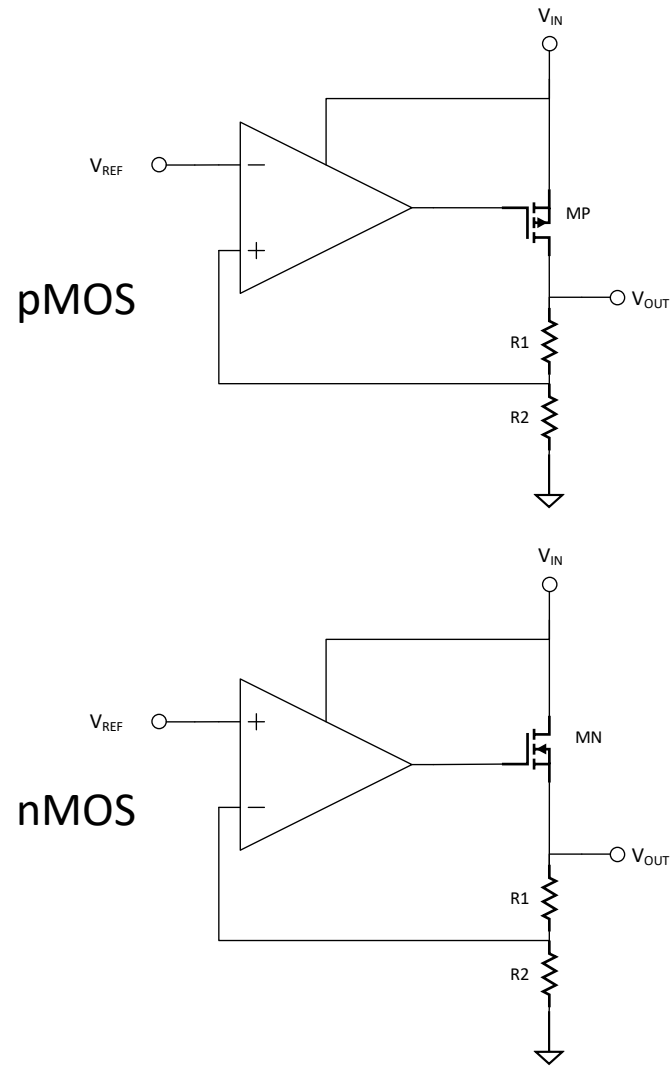
pMOS:

$$\frac{W}{L} \geq \frac{I_{Lmax}}{\mu_P C_{ox} (V_{in,min} - V_t) V_{DO}}$$

nMOS:

$$\frac{W}{L} \geq \frac{I_{Lmax}}{\mu_N C_{ox} (V_{omax}^{AMP} - (V_{in,min} - V_{DO}) - V_t) V_{DO}}$$

# Transistores de Paso



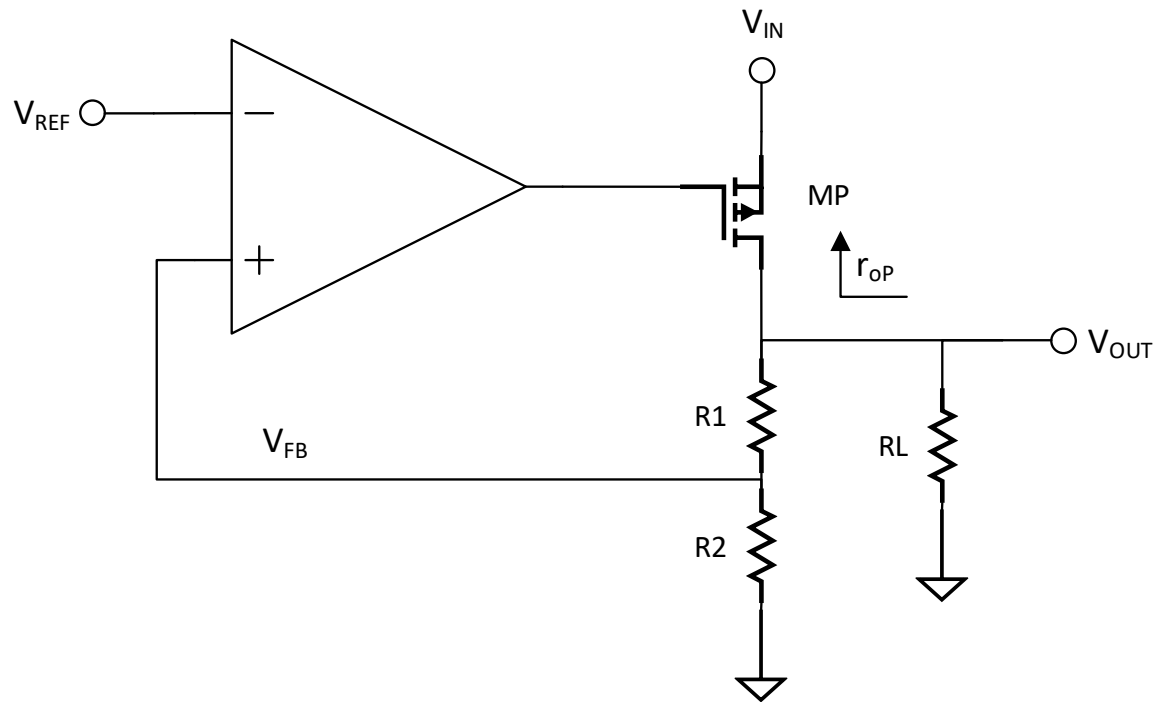
Ejemplo:

- Tipo transistor de paso: pMOS
- $V_{DO} = 150mV @ I_{Lmax} = 100mA$
- $V_{out,nom} = 1.8V$
- $V_t = 0.6V, \mu_P C_{ox} = 90 \mu A/V^2$
- $L = 1\mu m$

Solución:

- Por definición de  $V_{DO}$ :  $V_{in,min} = 0.95V_{out,nom} + V_{DO} = 1.86V$
- $\frac{W}{L} \geq \frac{100mA}{90\mu A/V^2 (1.86V - 0.6V) 150mV} = 5879 \xrightarrow{L=1\mu m} W = 5.88mm$

# Lazo de Control: Transistor pMOS



$$r_{out} = R_L || r_{oP} || (R_1 + R_2)$$

$r_{oP}$  Resistencia  
Drain-Source de MP

$$v_{out} = -g_{mP} r_{out} A_0 (v_{fb} - v_{ref})$$

$A_0$  Ganancia DC del  
Amplificador

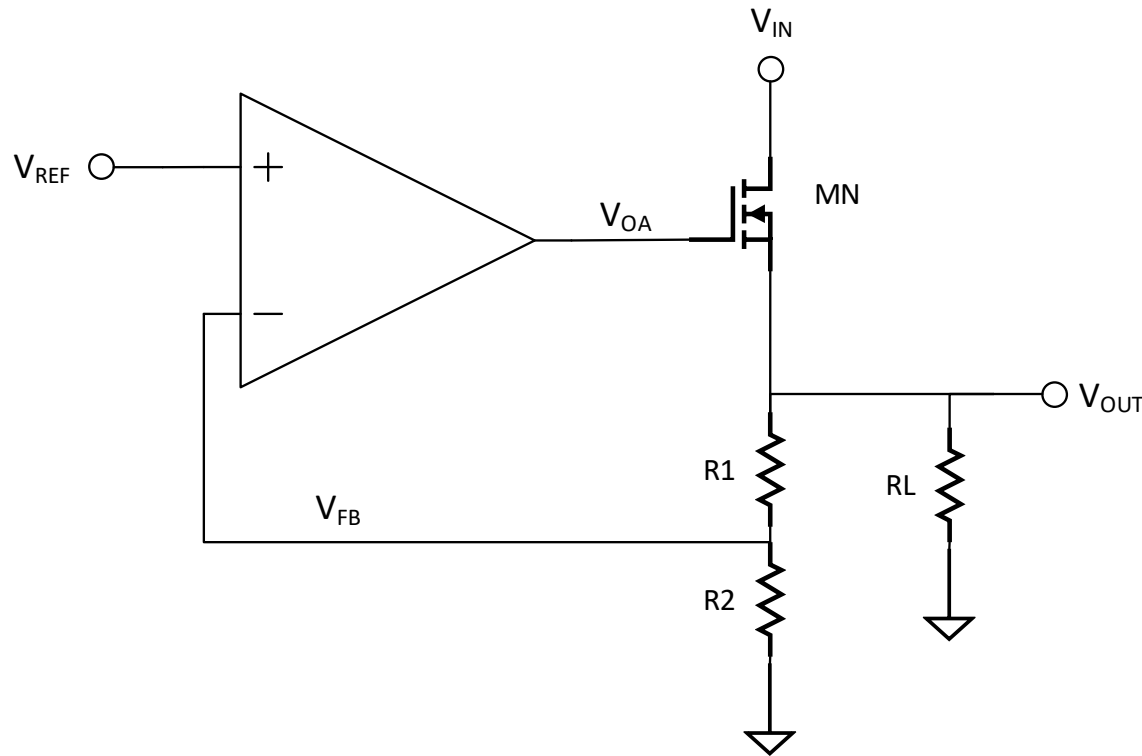
$$v_{fb} = \frac{R_2}{R_1 + R_2} v_{out} = \beta v_{out}$$

$$\text{Transferencia: } G_{CL} = \frac{v_{out}}{v_{ref}} = \frac{g_{mP} r_{out} A_0}{1 + g_{mP} r_{out} A_0 \beta}$$

$$\text{Ganancia del Lazo: } G_{OL} = g_{mP} r_{out} A_0 \beta$$

$$\text{Si } G_{OL} \gg 1 \Rightarrow G_{CL} \simeq \frac{1}{\beta} = 1 + \frac{R_1}{R_2}$$

# Lazo de Control: Transistor nMOS



$$r_{out} = R_L || r_{oN} || (R_1 + R_2)$$

$r_{oN}$  Resistencia  
Drain-Source de MN

$$\frac{v_{out}}{v_{oa}} = \frac{g_{mN} r_{out}}{1 + g_{mN} r_{out}} \approx 1 \text{ si } g_{mN} r_{out} \gg 1$$

$$\Rightarrow v_{out} \approx A_0 (v_{ref} - \beta v_{out})$$

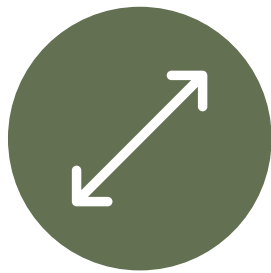
$$\text{Transferencia: } G_{CL} = \frac{v_{out}}{v_{ref}} \approx \frac{A_0}{1 + A_0 \beta}$$

$$\text{Ganancia del Lazo: } G_{OL} = A_0 \beta$$

$$\text{Si } G_{OL} \gg 1 \Rightarrow G_{CL} \approx \frac{1}{\beta} = 1 + \frac{R_1}{R_2}$$

# No-idealidades DC

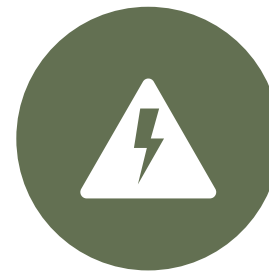
---



OFFSET



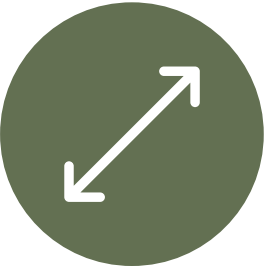
ERROR EN  
GANANCIA



REGULACIÓN  
DE LÍNEA



REGULACIÓN  
DE CARGA



# No-idealidades DC: Offset

---

Definición: Diferencia en el valor de  $V_{OUT}$  respecto al valor nominal debido a variaciones aleatorias del proceso de fabricación que afectan al amplificador y al generador de  $V_{REF}$ .

Offset equivalente a la entrada del amplificador:

- $V_{off}^{AMP}$

Cualquier desviación DC en  $V_{REF}$ :

- $\Delta V_{REF}$

Offset a la salida del regulador:  $V_{off} = G_{CL}(V_{off}^{AMP} + \Delta V_{REF})$

$$\Rightarrow V_{off} = \left(1 + \frac{R_1}{R_2}\right)(V_{off}^{AMP} + \Delta V_{REF})$$



# No-idealidades DC: Error en Ganancia

Definición: Diferencia en el valor de  $V_{OUT}$  respecto al valor nominal debido a la ganancia finita del lazo.

$$V_{OUT,nom} = V_{REF} G_{CL} \simeq \frac{V_{REF}}{\beta} = V_{REF} \left(1 + \frac{R_1}{R_2}\right)$$

- Ej:  $V_{REF} = 1.2V, V_{OUT,nom} = 1.8V \Rightarrow$  elijo:  $R_2 = 2R_1$

Sin embargo:  $G_{CL} = \frac{1}{\beta} \frac{G_{OL}}{1+G_{OL}}$

Error en ganancia:

$$\Delta V_{OUT} = \frac{V_{REF}}{\beta} \cdot \frac{1}{1+G_{OL}}$$

Ejemplo:

- Tr. de Paso nMOS,  $A_0 = 100 V/V, R_2 = 2R_1 \Rightarrow G_{OL} = 66.7 V/V$   
 $\Rightarrow \Delta V_{OUT} = 26.7mV$





# No-idealidades DC: Regulación de Línea

Definición: Especifica la variación DC de la tensión  $V_{OUT}$  ante un cambio en la tensión de entrada  $V_{IN}$ .

Caso pMOS:

$$\left| \frac{\Delta V_{OUT}}{\Delta V_{IN}} \right| = \left. \frac{v_{out}}{v_{in}} \right|_{DC} \simeq \frac{1}{A_0 \beta}$$

La deducción queda como ejercicio

Caso nMOS:

$$\left| \frac{\Delta V_{OUT}}{\Delta V_{IN}} \right| = \left. \frac{v_{out}}{v_{in}} \right|_{DC} \simeq \frac{1}{g_{mN} r_{oN} A_0 \beta}$$

$r_{oN}$  Resistencia Drain-Source de MN

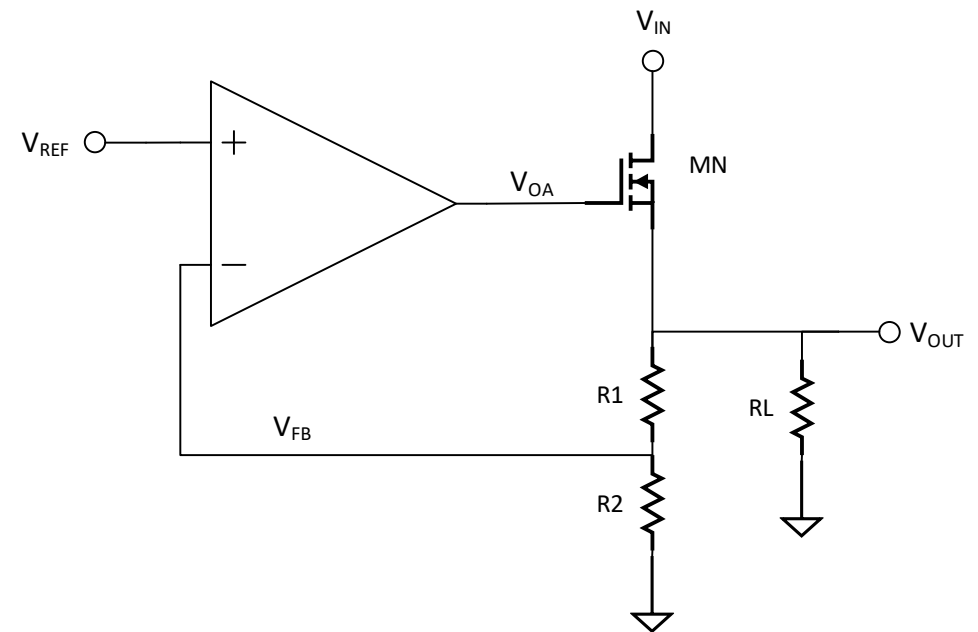
nMOS tiene mucho mejor regulación de línea que pMOS

- ¿Por qué? Desde el drain del nMOS,  $V_{IN}$  no incide mucho sobre  $V_{OUT}$ .

! No estamos teniendo en cuenta el efecto de  $\Delta V_{IN}$  sobre  $V_{REF}$ .

Ejemplo:

- Ej: Tr. de Paso pMOS,  $A_0 = 200 V/V$ ,  $R_1 = 3R_2$ ,  $\Delta V_{IN} = 3V$   
 $\Rightarrow \Delta V_{OUT} = 60mV$





# No-idealidades DC: Regulación de Carga

Definición: Especifica la variación DC de la tensión  $V_{OUT}$  ante un cambio en la corriente de carga  $I_L$ .

pMOS y nMOS dan lo mismo:

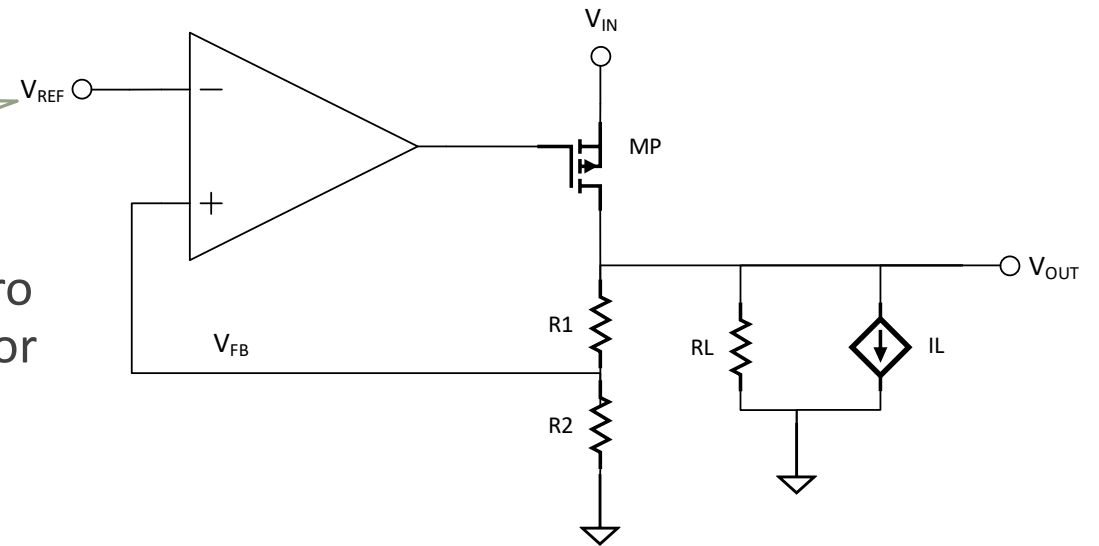
$$\left| \frac{\Delta V_{OUT}}{\Delta I_L} \right| = \left. \frac{v_{out}}{i_l} \right|_{DC} \approx \frac{1}{gm_{P(N)} A_0 \beta}$$

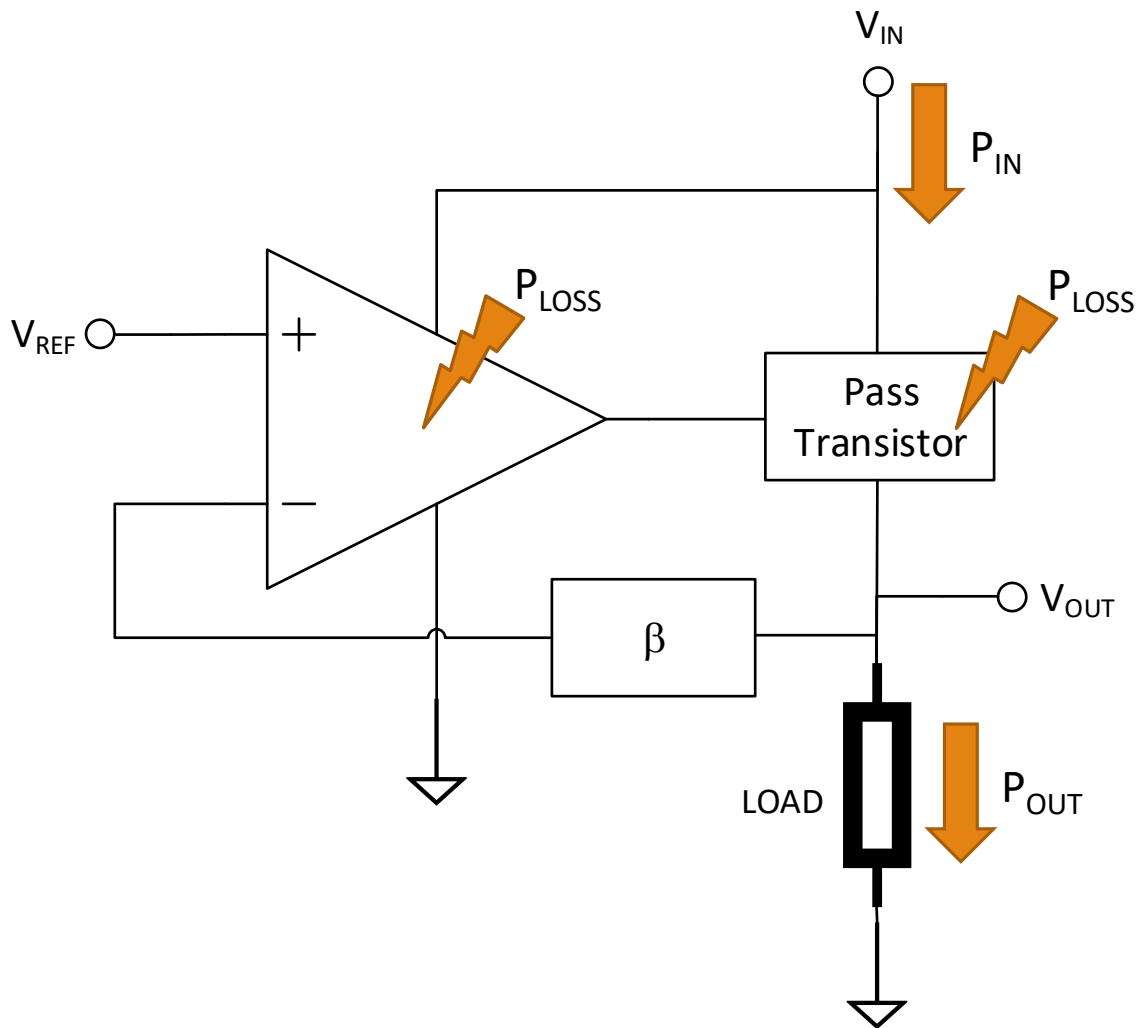
La deducción queda como ejercicio

Ante igual  $gm$ , la regulación de carga es la misma, pero los nMOS consiguen más  $gm$  con la misma área (mayor movilidad).

Ejemplo:

$$\begin{aligned} \circ \quad gm &= 200 \text{ mA/V}, A_0 = 120 \text{ V/V}, \beta = 0.4, \Delta I_L = 1 \text{ A} \\ &\Rightarrow \Delta V_{OUT} = 104 \text{ mV} \end{aligned}$$





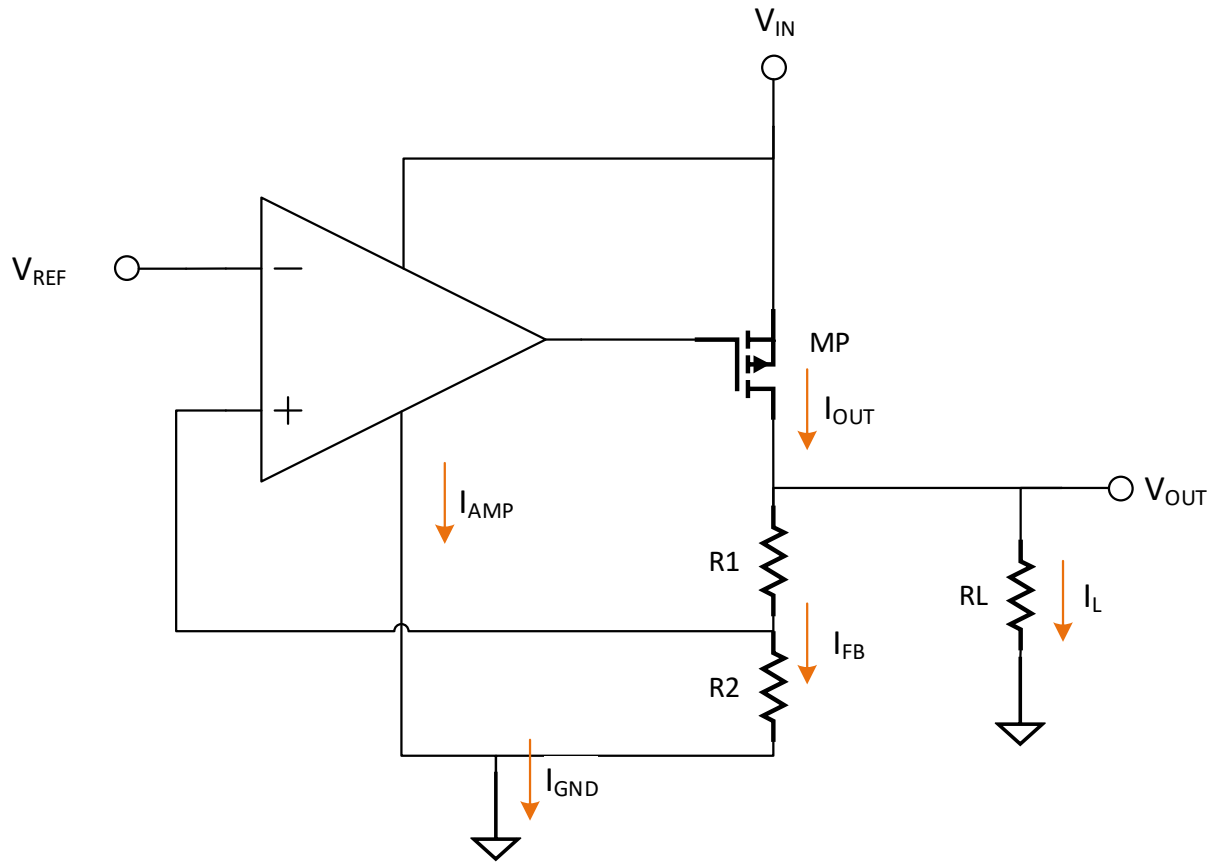
# Eficiencia

¿Cuánta de la Potencia tomada de  $V_{IN}$  llega a la carga?

Eficiencia de Conversión de Potencia:

$$\eta_P = \frac{P_{OUT}}{P_{IN}} = \frac{P_{OUT}}{P_{OUT} + P_{LOSS}} < 100\%$$

$P_{LOSS}$ : principalmente pérdidas en el transistor de paso y en el lazo de control (amplificador).



# Eficiencia

$$\eta_P = \frac{P_{OUT}}{P_{OUT} + P_{LOSS}}$$

$$P_{OUT} = i_L v_{OUT}$$

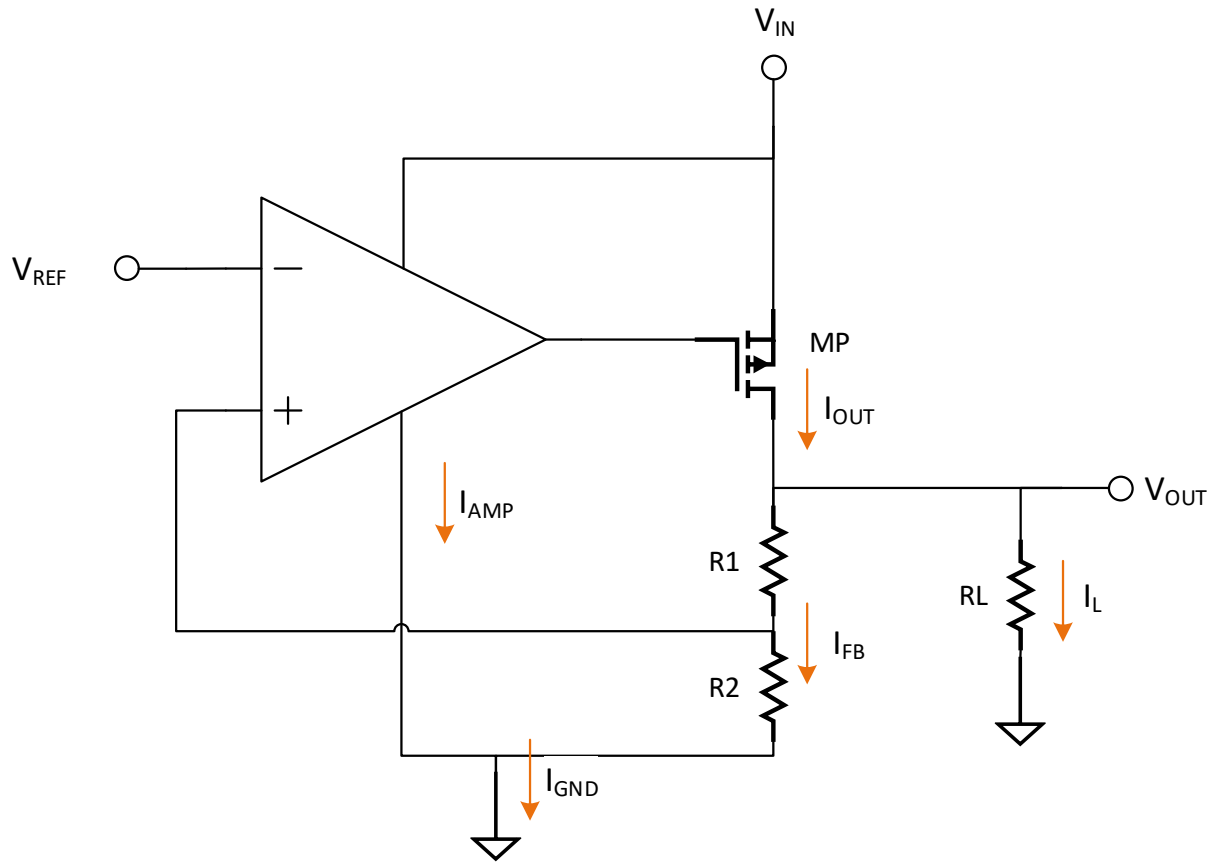
$$P_{LOSS} = P_{SW} + P_{AMP} + P_{FB}$$

- $P_{SW} = i_{OUT}(v_{IN} - v_{OUT}) = (i_L + i_{FB})(v_{IN} - v_{OUT})$
- $P_{AMP} = i_{AMP} v_{IN}$
- $P_{FB} = i_{FB} v_{OUT}$

$$\eta_P = \frac{i_L v_{OUT}}{i_L v_{OUT} + (i_L + i_{FB})(v_{IN} - v_{OUT}) + i_{AMP} v_{IN} + i_{FB} v_{OUT}}$$

$$\Rightarrow \eta_P = \frac{i_L v_{OUT}}{(i_L + i_{AMP} + i_{FB}) v_{IN}} = \frac{i_L}{i_L + i_{GND}} \frac{v_{OUT}}{v_{IN}}$$

Eficiencia de corriente:  $\eta_I$



# Eficiencia

Eficiencia de Potencia:  $\eta_P = \frac{P_{OUT}}{P_{OUT} + P_{LOSS}} = \eta_I \frac{v_{OUT}}{v_{IN}}$

Eficiencia de Corriente:  $\eta_I = \frac{i_L}{i_L + i_{GND}}$

$v_{OUT}$ ,  $v_{IN}$ ,  $i_L$  son especificaciones del regulador. La única variable disponible para el diseñador es:  $i_{GND}$

Por lo general  $i_{GND} \ll i_{Lmax}$

$$\Rightarrow \eta_I(i_{Lmax}) \rightarrow 1 \Rightarrow \eta_P(i_{Lmax}) \simeq \frac{v_{OUT}}{v_{IN}}$$

Pero cuando  $i_L \rightarrow 0$

$$\Rightarrow \eta_I(i_{Lmin}) \ll 1 \Rightarrow \eta_P(i_{Lmin}) \ll 1$$

# Eficiencia

## Ejemplo:

- En condiciones de carga máxima y mínima determine el peor y mejor caso de la eficiencia de un regulador de 1.2V, DropOut mínimo 100mV y que entrega entre 0 y 100mA a la carga. Asuma que la corriente en reposo del regulador son 10 $\mu$ A y que se alimenta de un batería de NiCd que varía entre 0.9V y 1.6V.

## Peor caso @ Carga máxima:

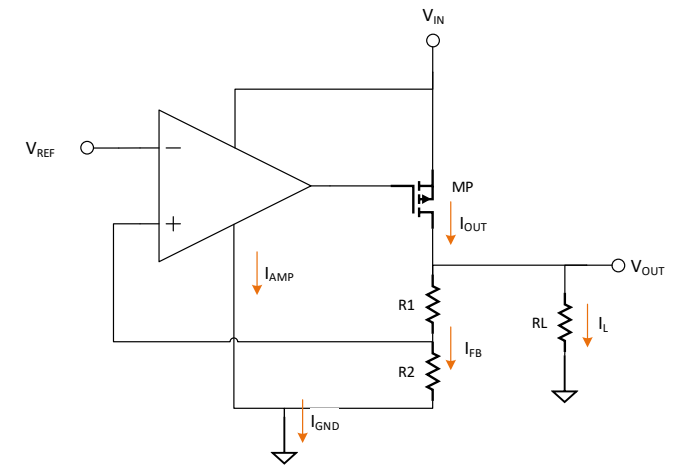
- $i_L = 100mA, v_{IN}^{MAX} = 1.6V \Rightarrow \eta_P = \frac{100mA}{100mA+10\mu A} \frac{1.2V}{1.6V} \simeq \frac{1.2V}{1.6V} = 75\%$

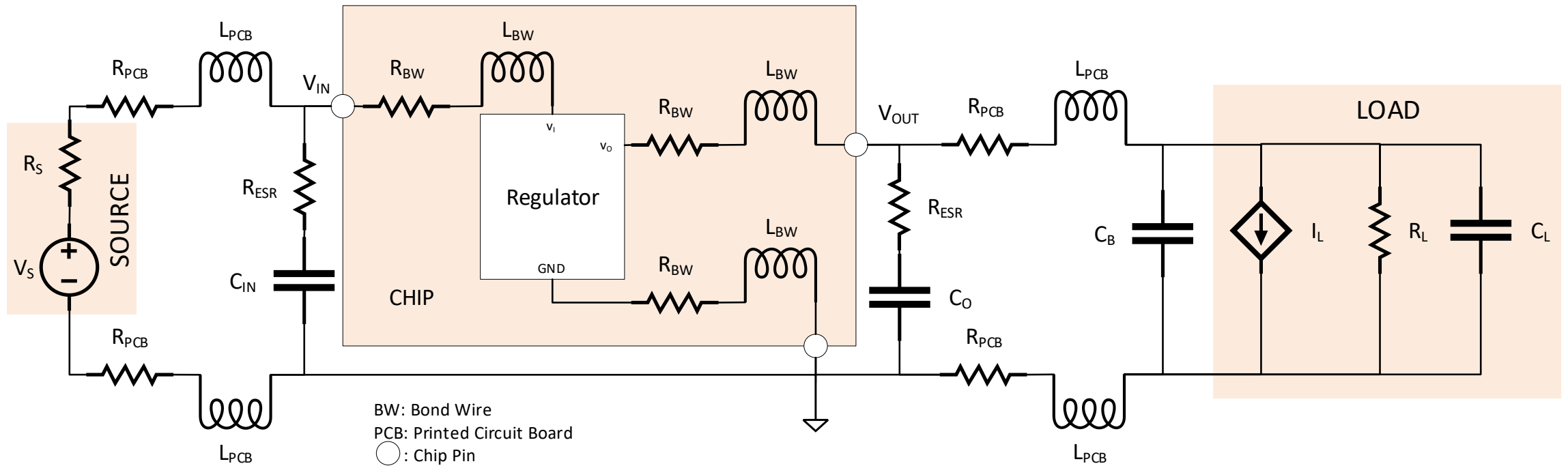
## Mejor caso @ Carga máxima:

- $v_{IN} = v_{OUT} + v_{DO} = 1.3V \Rightarrow \eta_P \frac{100mA}{100mA+10\mu A} \frac{1.2V}{1.3V} \simeq \frac{1.2V}{1.3V} = 92.3\%$

## Carga mínima:

- Dado que la carga mínima es  $i_L = 0A \Rightarrow \eta_P = 0$  independientemente del resto de las condiciones de operación.

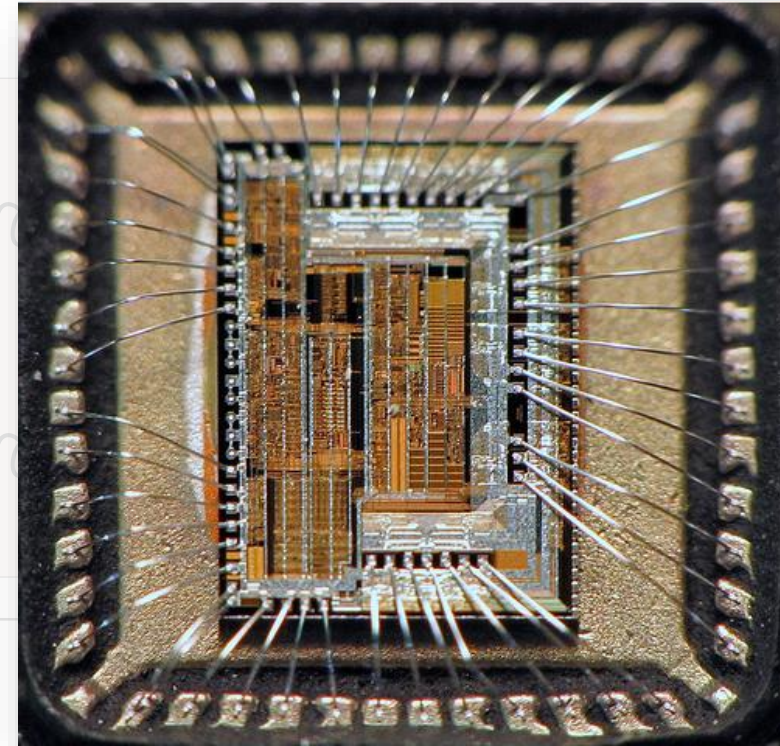




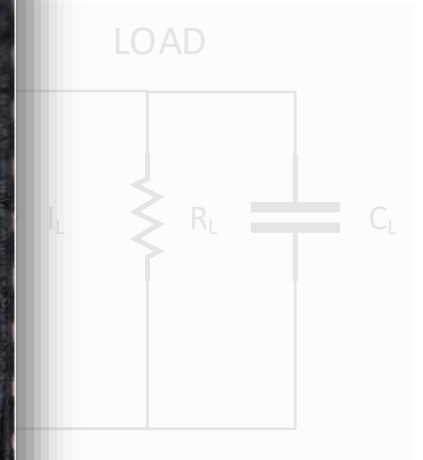
# Circuito de Carga y Efectos Parásitos

## Bond Wires:

- Finos hilos, usualmente de oro, que unen el DIE (pastilla de silicio con el circuito) con el Lead Frame (contactos en el package que van a los pines del chip).
- Como cualquier “cable” tienen resistencia e inductancia parásitas que generan diferencias de tensión en función de la corriente que circula por ellos.
- Para frecuencias y corrientes relativamente bajas ( $f < 100\text{MHz}$ ,  $I < 100\text{'s mA}$ ) suelen ser despreciables.

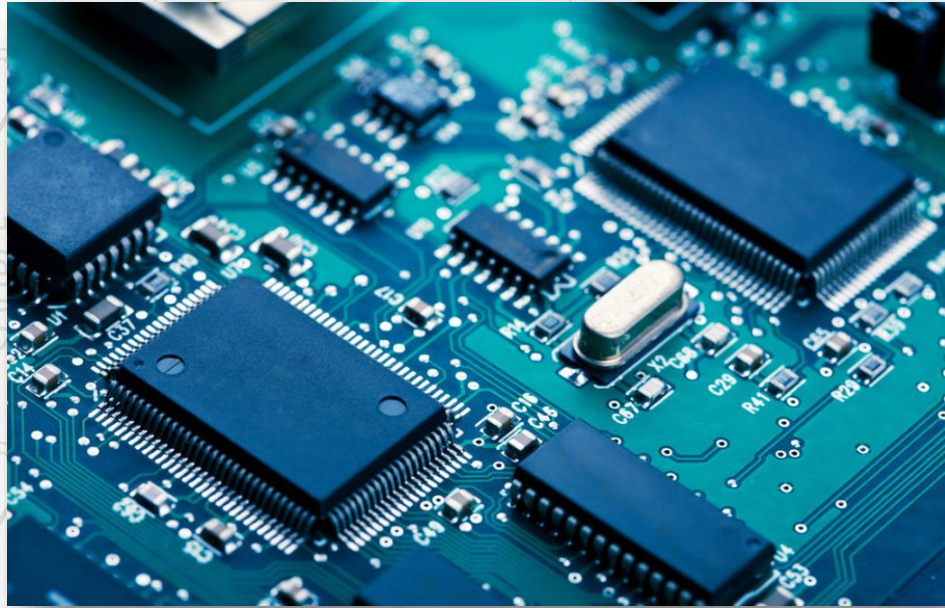


Bond Wires



# Circuito de Carga y Efectos Parásitos





PCB

### PCB:

- Las pistas de PCB que inter-conectan alimentación, regulador y carga también agregan resistencias e inductancias parásitas.
- Por eso es importante que los condensadores  $C_{IN}$  y  $C_O$  estén lo más cerca posible del regulador y que  $C_B$  esté lo más cerca posible de la carga.
- Esto incluye su conexión al nodo de tierra del circuito que protegen!

# Circuito de Carga y Efectos Parásitos

$C_{IN}$ :

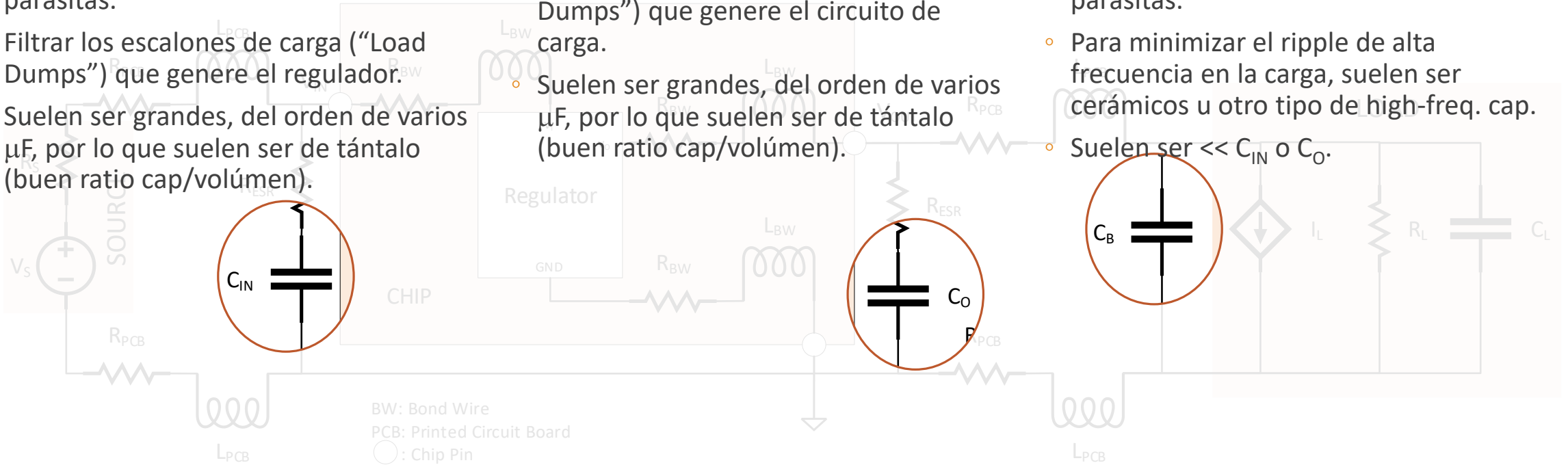
- Filtrar la tensión para minimizar el ruido que genera la corriente por las R y L parásitas.
- Filtrar los escalones de carga (“Load Dumps”) que genere el regulador.
- Suelen ser grandes, del orden de varios  $\mu\text{F}$ , por lo que suelen ser de tántalo (buen ratio cap/volumen).

$C_O$ :

- Estabilizar el lazo de control.
- Filtrar los escalones de carga (“Load Dumps”) que genere el circuito de carga.
- Suelen ser grandes, del orden de varios  $\mu\text{F}$ , por lo que suelen ser de tántalo (buen ratio cap/volumen).

$C_B$ :

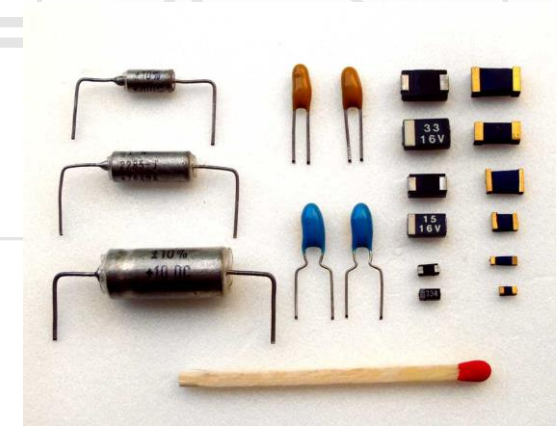
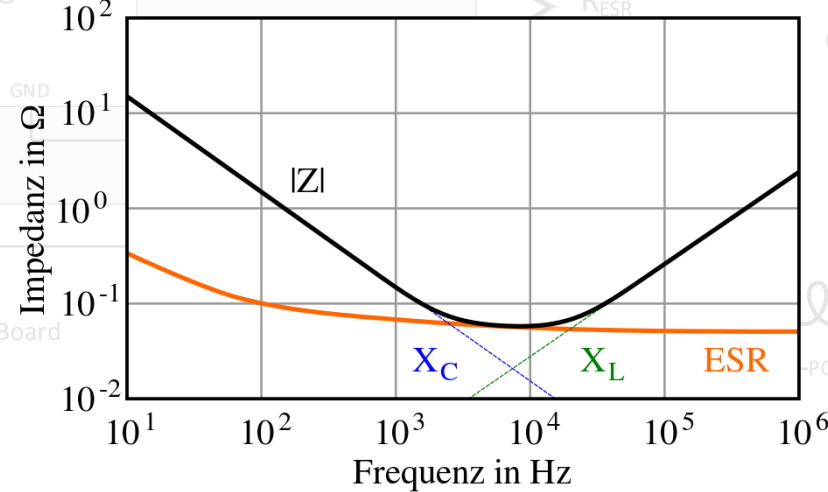
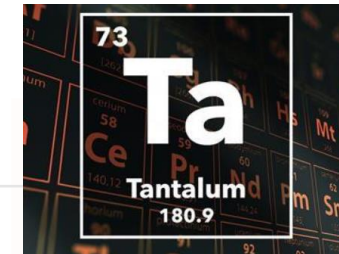
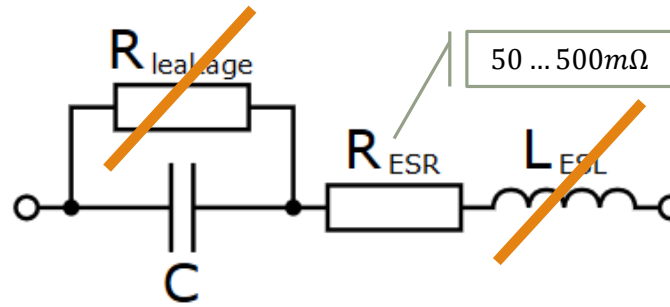
- Filtrar la tensión para minimizar el ruido que genera la corriente por las R y L parásitas.
- Para minimizar el ripple de alta frecuencia en la carga, suelen ser cerámicos u otro tipo de high-freq. cap.
- Suelen ser  $\ll C_{IN}$  o  $C_O$ .



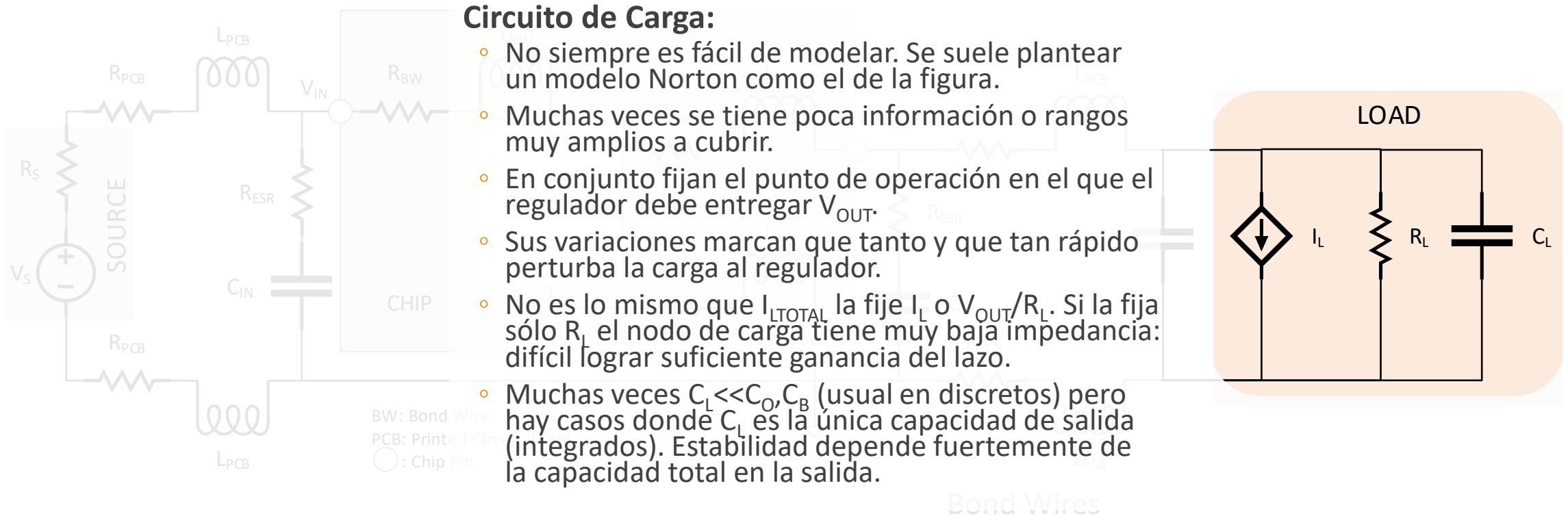
# Circuito de Carga y Efectos Parásitos

## Tantalum Capacitors:

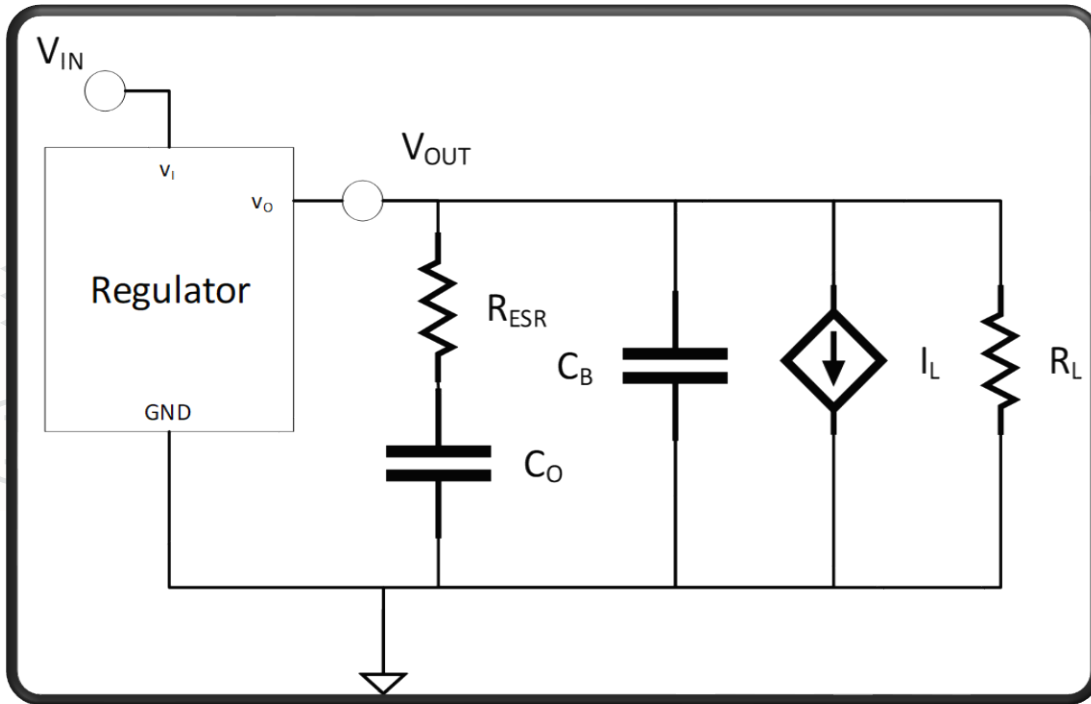
- Ta: Metal, sumamente poroso. El electrodo tiene una superficie efectiva enorme.
  - Muy buen ratio cap/volumen.
- Es un tipo de cap electrolítico, pero con mucho mejor respuesta en frecuencia.
- Buena estabilidad en el tiempo
- Son polarizados. No bancan casi nada de tensión en reversa.
  - Ese modo de falla puede provocar una corrida térmica, incluyendo fuego y explosión.



# Circuito de Carga y Efectos Parásitos



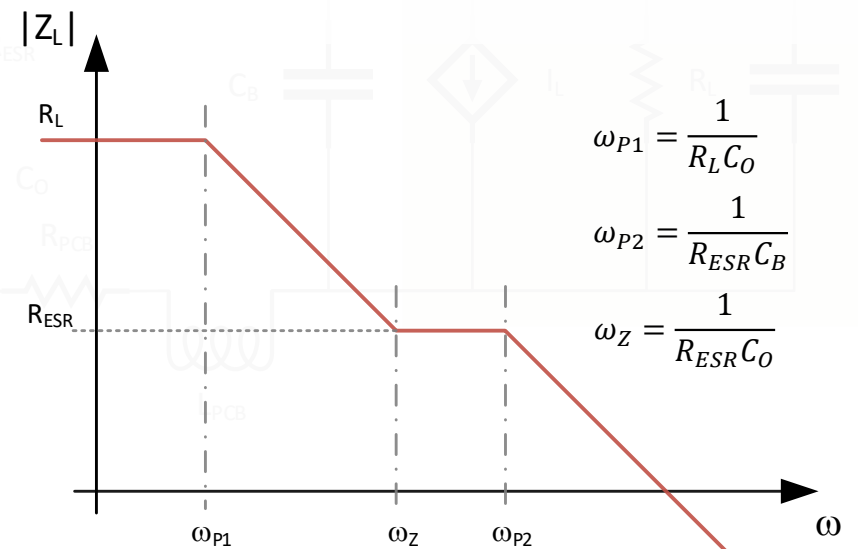
# Circuito de Carga y Efectos Parásitos



$$Z_L(s) = \frac{R_L}{1 + R_L(C_O + C_B)s} \frac{R_L}{\left(1 + R_{ESR} \frac{C_O C_B}{C_O + C_B} s\right) (1 + R_{ESR} C_O s)}$$

Asumo  $R_{ESR} \ll R_L, C_B \ll C_O$ :

$$Z_L(s) \approx R_L \frac{(1 + R_{ESR} C_O s)}{(1 + R_L C_O s)(1 + R_{ESR} C_B s)}$$



# Circuito de Carga y Efectos Parásitos

# Amplificador de Feedback

Una sola etapa

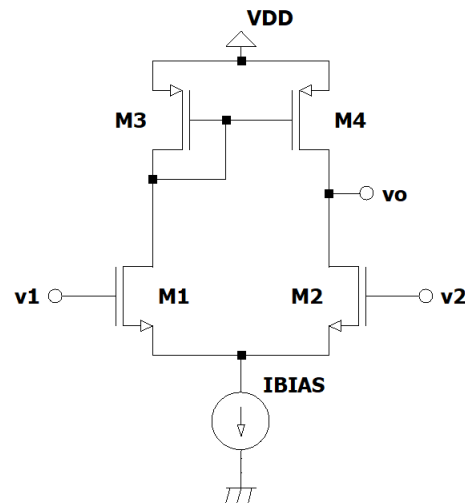
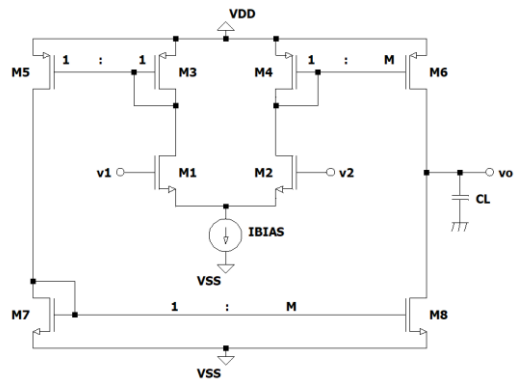
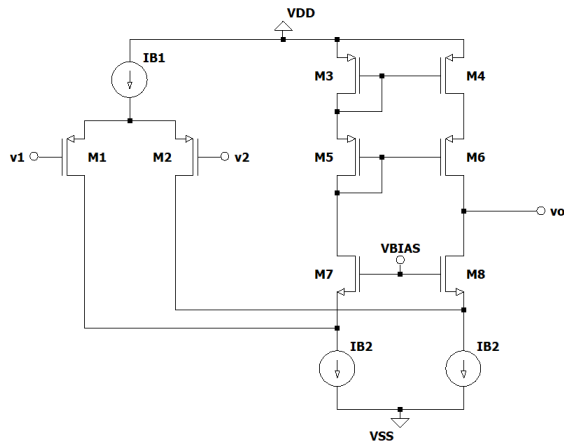
- OTA: Operational Transconductance Amplifier
- Symmetrical OTA
- Cascode OTA

Ganancias en el orden de 20-60dB

- Mayor ganancia: mejor performance DC pero más difícil de estabilizar

Tensión de Alimentación (VDD)

- El propio VIN del Regulador
- Elevador de tensión a partir de VIN (transistor de paso nMOS)
- Tensión regulada de una etapa anterior.



# Amplificador de Feedback

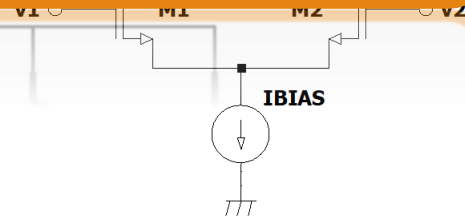
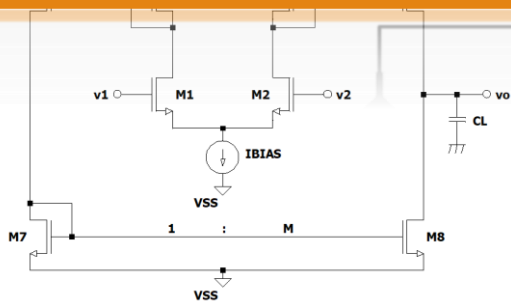
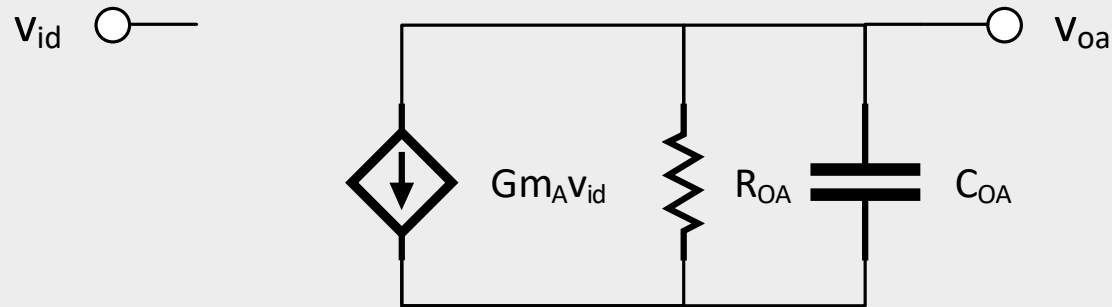
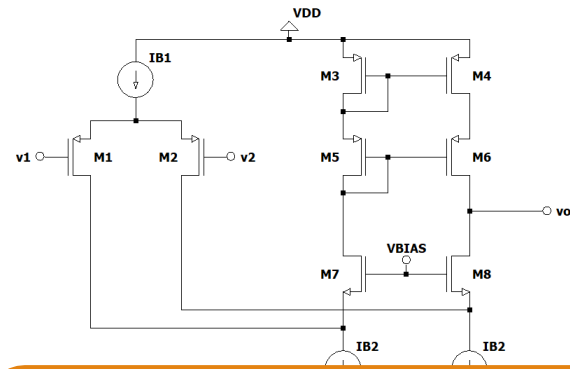
En cualquier caso, podemos reducirlo a su equivalente Norton:

$$A(s) = \frac{A_0}{\left(1 + \frac{s}{\omega_{PA}}\right)}$$

- $A_0 = Gm_A R_{OA}$
- $\omega_{PA} = \frac{1}{R_{OA} C_{OA}}$

$C_{OA}$ : Incluye capacidad de salida del amp y la capacidad de gate del transistor de paso (que suele ser grande). Puede incluir otras capacidades (parásitas o agregadas para mejorar estabilidad).

$R_{OA}$ : Resistencia de salida del amp. No suele haber resistencia de carga (gate del transistor de paso).



# Análisis en Frecuencia (pMOS)

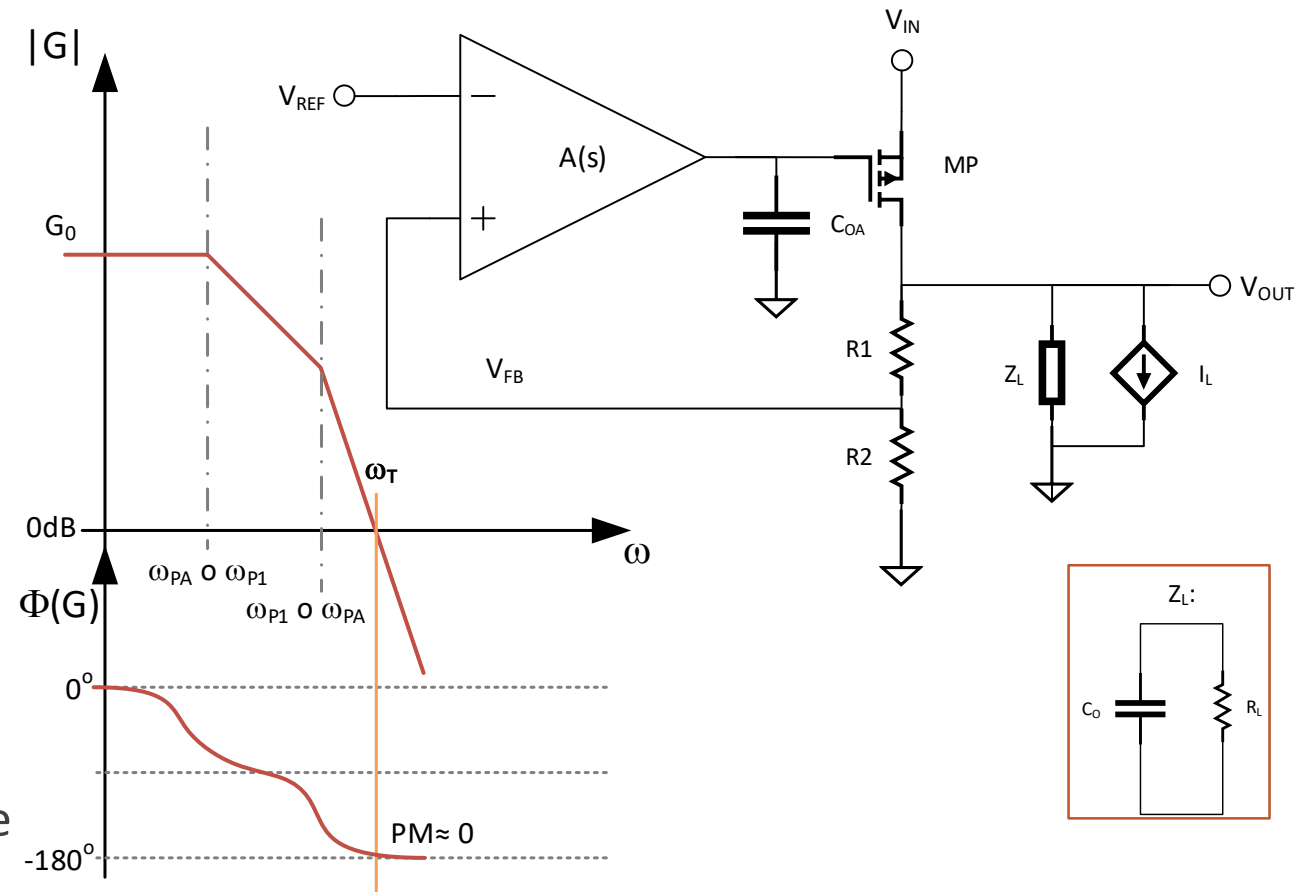
Transferencia del Lazo con carga RC:

- $G_{OL}(s) = \beta A(s) g_{m_P} Z_{OUT}$
- $Z_{OUT} = R_{OUT} || C_O s$
- $R_{OUT} = R_L || r_{o_P} || (R_1 + R_2)$

$$\Rightarrow G_{OL}(s) = \frac{G_0}{\left(1 + \frac{s}{\omega_{PA}}\right) \left(1 + \frac{s}{\omega_{P1}}\right)}$$

- $G_0 = \beta G_{m_A} R_{O_A} g_{m_P} R_{OUT}$
- $\omega_{PA} = \frac{1}{R_{O_A} C_{O_A}}$ : No varía con la carga.
- $\omega_{P1} = \frac{1}{R_{OUT} C_O}$ : Varía mucho con la carga!

Precisamos asegurar un buen Margen de Fase





Tres métodos de aumento del PM:

1. Reducir la ganancia DC
2. Bajar la frecuencia del polo dominante
3. Aumentar la frecuencia del polo no-dominante

Podemos elegir cuál polo es el dominante

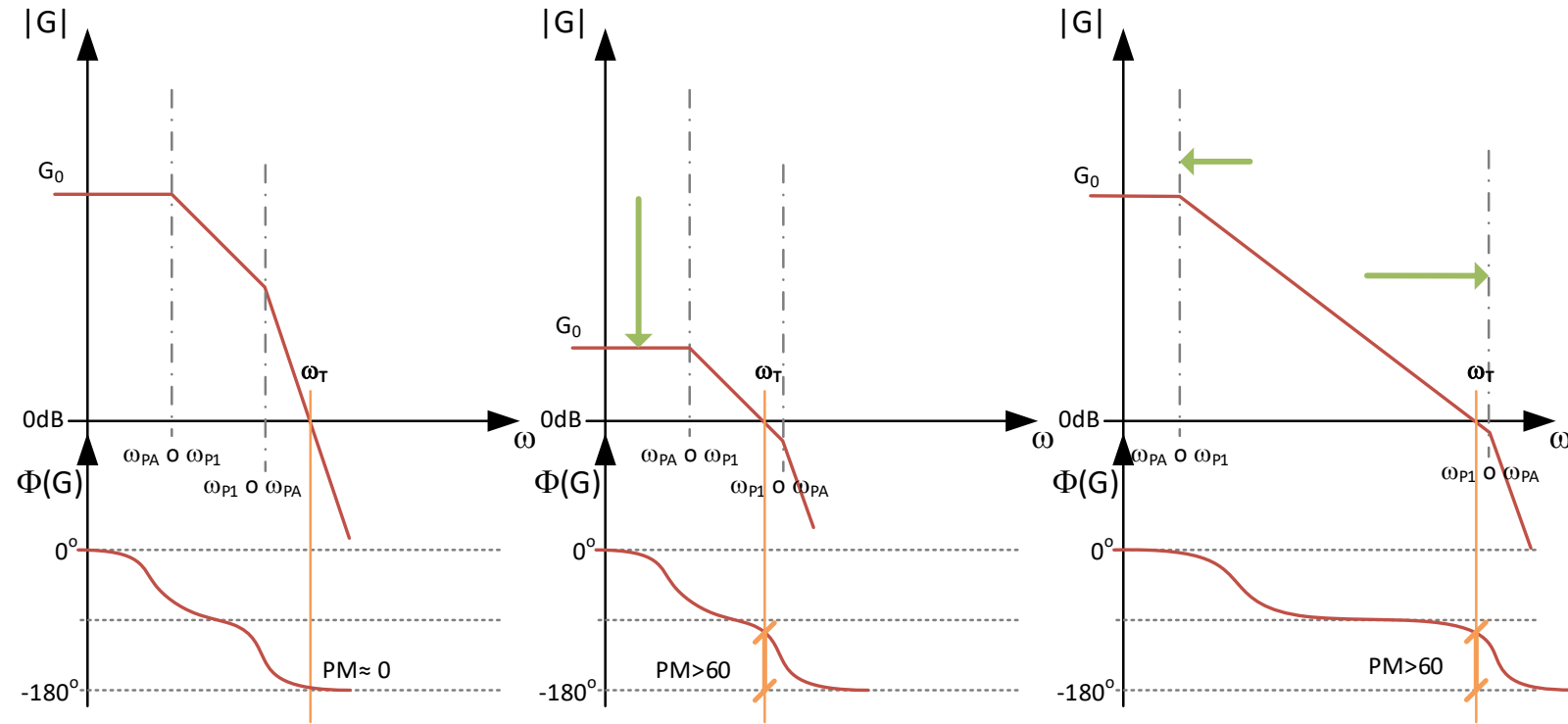
- $\omega_{PA}$ : Compensación Interna
- $\omega_{PO}$ : Compensación a la Salida

Compensación Interna:

- La velocidad del lazo no depende mucho del punto de operación de la carga
- Hay que minimizar  $C_O$ : Mala respuesta a escalones de carga
- Podemos implementar Compensación Miller para lograr 2 y 3 a la vez.

Compensación a la Salida

- La velocidad del lazo depende mucho del punto de operación de la carga.
- Implica un  $C_O$  grande => ESR!
- Puede ser difícil alejar lo suficiente  $\omega_{PA}$



$$\omega_{PA} = \frac{1}{R_{OA}C_{OA}}$$

$$\omega_{P1} = \frac{1}{R_{OUT}C_O}$$

# Análisis en Frecuencia (pMOS)

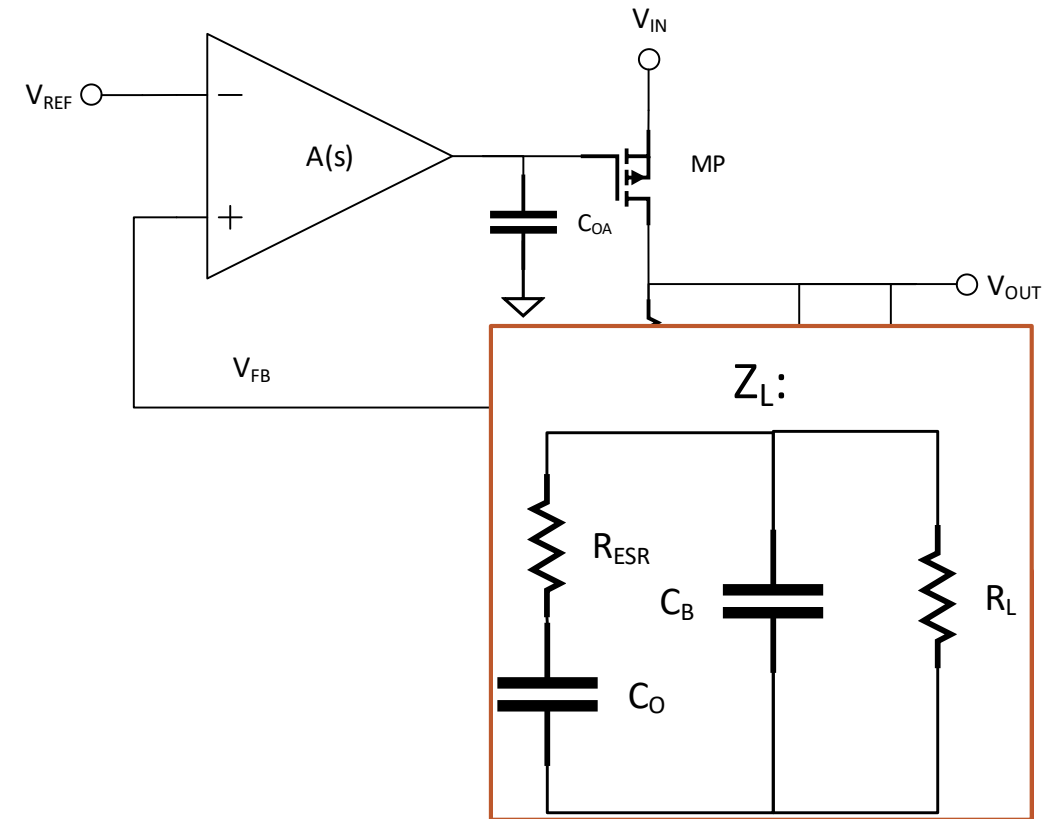
# Análisis en Frecuencia (pMOS)

Transferencia del Lazo con  $R_{ESR}$ :

- Asumo  $R_{ESR} \ll R_{OUT}$ ,  $C_B \ll C_O$

$$\Rightarrow G_{OL}(s) = G_0 \frac{\left(1 + \frac{s}{\omega_Z}\right)}{\left(1 + \frac{s}{\omega_{PA}}\right) \left(1 + \frac{s}{\omega_{P1}}\right) \left(1 + \frac{s}{\omega_{P2}}\right)}$$

- Se suma un cero:  $\omega_Z = \frac{1}{R_{ESR}C_O}$
- y un polo:  $\omega_{P2} = \frac{1}{R_{ESR}C_B}$



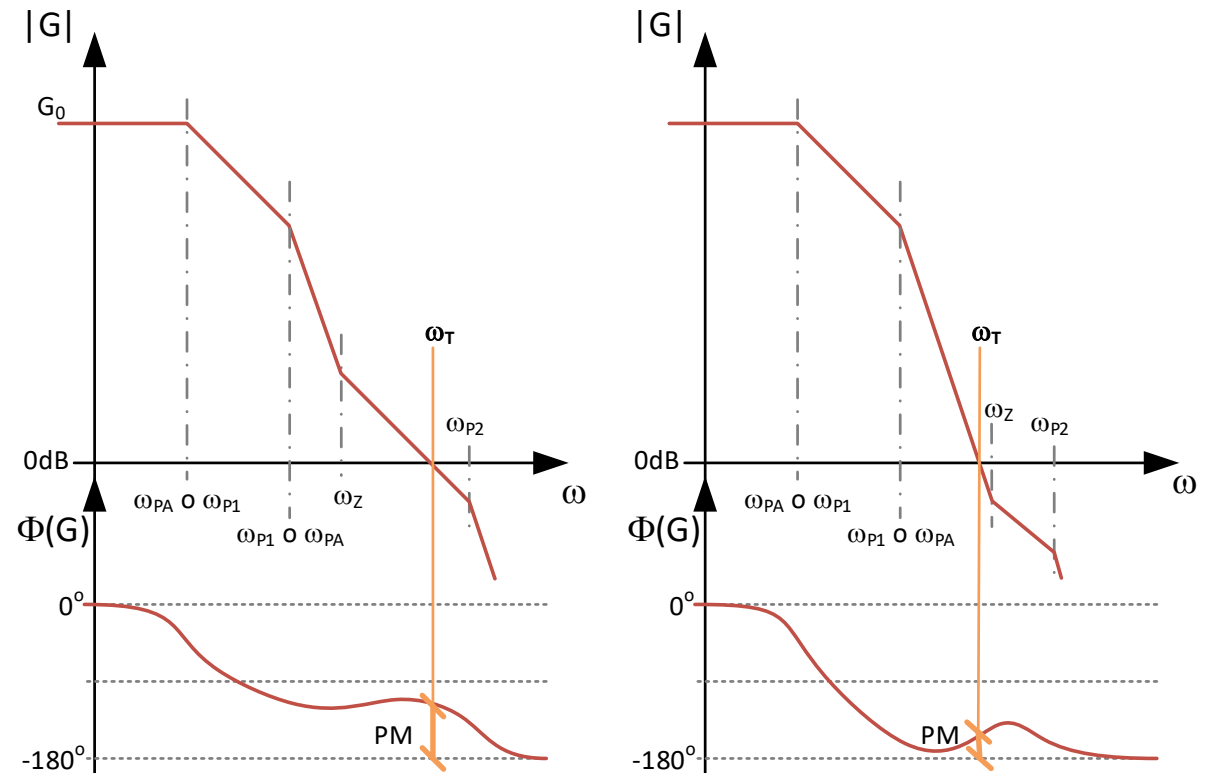
# Análisis en Frecuencia (pMOS)

Transferencia del Lazo con  $R_{ESR}$ :

- Asumo  $R_{ESR} \ll R_{OUT}$ ,  $C_B \ll C_O$

$$\Rightarrow G_{OL}(s) = G_0 \frac{\left(1 + \frac{s}{\omega_Z}\right)}{\left(1 + \frac{s}{\omega_{PA}}\right) \left(1 + \frac{s}{\omega_{P1}}\right) \left(1 + \frac{s}{\omega_{P2}}\right)}$$

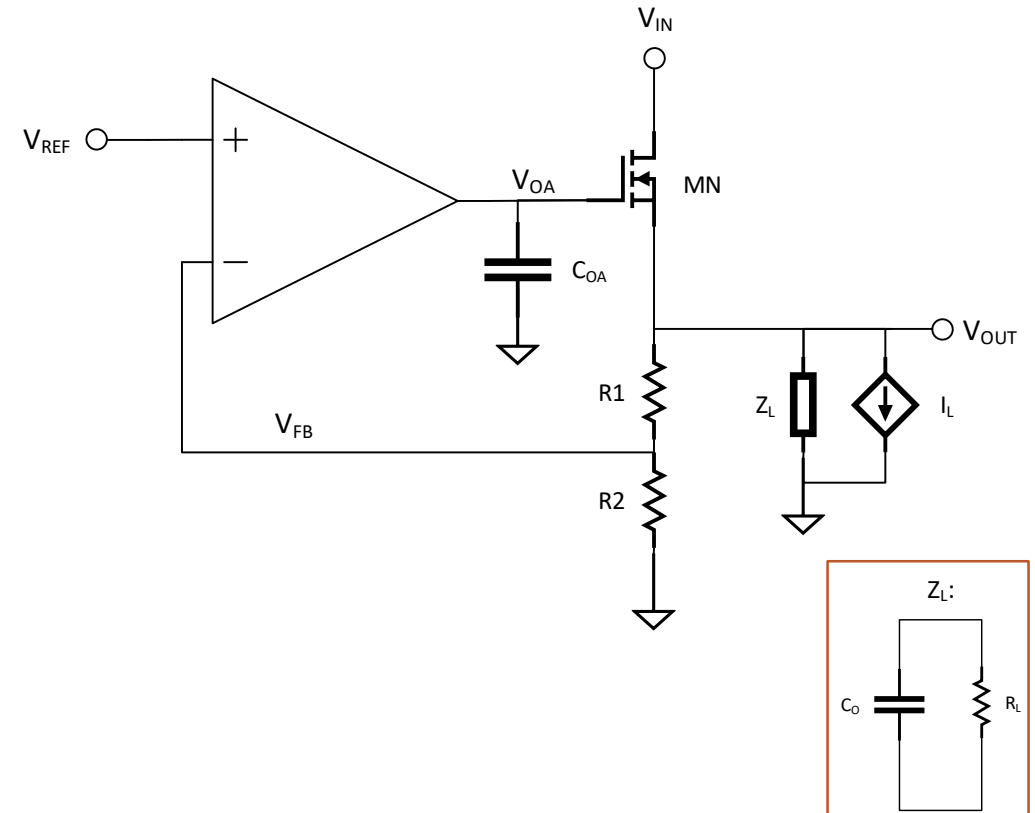
- Se suma un cero:  $\omega_Z = \frac{1}{R_{ESR}C_O}$
- y un polo:  $\omega_{P2} = \frac{1}{R_{ESR}C_B}$
- $R_{ESR}$  puede variar mucho, posición impredecible.
  - No podemos basar la estabilidad en la fase que suma  $\omega_Z$ .



# Análisis en Frecuencia (nMOS)

Transferencia del Lazo con carga RC:

- $G_{OL}(s) = \beta A(s) \frac{gm_N Z_{OUT}}{1 + gm_N Z_{OUT}}$
  - $Z_{OUT} = R_{OUT} || C_O s$
  - $R_{OUT} = R_L || r_{oP} || (R_1 + R_2)$
- $$\Rightarrow G_{OL}(s) = \frac{G_0}{\left(1 + \frac{s}{\omega_{PA}}\right) \left(1 + \frac{s}{\omega_{P1}}\right)}$$
- $G_0 = \beta G m_A R_{OA} \frac{gm_N R_{OUT}}{1 + gm_N R_{OUT}} \simeq \beta G m_A R_{OA}$
  - $\omega_{PA} = \frac{1}{R_{OA} C_{OA}}$ : No varía con la carga. Tampoco GBW!
  - $\omega_{P1} \simeq \frac{gm_N}{C_O}$ : Subió la frecuencia! ( $\times gm_N R_{OUT}$ )

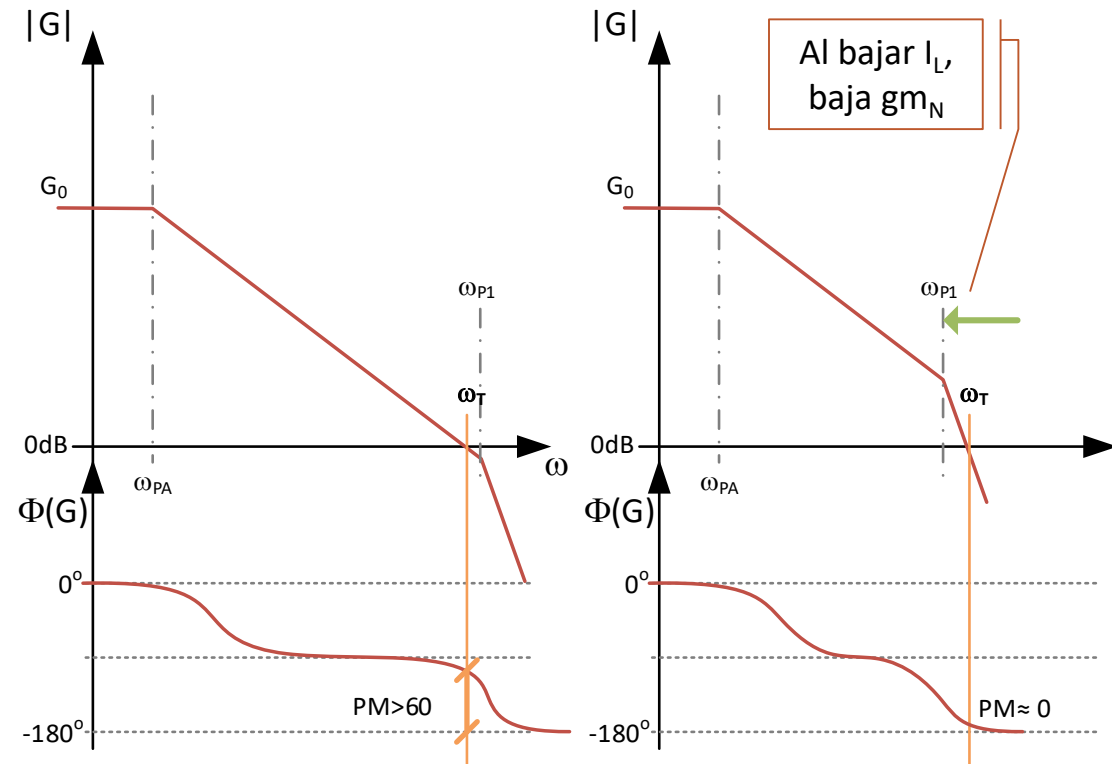


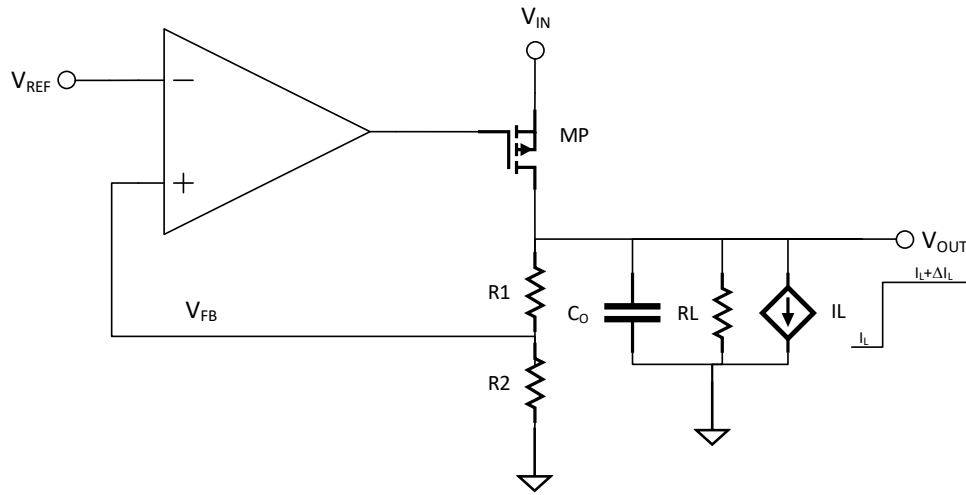
# Análisis en Frecuencia (nMOS)

Transferencia del Lazo con carga RC:

- $G_{OL}(s) = \beta A(s) \frac{gm_N Z_{OUT}}{1 + gm_N Z_{OUT}}$
- $Z_{OUT} = R_{OUT} || C_O s$
- $R_{OUT} = R_L || r_{oP} || (R_1 + R_2)$ 

$$\Rightarrow G_{OL}(s) = \frac{G_0}{\left(1 + \frac{s}{\omega_{PA}}\right) \left(1 + \frac{s}{\omega_{P1}}\right)}$$
- $G_0 = \beta G m_A R_{OA} \frac{gm_N R_{OUT}}{1 + gm_N R_{OUT}} \simeq \beta G m_A R_{OA}$
- $\omega_{PA} = \frac{1}{R_{OA} C_{OA}}$ : No varía con la carga. Tampoco GBW!
- $\omega_{P1} \simeq \frac{gm_N}{C_O}$ : Subió la frecuencia! ( $\times gm_N R_{OUT}$ )
  - Ahora difícilmente sea el polo dominante:  $\omega_{PA} \ll \omega_{P1}$ . Con nMOS por lo general se usa Comp. Interna solamente.
  - Sigue variando mucho con la carga! Problemas si  $I_L$  baja mucho!





## Respuesta a un Escalón de Carga (Load Dump)

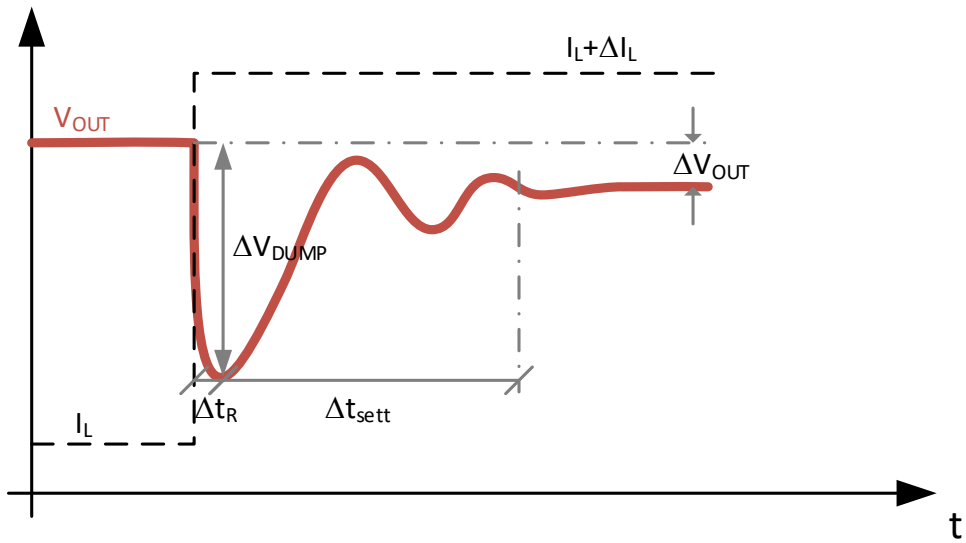
Por más estables que sean los subsistemas alimentados por el regulador, siempre hay situaciones donde se deben enfrentar a cambios abruptos en la carga.

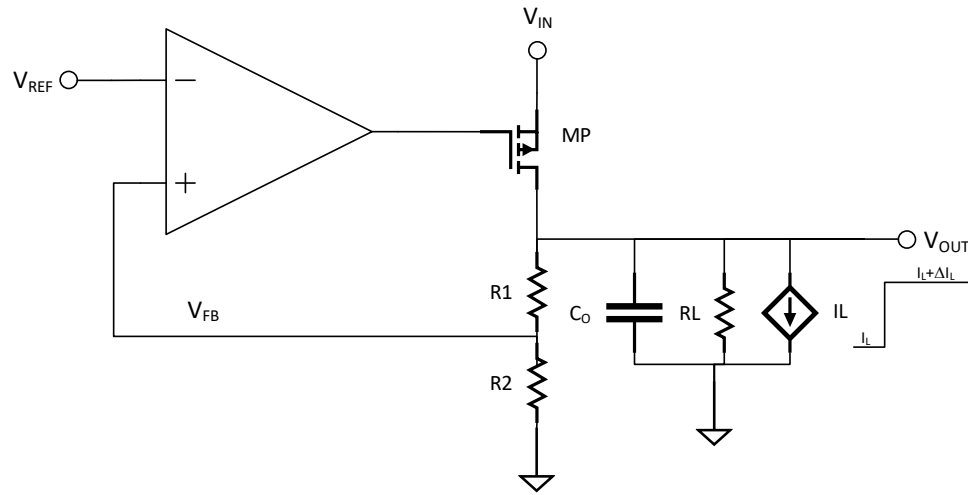
El regulador no puede cambiar instantáneamente su punto de operación para satisfacer la nueva carga.

Para evitar variaciones enormes en  $V_{OUT}$ , se utiliza  $C_O$  para aportar la carga extra que el regulador todavía no entrega.

- $\Delta V_{DUMP} = \frac{\Delta I_L}{C_O} \Delta t_R$
- $\Delta t_R$ : Constante de tiempo del lazo (o sea, cuanto demora en reaccionar el regulador)

Luego el lazo toma el control y converge en  $\Delta t_{sett}$  al nuevo valor en régimen dado por la Regulación de Carga:  $V_{OUT} - \Delta V_{OUT}$ .





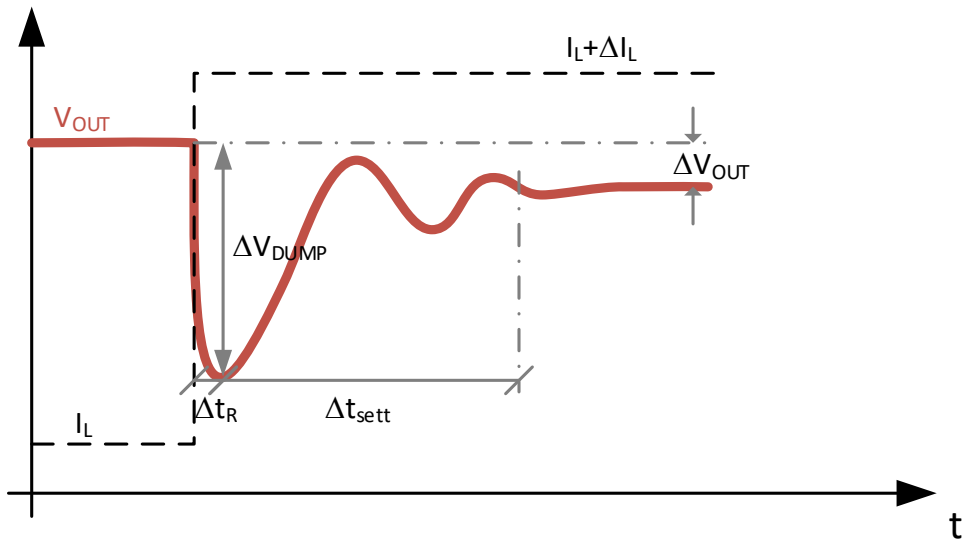
## Respuesta a un Escalón de Carga (Load Dump)

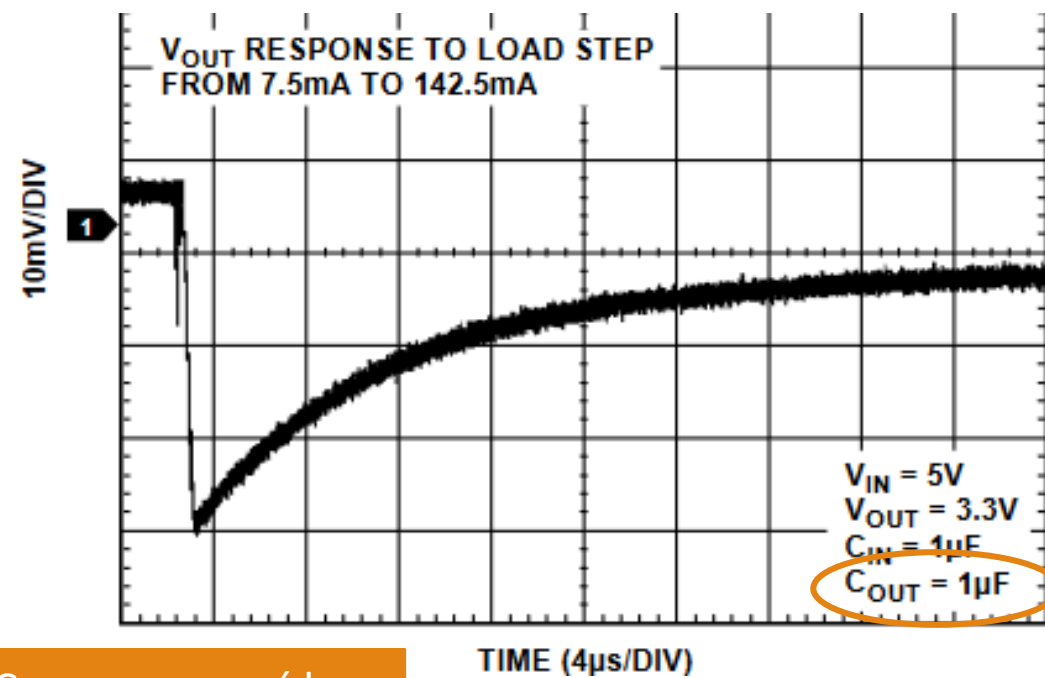
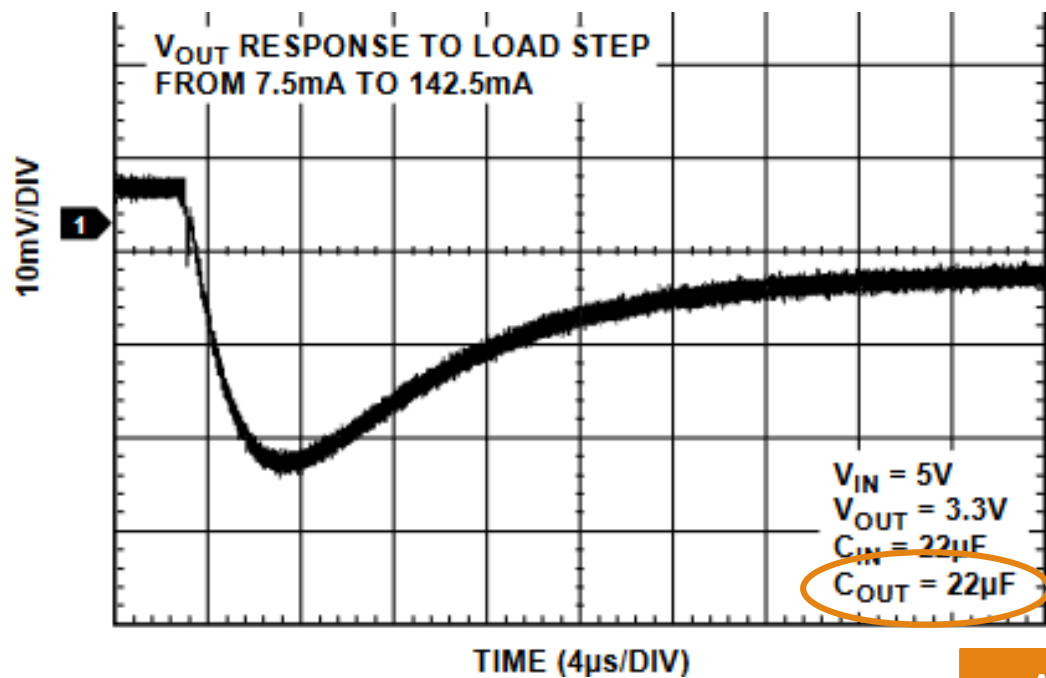
$\Delta t_R$ : El tiempo de reacción equivale al “Rise Time” del sistema, es decir, dado un escalón a la entrada, cuanto demora en llegar al 90% de su nuevo punto de operación

- Aproximación de primer orden:  $\Delta t_R \simeq \frac{2.3}{\omega_T}$

$\Delta t_{sett}$ : Dependiendo del margen de fase, puede variar desde 3 o 4 constantes de tiempo a más de 10.

Tanto en  $\Delta t_R$  como en  $\Delta t_{sett}$  sólo estamos considerando pequeña señal. Por lo general intervienen efectos de gran señal (slew rate) que agrandan estos tiempos.





A mayor C<sub>OUT</sub>, menor caída pero mayor tiempo de reacción

## Respuesta a un Escalón de Carga (Load Dump)



150 mA, Low Dropout,  
CMOS Linear Regulator

ADP1710/ADP1711



# Referencias

---

“High Voltage and Automotive Circuit Design”, Bernhard Wicht, MEAD Education, Lausanne, Switzerland, Aug. 2018

“Analog IC Design with Low-Dropout Regulators, 2nd Edition”, G.A. Rincón-Mora, McGraw-Hill Education, ISBN 978-0-07-182663-1